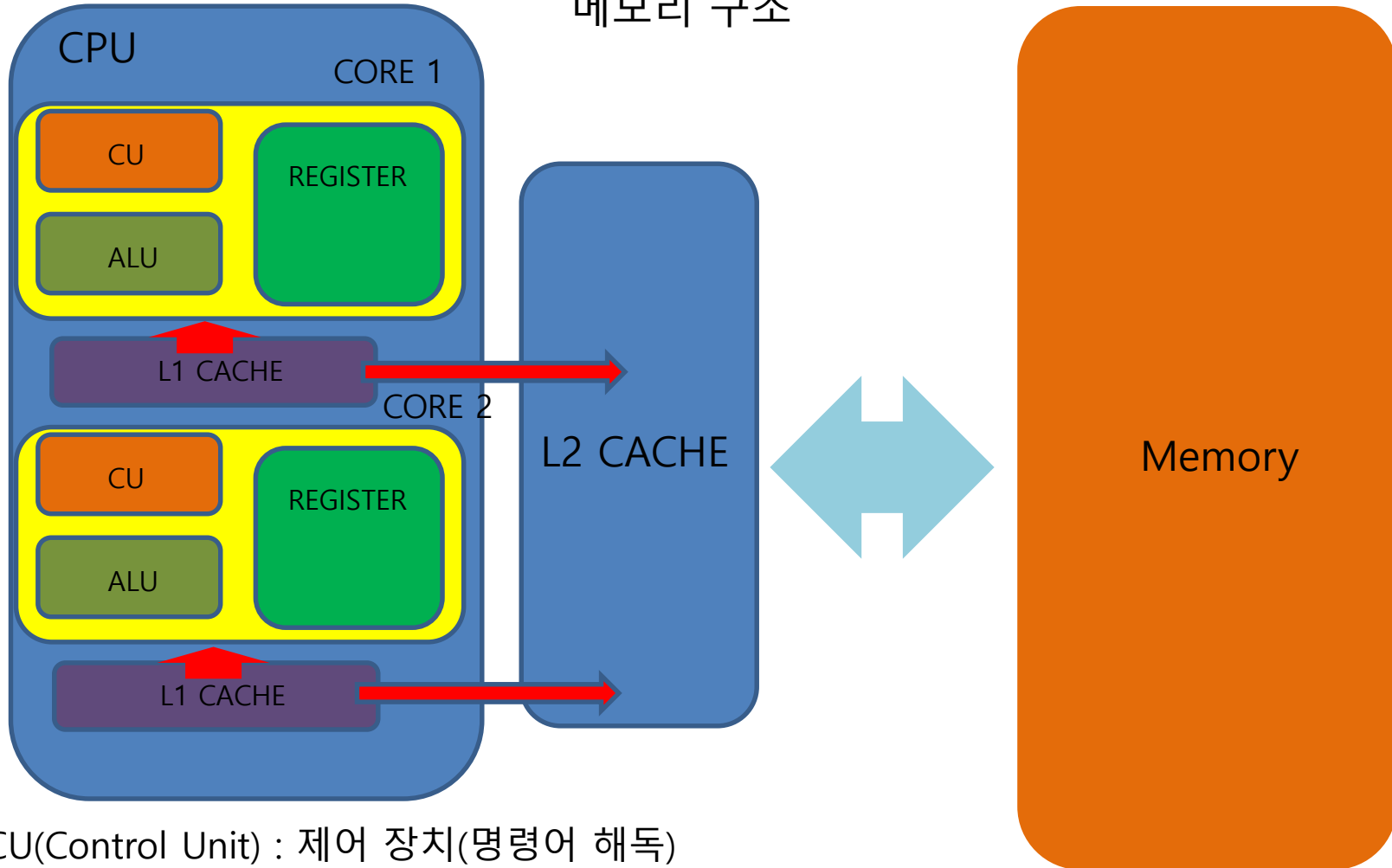


## 메모리 구조



CU(Control Unit) : 제어 장치(명령어 해독)

ALU(Arithmetic Logic Unit) : 연산 장치(산술 연산, 논리 연산)

Register : 작지만 가장 빠른 메모리

L1 CACHE(각 코어마다 독립적), L2 CACHE(코어가 공유하는 공유 메모리)

# Cache hit, Cache miss

## 1. CACHE HIT

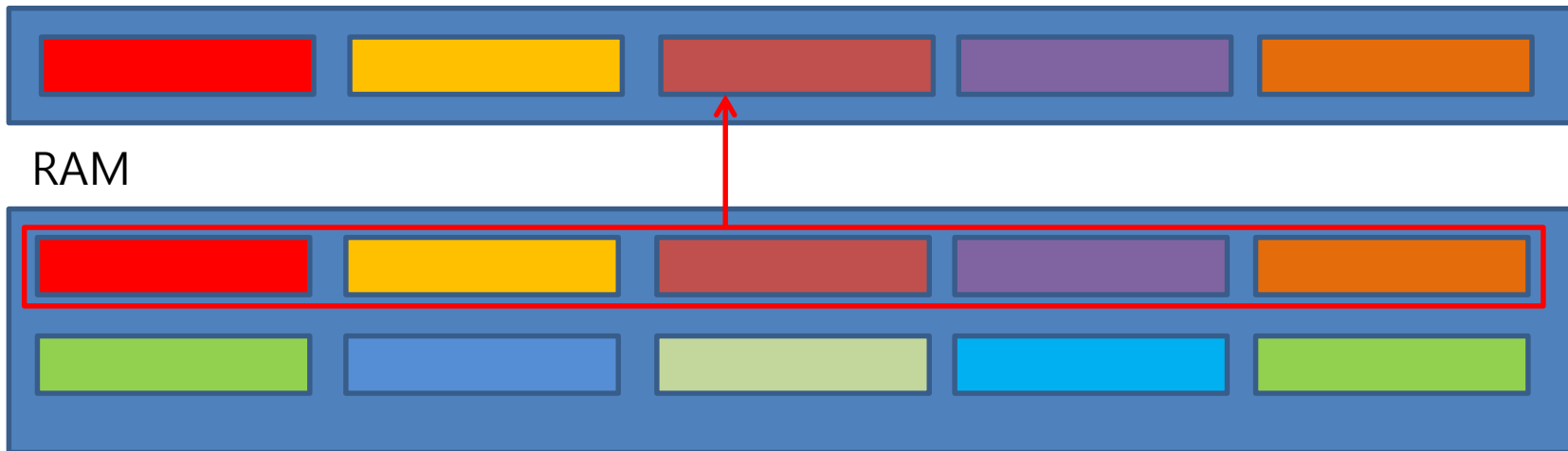
- CPU가 메모리를 요청하면 CACHE가 메모리를 라인으로 읽는데 CPU가 다음에 요청한 메모리가 이미 캐시 안에 있을 경우

## 1. CACHE MISS

- CPU가 메모리를 요청하면 CACHE가 메모리를 라인으로 읽는데 CPU가 다음에 요청한 메모리가 캐시 안에 없어서 다시 RAM에서 읽어와야 할 경우

64 byte ~ 128 byte

CACHE : 캐시 메모리는 메모리를 읽어올 때 일정 라인 단위로 읽어옵니다.



## 가상 주소 공간

