

PROF MORENO - OTTOBRE - NOVEMBRE 2025

PROGRAMMA SVOLTO

Teoria e laboratorio

ARCHITETTURA VON NEUMANN (P.6 - 7)

1. CPU

— CU - ALU - REGISTRI

2. Memoria centrale

3. I/O

4. BUS (funzioni e caratteristiche)

BUS (P.7, 27 E 156)

- DATA 16 bit
- ADDRESS 16+4 bit ==> s. Indirizzamento $2^{20} = 1\text{MiB}$
- CONTROL:
 - RD, WR, MEM, I/O, clock, INT, INTA, NMI
- N.B. in tutte le operazioni di I/O della CPU sono coinvolti TUTTI

ISA INTEL 8086 (MAPPA P. 155)

Tipo libretto istruzioni CPU, comprende:

- **Set di istruzioni**
- **Metodi di indirizzamento**
- **BUS (piedinatura - architettura esterna):**
- **Registri - nomi, dimensioni, accessibilità, uso**

REGISTRI ISA 8086 (P. 10 - 11 E 158)

Sono 14:

- **Accessibili per usi generici : AX, BX, CX, DX**
- **Accessibili, ma con uso specifico : DS, CS, SS, ES, SI, DI**
- **Non accessibili : PC, IR, MDR, MAR, SR (flag register), BP, SP**

REGISTRI ISA 8086 (P. 158)

Impara la funzione di tutti i registri.

**In particolare il seguente, SR, capendo la sua
connessione con le istruzioni di salto condizionato**

IL REGISTRO DELLE FLAG (P. 10 E 159)

- Ogni bit ha significato a sé
- Impostati da ALU dopo ogni operazione
- $ZF = 1$ se risultato = 0
- $CF = 1$ se c'è stato il riporto
- **CMP** effettua una sottrazione senza memorizzare il risultato, ma solo settando le flag

UTILIZZO DELLA RAM - PUNTATORI (P.88 E 169)

- Un puntatore indica una cella di RAM tramite il suo indirizzo
- Possiamo inserire in un codice degli indirizzi relativi con []
- Per esempio:
 - [0123h]
 - [AX]
- Oppure caricare in runtime l'indirizzo assoluto di una variabile con LEA
 - LEA DX , PIPPO

UTILIZZO DELLA RAM - VARIABILI

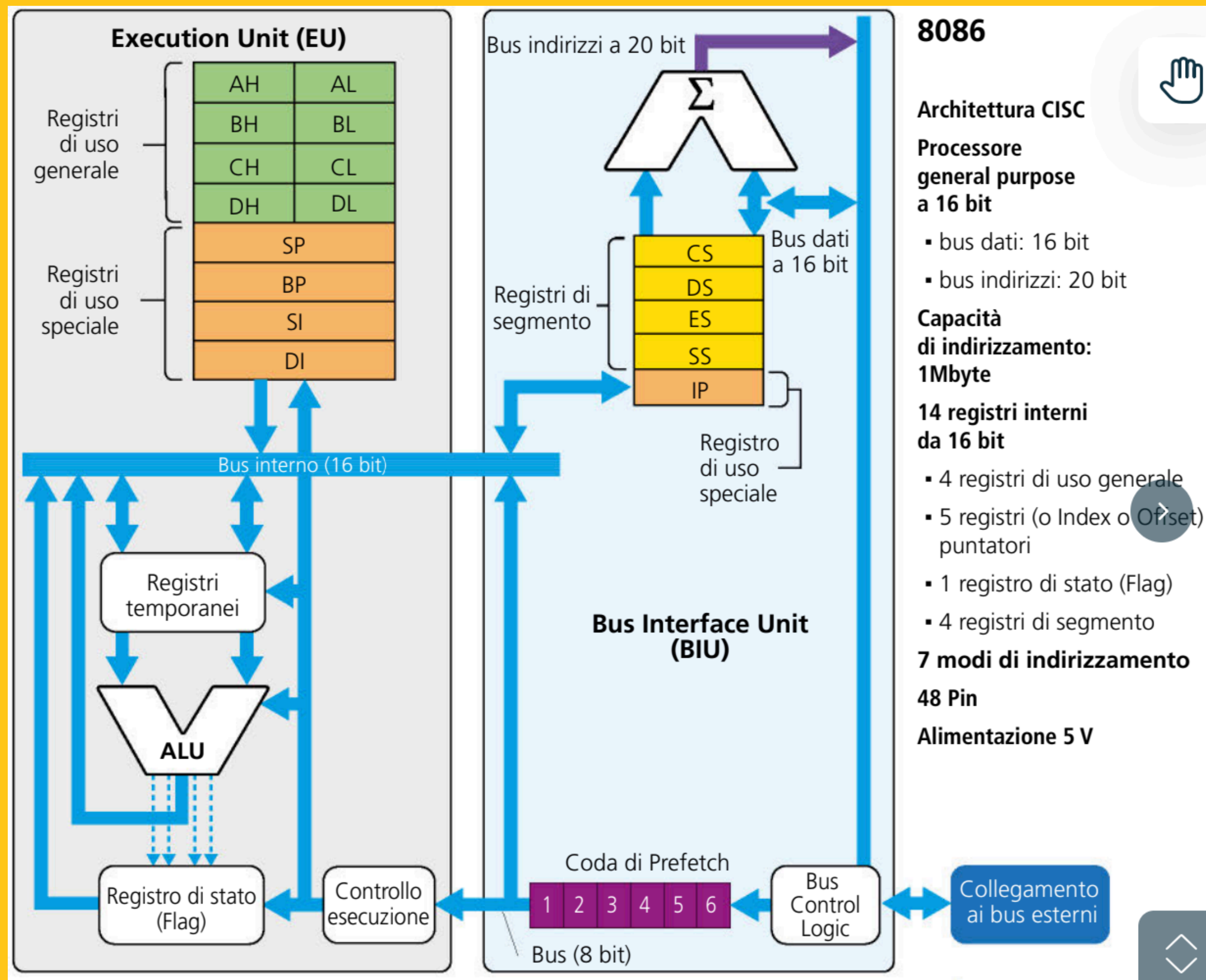
- Dichiarate ed inizializzate nel segmento DATA
- È un puntatore alla prima cella della variabile
- Possibile inserire valori consecutivi con la virgola (Array)
- Quali tipi di variabili esistono in Assembly? In base alle dimensioni:
 - DB dimension Byte
 - DW word
 - DD 32 bit

SEGMENTAZIONE DELLA MEMORIA (P. 160 - 163)

Programmi caricati in RAM in 4 segmenti con utilizzi diversi

- **Data : variabili**
- **Code : istruzioni**
- **Stack: segmento di memoria gestito in LIFO, utilizzabile con istruzioni
PUSH e POP**
- **Extra**

Struttura interna della Intel 8086



CICLO MACCHINA (P.13)

1. **IF** - Instruction fetch: prelievo dell'istruzione in RAM
2. **DE** - Decode: la CU interpreta l'op-code, prepara l'elaborazione,
carica eventuali operandi e aggiorna PC
3. **EX** - Execute: la ALU esegue i calcoli previsti

ACCESSO IN RAM - INSTRUCTION FETCH (P.13)

- In reg. PC indirizzo dell'istruzione da eseguire.
- PC ==> MAR
- MDR ==> IR istruzione running

GESTIONE DELLE PERIFERICHE (P.58 - 60)

- **Polling**
- **DMA**
- **Interrupt hardware:**
 - **Mascherabile / non mascherabile**
- **Interrupt software (INT o exception)**