

一. 各章要点

第一章：

- (1) 微机中数与码的表示方法、相互转换及计算，浮点数不要求；
- (2) 微机中各组成部件及其之间的关系、作用。

第二章：

- (1) 8086/8088：内部结构、各寄存器名称、地址数据线根数、访存地址空间和 IO 地址空间大小、8086 与 8088 的区别、指令队列作用、地址加法器作用；
- (2) 标志寄存器各位的名称、含义、计算；
- (3) 物理地址、逻辑地址的概念、计算及其关系；
- (4) 最小模式：主要引脚，8086/8088 引脚的区别，理解 5 种时序（存储器读、写，IO 读、写，中断响应），AB、DB、CB 作用，特别是 AB、DB 及 CB 中的 WR*、RD*、IO/M*、INTR、INTA、NMI 引线的含义及作用；
- (5) 计算机的周期：指令、总线、时钟周期的概念、关系、计算；
- (6) 8282、8284、8286、8288 在系统中的作用。

第三章：

- (1) 8086/8088 的各种寻址方式；特别是存储器操作数的寻址方式、计算；
- (2) 堆栈的操作；
- (3) 汇编编程所需要的常用指令的功能、格式、对标志位的影响情况。串操作指令、十进制调整指令不要求。

第四章：

- (1) 汇编程序的作用、汇编源程序的基本语法，汇编语言语句类型及其组成；
- (2) 伪指令的功能、用法、作用、以及运算符与参数；
- (3) 显示单个字符的 DOS 功能调用；
- (4) 重点：读懂给定程序、编写程序片段，不要求编写完整程序。

第五章：

- (1) 存储器的分类及各自的特点；
- (2) 了解目前常用的片选控制方法；
- (3) 重点：使用 74LS138 和给定容量的存储器芯片连成系统（一般要求采用全译码），或给定电路图分析地址空间。

第六章：

- (1) 接口的概念、必要性及接口的功能；
- (2) 端口的概念以及 I/O 端口的编址方式；
- (3) 采用全译码方式将 I/O 端口地址安排到指定的地址空间，或根据电路图分析 I/O 端口地址；
- (4) 微机(或 CPU)与 I/O 设备之间各种传送方式的特点、应用场合、硬件电路及工作过程以及软件设计，尤其是查询传送方式（重点）。

第七章：

- (1) 8253 接口芯片的特点、工作方式、工作过程；
- (2) 重点：8253 初始化编程，包括方式控制字、计数初始值的计算及编程设定；
- (3) 重点：8253 芯片端口数、端口地址以及与 ISA 总线连接的硬件设计和软件编程。

第八章：

- (1) 8255 接口芯片的特点、工作方式、工作过程；
- (2) 重点：8255 初始化编程，包括方式控制字、端口 C 的按位置位/复位控制字；
- (3) 重点：8255 芯片需端口数以及与 ISA 总线连接的硬件设计和软件编程；工作方式只要求掌握方式 0，编程主要针对方式 0。
- (4) 线性键盘的工作原理，要求结合 8255 设计线性键盘；
- (5) LED 显示器及其接口、编程，要求结合 8255 设计 LED 显示器。

第九章：

- (1) 串行通信概念、特点，波特率、波特率因子，重点掌握起止式异步通信协议，要求能够画出波形图；
- (2) 串行通信接口的基本任务；
- (3) 8250 的作用，编程不要求。

第十章：

- (1) 中断、中断源的概念，中断分类，PC 机的中断源及中断源的优先顺序；
- (2) 中断矢量以及中断矢量表的概念，如何通过中断矢量号获取中断服务程序的入口地址（重点）；
- (3) CPU 外部中断响应的条件及处理过程；
- (4) 8259A 的作用，其他不要求；
- (5) DMA 传送过程及工作状态（主动态、被动态），8237 的作用，其他不要求。

二. 期末考试

- (1) 形式：半开卷，仅允许学生带一张 A4 幅面大小的参考资料。
- (2) 题型：选择题（10%），填空题（20%），简答题（20%，4-5 小题），程序分析题（15%，2-3 小题），综合设计分析题（35%，2-3 小题）。

一、选择题

1. 8288 在 8086/8088 组成的计算机中的作用是(②)。
 ① 数据缓冲器 ② 总线控制器 ③ 地址锁存器 ④ 提供系统时钟 CLK
2. 在直接寻址方式中, 除使用段寄存器外, 允许使用的寄存器有(①) ④
 ① AX, BX, CX, DX ② SI, DI, BP, SP ③ 全部通用寄存器 ④ 不使用任何寄存器
3. 某存储单元的段基址为 3806H, 段内偏移地址为 2A48H, 该存储单元的物理地址为(④)。
 [2008]
- ① 4100H ② 3AA08H ③ 3B008H ④ 3AAA8H
4. 设某数据段中有:
 DA1 DB 32H, 58H
 DA2 DW 32H, 58H
 下面有错误的语句是(③)
 ① LEA SI, DA2 ② MOV AL, DA1+1 ③ MOV BL, DA2 ④ INC DA2
5. 某存储器芯片容量为 $2K \times 1bit$ 、若用它组成 $16K \times 8bit$ 存储器组, 所用芯片数以及芯片组的个数分别为(②)。
 ① 32 片、8 组 ② 64 片、8 组 ③ 8 片、64 组 ④ 16 片、12 组 8×8
6. 指令 $MOV 0283H[BX][SI]$, AX 中目标操作数的寻址方式为(②)。
 ① 寄存器寻址 ② 基址变址相对寻址 ③ 基址寻址 ④ 变址寻址
7. 某存储器芯片有地址线 13 根, 数据线 8 根、该存储器芯片的存储容量为(③)。
 ① $15K \times 8$ ② $32K \times 256$ ③ $8K \times 8$ ④ $32K \times 8$
8. $MOV AX, 5849H$
 $MOV BX, 2934H$
 $ADD AL, BH$
 上述 4 条指令执行后, $(AX) = (③)$
 ① 817DH ② 8183H ③ 5872H ④ 5878H
9. 当 8088CPU 读 I/O 接口时, 信号 IO/M* 和 DT/R* 的状态必须是(③)。注: * 表示上划线。
 ① 00 ② 01 ③ 10 ④ 11
10. 执行指令 PUSH BX 后, 堆栈指针 SP 的变化为(②)
 ① SP-1 ② SP-2 ③ SP+1 ④ SP+2
- 二、填空
1. 若累加器 $(AL) = 1000$ 在下列表示中所对应的十进制数值应是:
 无符号数: (2); 带符号数(0); BCD 码(80);
2. 请指出下列指令中原操作数和目标操作数的寻址方式:
- 1). ADD BX, [SI+3000H], 源操作数(变址相对), 目标操作数(变址相对).
 2). MUL [SI], 源操作数(变址间接), 目标操作数(隐含);
3. 写出下列表示法中的物理地址:
 1). 3500H:2354H 物理地址为()
 2). $(DS) = 2350H$ $(BX) = 1806H$ $(SI) = 4560H$ 采用相对基址加变址寻址方式, 且位移量为 200H 的物理地址为()
4. 标志寄存器 FR 中下列标志位的名称以及为 0 和 1 时代表的意义分别为:
 DF: (); OF: ();
 SF: (); CF: ();
 IF: ();
5. 伪指令 SEGMENT 在程序中出现时表示: ().

6. 物理地址是指()；
7. 若 $(AX)=0122H$, 标志位 CF、PF、SF、ZF、OF 的初值均为 0, 执行下列指令后、这五个标志位的状态是多少?
- 1). SUB AX, OFFFFH
 - 2). OR AX, OFFFFH
8. 8286 在微机系统中所起的作用是(); 8284 在微机系统中所起的作用是();
9. 8253 在系统中的作用(), 它有()端口地址, 有()种工作方式, 有()个独立通道。
10. A/D 变换器的作用是()。
11. 若要某系统的 8253 的 2 通道输出波形为占空比 1:1 的方波、分频系数为 1000、二进制计数, 其工作方式命令字为()。
12. 8259 在系统中的作用是(); 8237 在系统中的作用是()。
13. 设串行通讯数据格式为 1 起始位, 7 数据位, 1 校验位, 1 停止位, 若以 600 波特率异步传输数据, 每秒钟最多可传送()个 7 位数据。

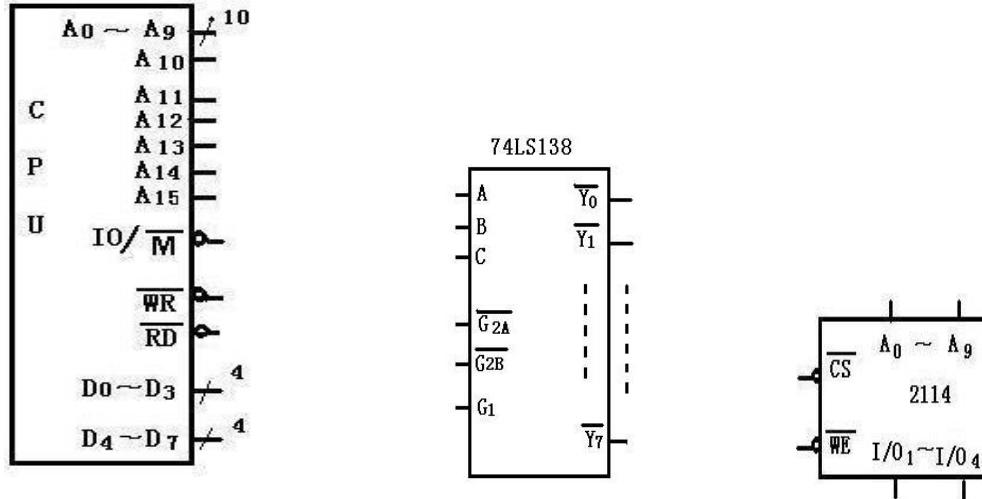
三、简要回答

1. 何为物理地址? 何为逻辑地址? 两者之间是何关系? 分别用在何处?
2. 微机中的有多少种计时单位? 它们各自的含义是什么? 它们之间关系如何?
3. 一个基本的时钟周期由几个 T 状态组成? 分别是什么不同的 T 状态各自完成什么工作?
4. 8086 CPU 有多少根地址线? 多少根数据线? 它最大直接寻址范围是多少? 一次对外数据传送多少 BIT 二进制数?
5. 8255 在系统中的作用是什么? 有多少数据输入/输出端口和端口地址?
6. 8250 在系统中的作用是什么? 有多少数据输入/输出端口和端口地址?
7. 何为矢量中断? 何为中断矢量? 中断矢量的作用是什么?
8. 请叙述一个完整的外部中断处理过程。
9. 请叙述在矢量中断方式时, CPU 响应中断后如何转入中断服务程序?
10. CPU 或主机与 I/O 之间有多少种传送数据方式? 各自有何特点? 各自用于什么场合?
11. 将 8253 用于 OUT 端输出为方波时, 应做些什么工作?

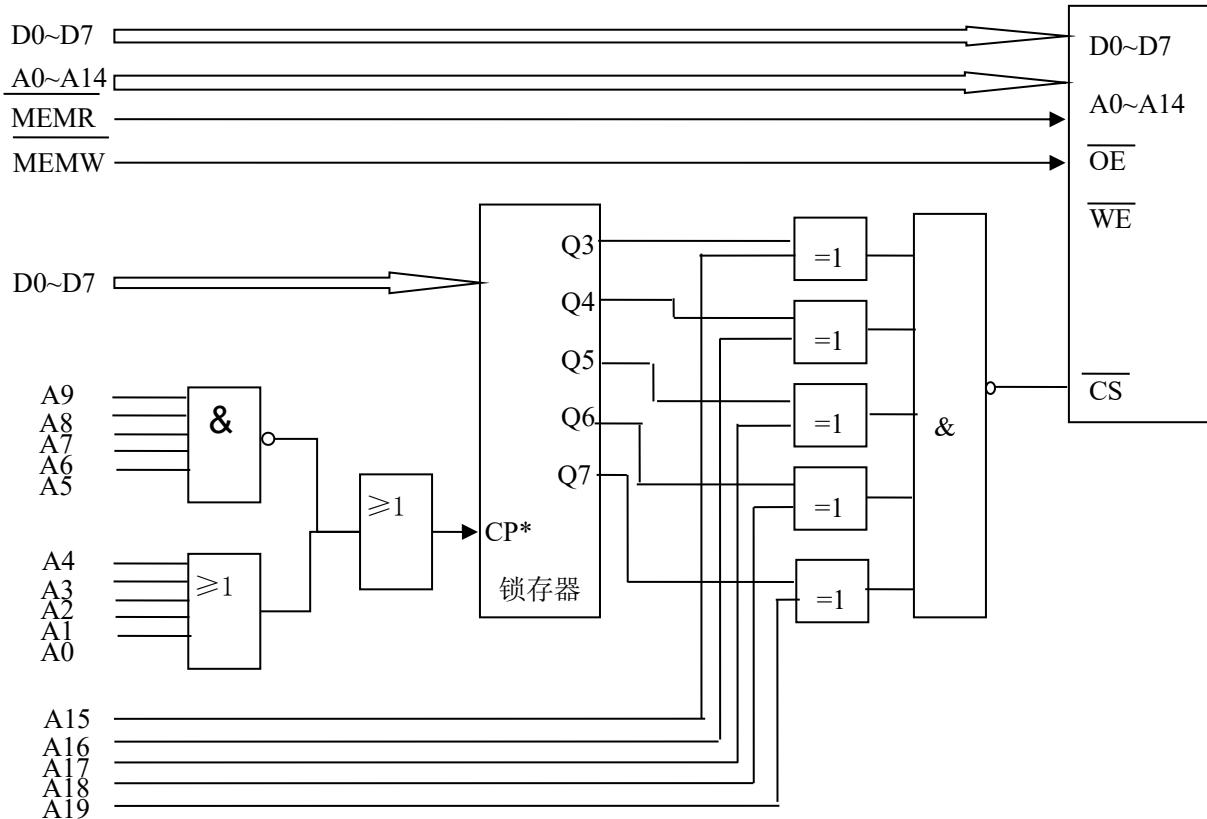
四、存储器分析题

1. 用下列 RAM 芯片, 组成所需的存储容量, 各需多少 RAM 芯片? 共需多少寻址线? 每块片子需多少寻址线?
 - (1) 512×4 的芯片, 组成 $8K \times 8$ 的存储容量;
 - (2) 1024×1 的芯片, 组成 $32K \times 8$ 的存储容量;
 - (3) 1024×4 的芯片, 组成 $4K \times 8$ 的存储容量;
 - (4) $4K \times 1$ 的芯片, 组成 $64K \times 8$ 的存储容量;
 - (5) $1K \times 4bit$ 的芯片, 组成 $2K \times 8bit$ 的存储容量。

2. 若用 2114 存储器芯片组成 2KB RAM, 地址范围为 D000H~D7FFH, 问地址线、数据线及相关的控制线如何连接? (所有已知条件如图所示)



3. 下图为内存芯片与系统总线的连接图, 用以存放数据。图中锁存器为输出接口, 其地址为 3EOH, 它与数据总线相连接, 可将数据总线上 D0~D7 从其输出端 Q0~Q7 输出。回答下列两个问题:



(1) 在读写内存芯片时，首先执行下列程序。程序执行完后，请分析存储器芯片的地址范围。

START: MOV DX, 3EOH

MOV AL, 58H

OUT DX, AL

(2) 若首先执行下列程序，程序执行完后，请分析存储器芯片的地址范围。。

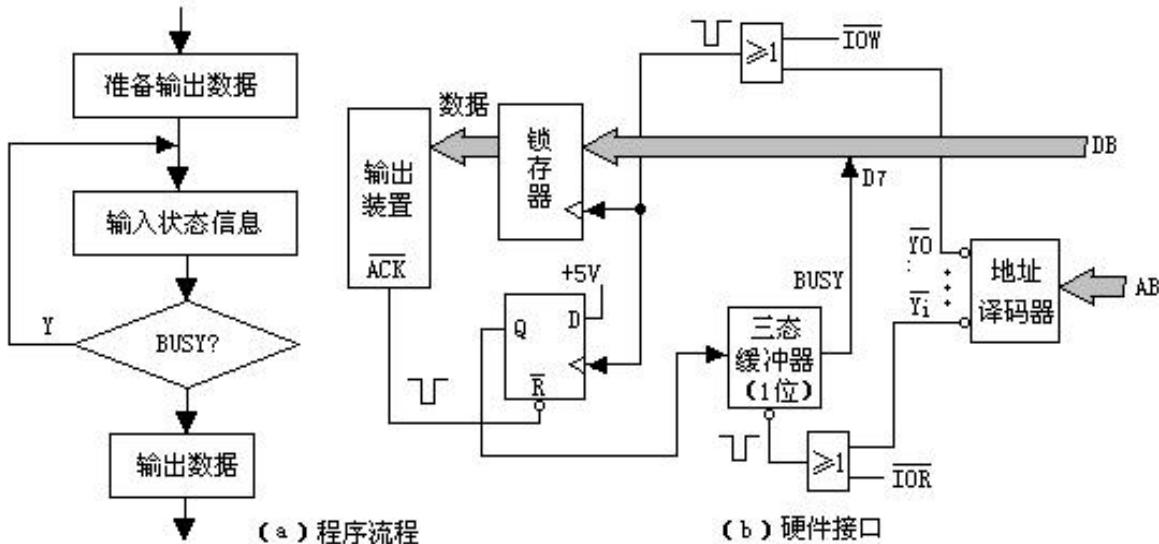
START: MOV DX, 3EOH

MOV AL, OFOH

OUT DX, AL

五、综合分析题

1. 查询式输入接口的程序流程机硬件接口如下图所示：



(1) 试从程序流程图分析查询式传送的工作环节

(2) 试说明查询式硬件接口的工作原理

(3) 假设数据端口为 DATA_PORT, 状态端口为 STATUS_PORT, 试编写程序, 实现查询式数据输入。

2. 某系统中 8253-5 地址为 340H~343H, 输入频率为 10MHZ 脉冲信号, 输出为 1HZ, 占空比为 1:1 的脉冲信号, 请写出初始化程序并画出相应电路图及地址译码连接图。

提示: 1. 地址总线只用 A0~A9, 控制线用 IOR*、IOW*, 译码器可采用逻辑电路与 LS138 译码器的组合;

3. 某 8255 的 A 口、B 口连接八个 LED 显示器(如图所示, 共阴极), 请给出设计方案(不编程), 使这八个 LED 显示器 DG0~DG7 分别显示 0~7, 每个 LED 每次只显示一秒钟(有 1 秒钟延时子程序 D1STIME 可调用)。 (端口地址从图中找出)

