

МИНОБРНАУКИ РОССИИ

Федеральное государственное бюджетное образовательное учреждение

высшего образования

**«САРАТОВСКИЙ НАЦИОНАЛЬНЫЙ ИССЛЕДОВАТЕЛЬСКИЙ
ГОСУДАРСТВЕННЫЙ УНИВЕРСИТЕТ
ИМЕНИ Н. Г. ЧЕРНЫШЕВСКОГО»**

Кафедра теории функций и стохастического анализа

ОТЧЕТ ПО ПРОИЗВОДСТВЕННОЙ (БАЗОВОЙ) ПРАКТИКЕ

студента 4 курса 451 группы

направления 38.03.05 — Бизнес-информатика

механико-математического факультета

Чайковского Петра Ильича

Место прохождения: завод "Тантал"

Сроки прохождения: с 29.06.2019 г. по 26.07.2019 г.

Оценка:

Руководитель практики от СГУ

доцент, к. ф.-м. н.

Н. Ю. Агафонова

Руководитель практики от организации

ведущий программист

Д. Э. Кнутов

Саратов 2019

Тема практики: «Правила оформления курсовых и дипломных работ»

СОДЕРЖАНИЕ

ВВЕДЕНИЕ	4
Задание 1	5
Задание 2	8
Задание 3	12
Задание 4	14
Задание 5	16
Тестовые задания	19
ЗАКЛЮЧЕНИЕ	21

ВВЕДЕНИЕ

В ходе данной лабораторной работы мы ознакомимся с основными характеристиками интегральных преобразователей кодов (дешифратора, шифратора, демультиплексора и мультиплексора) и испытаем эти устройства.

Задание 1.

Запустить лабораторный комплекс Labworks и среду MS10. Открыть файл **30.6.ms10**, размещенный в папке **Circuit Design Suite 10.0** среды MS10, или собрать на рабочем поле среды MS10 схему для испытания дешифратора **DC** и установить в диалоговых окнах компонентов их параметры или режимы работы. **Скопировать** схему на страницу отчета.

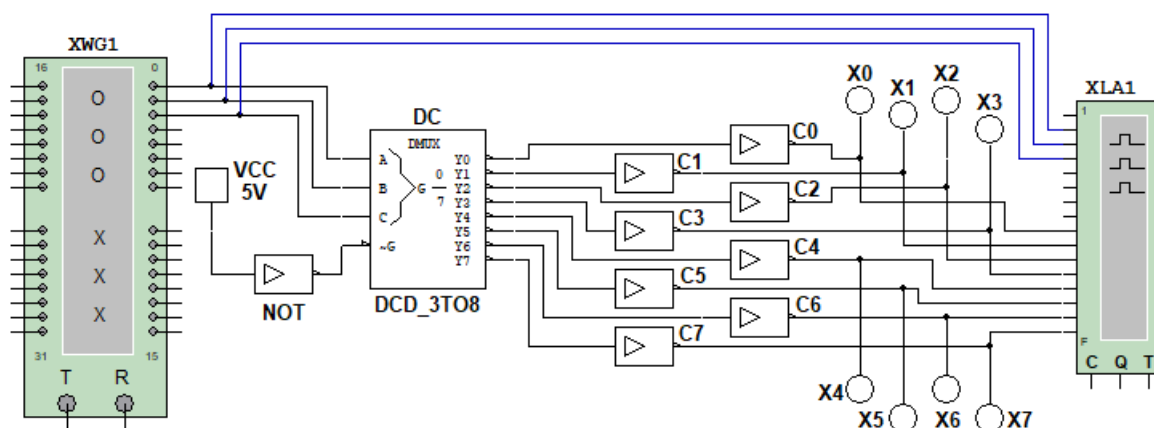
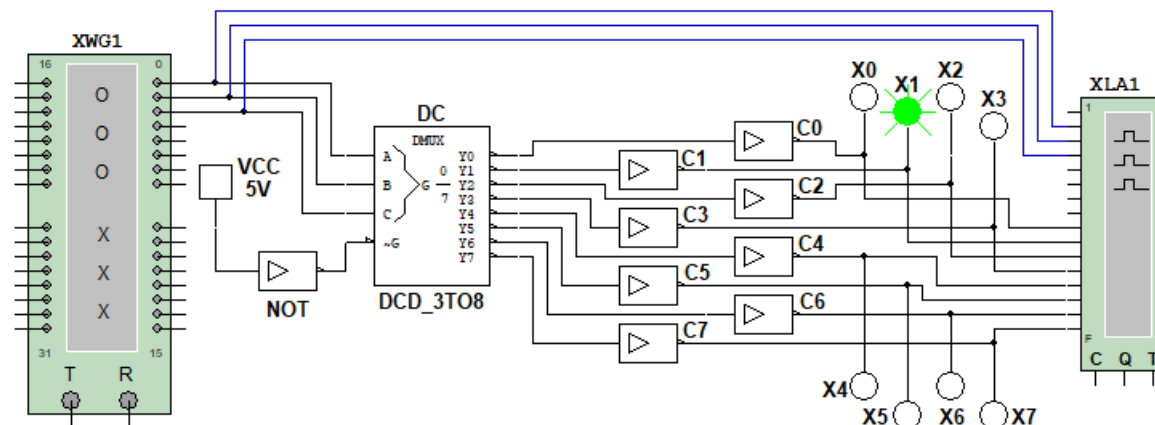


Рисунок 1 – Схема дешифратора.

Запустить программу моделирования дешифратора. Последовательно **подавать** на вход дешифратора логические слова. **Убедиться**, что при подаче на вход дешифратора каждой новой двоичной кодовой комбинации засвечивается только один пробник, который «распознает» свой входной код.

[illegible]

Для последовательности, состоящей из 31 нуля и 1 единицы, загорится зелёный индикатор:



6

Скопировать временные диаграммы входных и выходных сигналов дешифратора на страницу отчета.

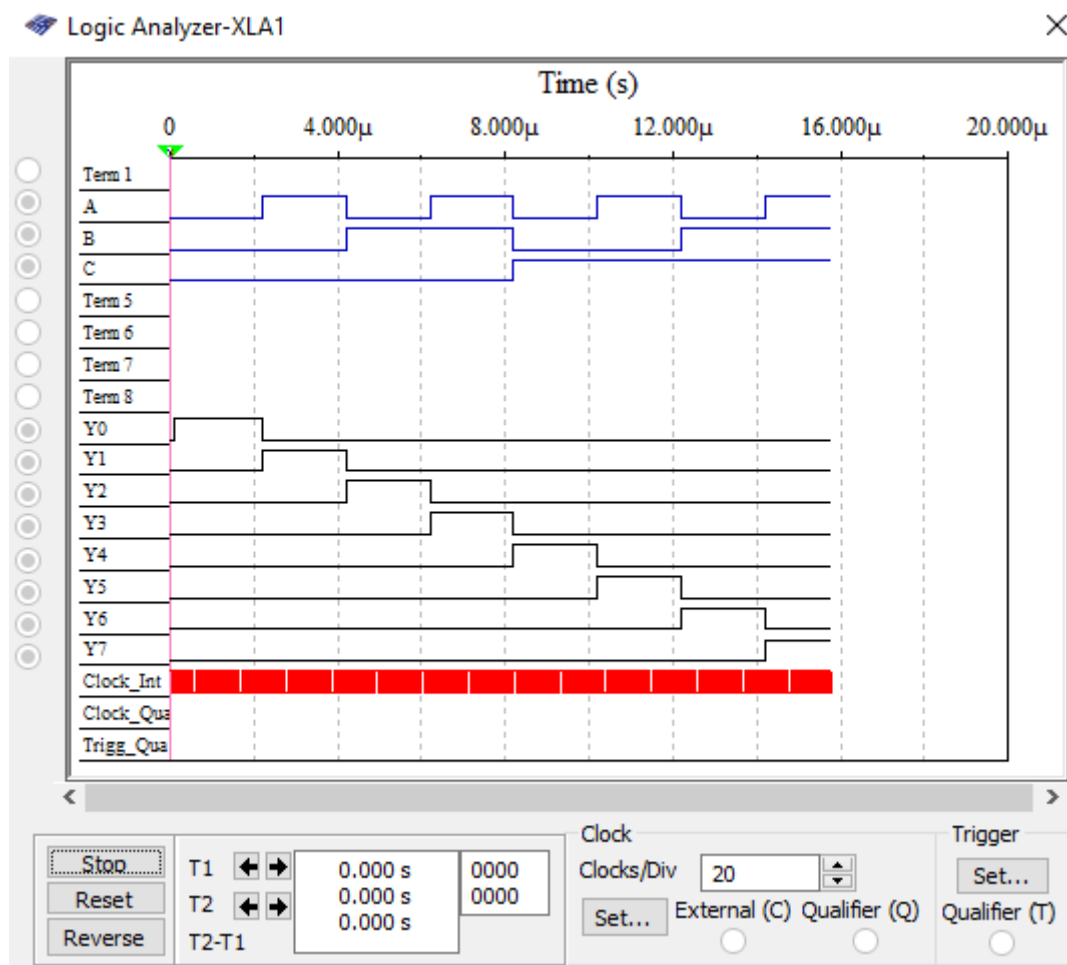


Рисунок 4 – Временные диаграммы входных и выходных сигналов дешифратора.

По результатам моделирования **составить** и **заполнить** таблицу переключений (функций $Y_i = (A_i B_i C_i; G_i)$) на выходах дешифратора **ДС** 3x8.

A_i	0	1	0	1	0	1	0	1
B_i	0	0	1	1	0	0	1	1
C_i	0	0	0	0	1	1	1	1
G_i	$(0; 2)\mu$	$(2; 4)\mu$	$(4; 6)\mu$	$(6; 8)\mu$	$(8; 10)\mu$	$(10; 12)\mu$	$(12; 14)\mu$	$(14; 16)\mu$

Таблица 1 – Таблица переключений функций $Y_i = (A_i B_i C_i; G_i)$.

Задание 2.

Открыть файл **30.8.ms10**, размещенный в папке **Circuit Design Suite 10.0** среды MS10, или собрать на рабочем поле среды MS10 схему для испытания шифратора **CD** и установить в диалоговых окнах компонентов их параметры или режимы работы. **Скопировать** схему на страницу отчета.

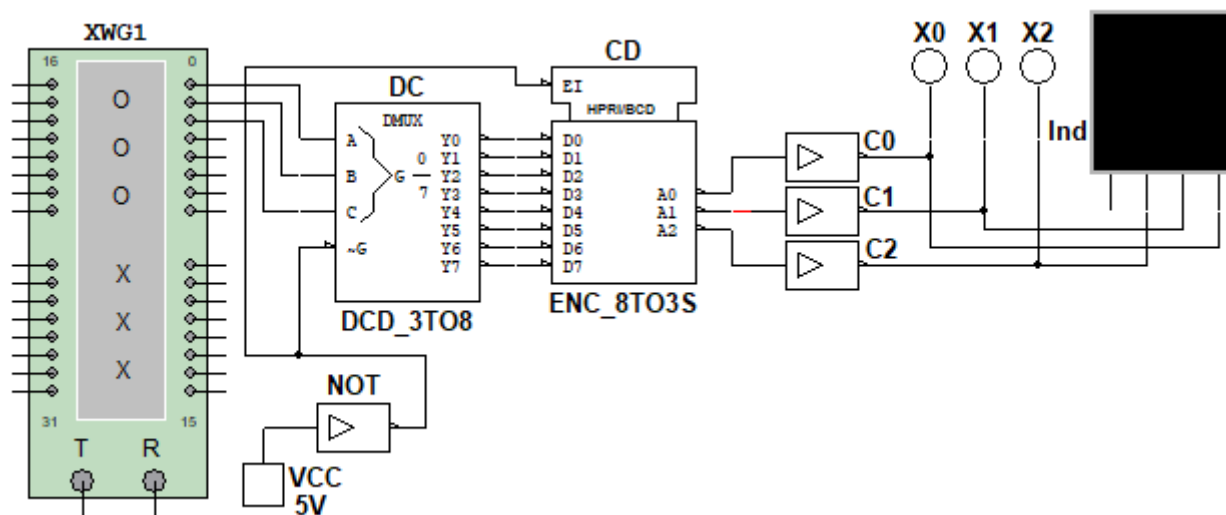


Рисунок 5 – Схема шифратора.

Запустить программу моделирования шифратора. Последовательно подавать на вход дешифратора логические слова. Убедиться, что при подаче с выхода DC на вход шифратора CD 8-разрядной последовательности, в которой только одна позиция занята единицей, а остальные – нулями, на выходе шифратора формируются 3-разрядные двоичные коды A0A1A2, где A0 = A, A1 = B и A2 = C, соответствующие двоичным кодовым комбинациям на входе дешифратора DC.

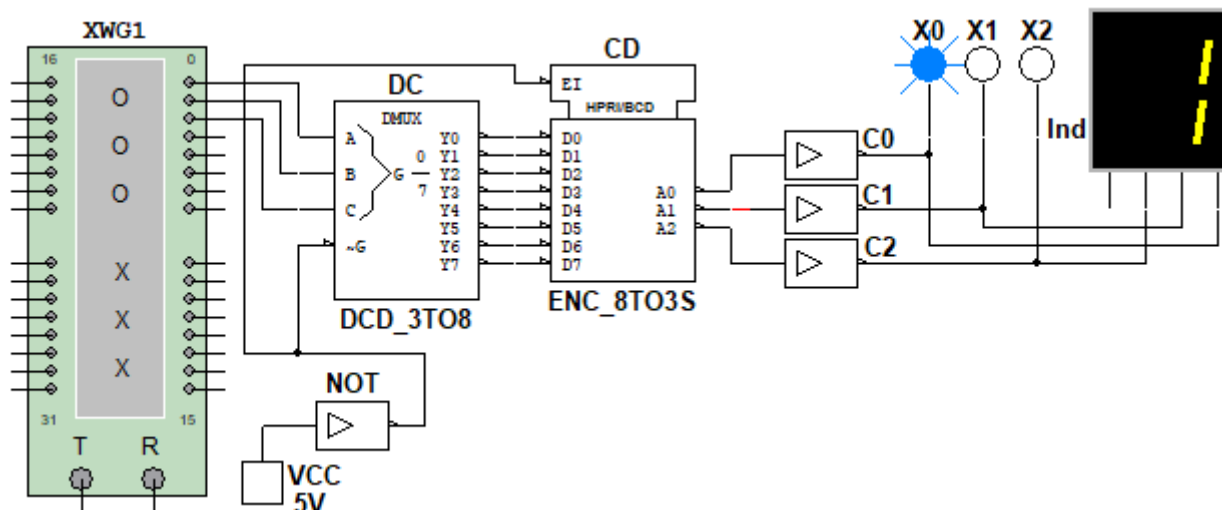


Рисунок 6 – Подача на вход шифратора последовательности 00000001.

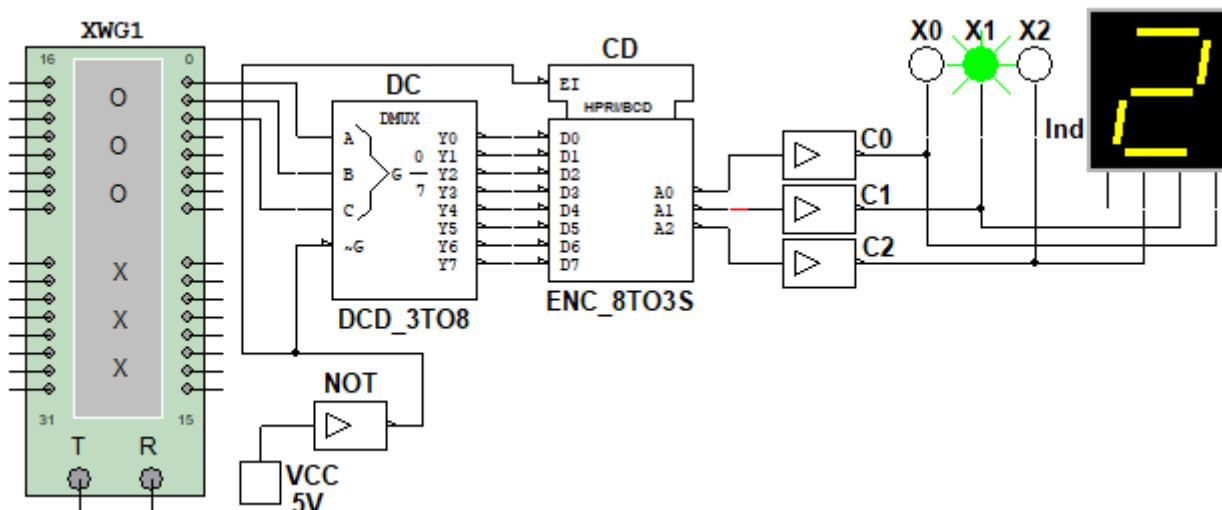


Рисунок 7 – Подача на вход шифратора последовательности 00000010.

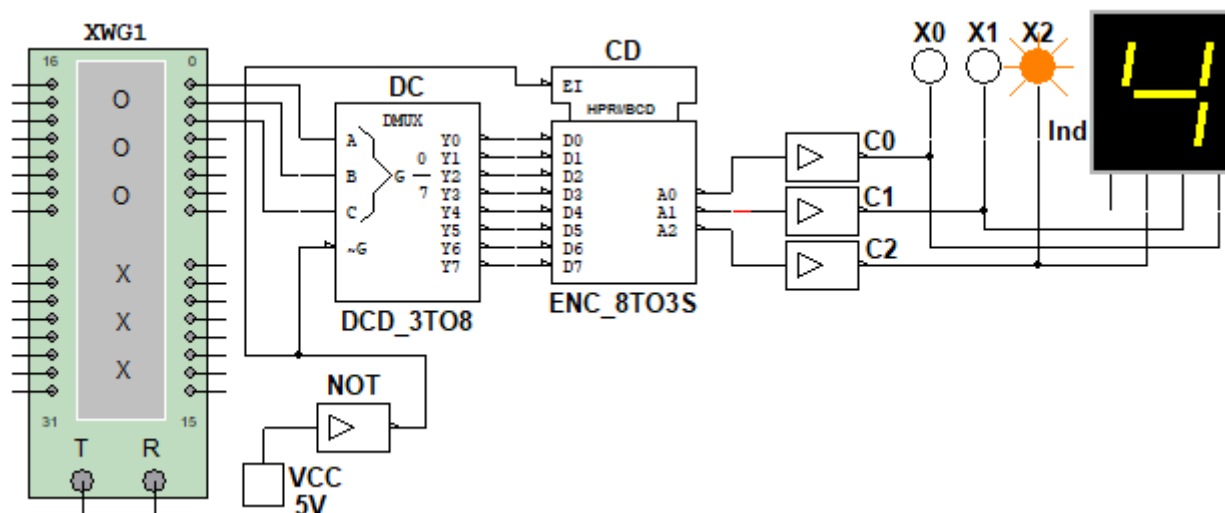


Рисунок 8 – Подача на вход шифратора последовательности 00000100.

По результатам моделирования **составить** и **заполнить** таблицу переключений на выходе шифратора **CD** 8х3.

	\emptyset	X_0	X_1	X_0X_1	X_2	X_0X_2	X_1X_2	$X_0X_1X_2$
A_i	0	0	0	0	1	1	1	1
B_i	0	0	1	1	0	0	1	1
C_i	0	1	0	1	0	1	0	1

Таблица 2 – Таблица переключений на выходе шифратора.

Преобразовать схему дешифратора **ДС** 3х8 и шифратора **СД** 8х3 в схему **ДС** 2х4 и шифратора **СД** 4х2, отсоединив провод **С**, подходящий к дешифратору, и провод **А2** с выхода шифратора, и **составить** таблицы переключений дешифратора 2х4 и шифратора 4х2.

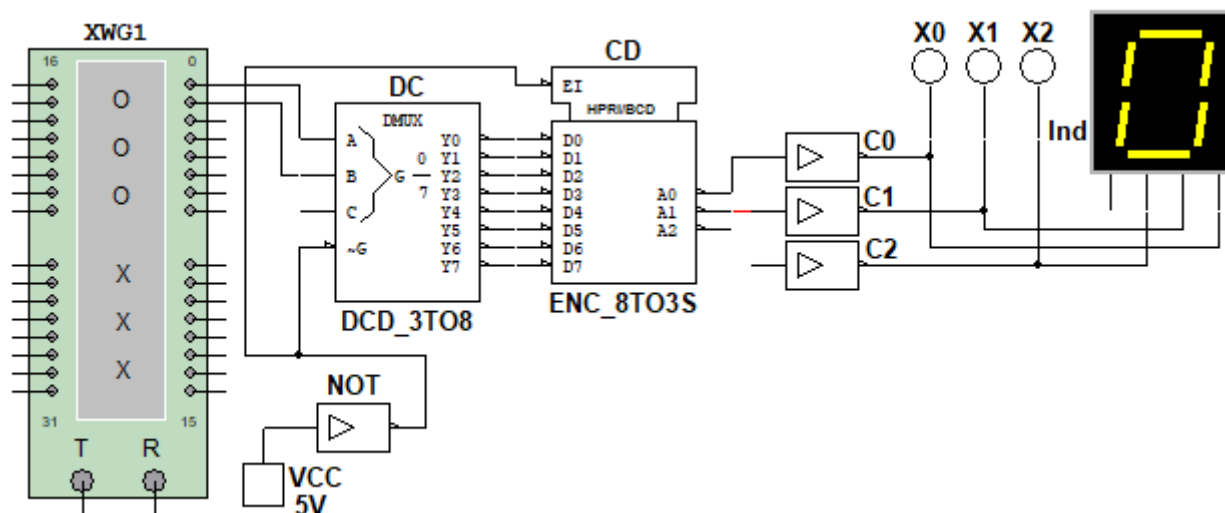


Рисунок 9 – Преобразование декодера и кодера.

	\emptyset	X_0	X_1	X_0X_1	\emptyset	X_0	X_1	X_0X_1
A_i	0	0	0	0	1	1	1	1
B_i	0	0	1	1	0	0	1	1
C_i	0	1	0	1	0	1	0	1

Таблица 3 – Таблица переключений на выходе преобразованного шифратора.

Задание 3.

Открыть файл **30.9.ms10**, размещенный в папке **Circuit Design Suite 10.0** среды MS10, или собрать на рабочем поле среды MS10 схему для испытания *демультиплексора DMS* и установить в диалоговых окнах компонентов их параметры или режимы работы.

Для обеспечения медленного перемещения лучей на экране анализатора **XLA1** **установить** частоту его таймера $f_a = 500$ Гц и число импульсов, приходящихся на одно деление, **Clocs/div** = 80.

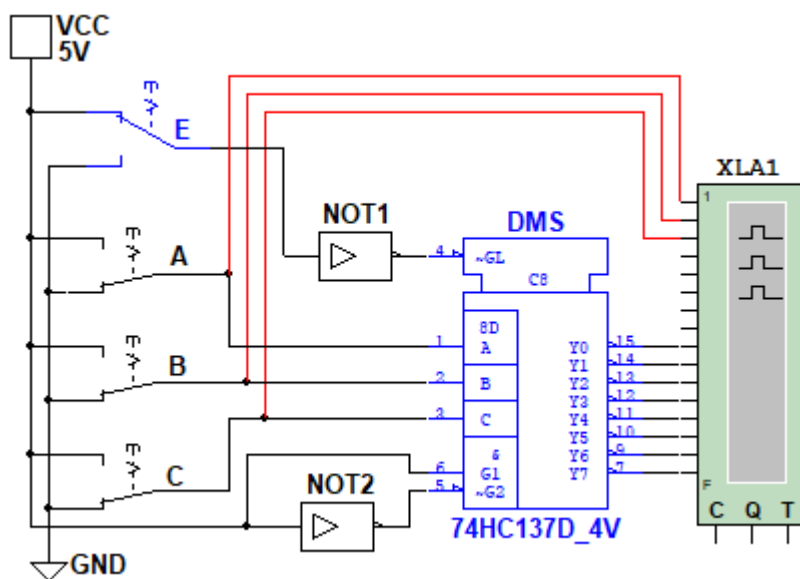


Рисунок 10 – Схема демультиплексора.

Задать код ключей 111 и **щелкнуть** мышью на кнопке **Run/Stop**. Кривые адресных и выходных логических сигналов медленно разворачиваются во времени на экране анализатора.

Остановить процесс моделирования при приближении лучей анализатора к линии разметки экрана.

Повторять перечисленные выше операции для спадающих счетных комбинаций адресных сигналов (с 110 до 000) до тех пор, пока не будет записан процесс моделирования при адресном слове 000.

Скопировать схему и временные диаграммы входных и выходных сигналов на страницу отчета.

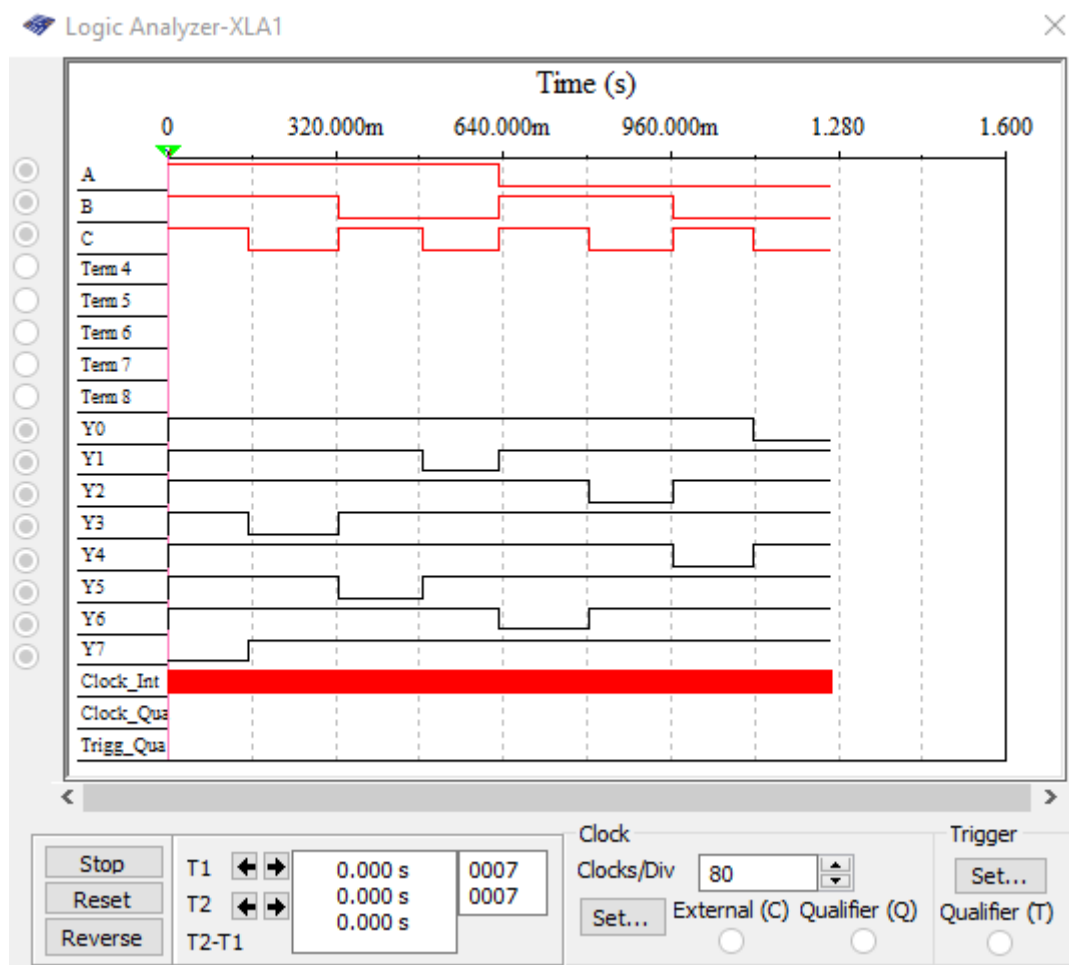


Рисунок 11 – Временные диаграммы входных и выходных сигналов.

Задание 4.

Открыть файл **30.10.ms10**, размещенный в папке **Circuit Design Suite 10.0** среды MS10, или собрать на рабочем поле среды MS10 схему для испытания *демультиплексора DMS 1x16* и установить в диалоговых окнах компонентов их параметры или режимы работы. **Скопировать** схему в отчет.

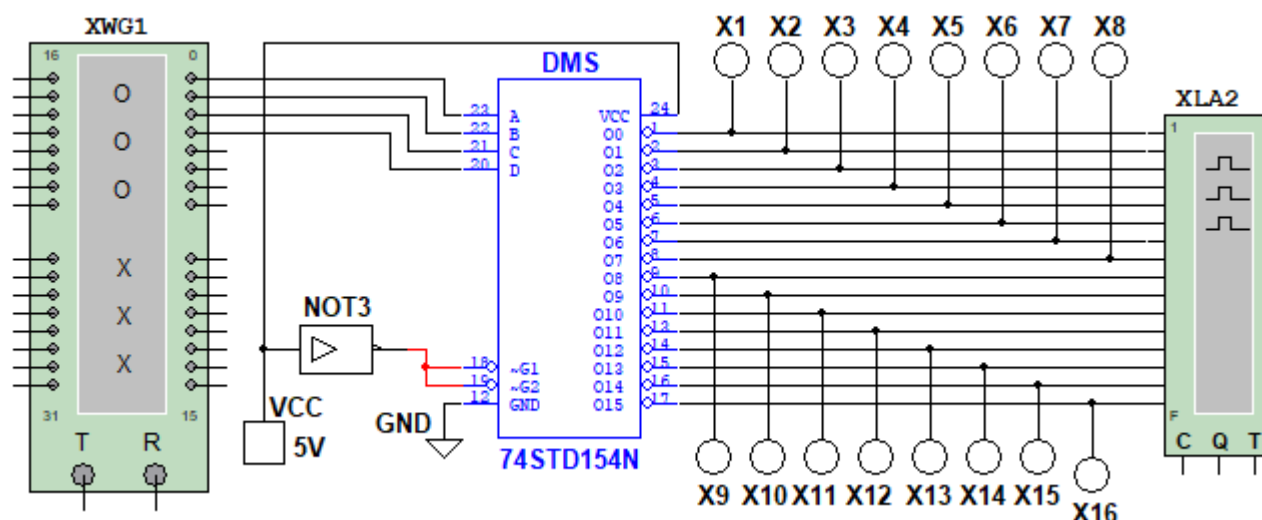


Рисунок 12 – Временные диаграммы входных и выходных сигналов.

Запустить программу моделирования демультиплексора **DMS 1x16**. Последовательно подавать на вход демультиплексора логические слова, начиная с комбинации 0000 адресного сигнала и заканчивая комбинацией 1111, и **наблюдать** за изменениями выходных сигналов по показаниям индикаторов и в окне анализатора **XLA2**.

Скопировать на страницу отчета временные диаграммы выходных сигналов де- мультиплексора DMS 1x16.

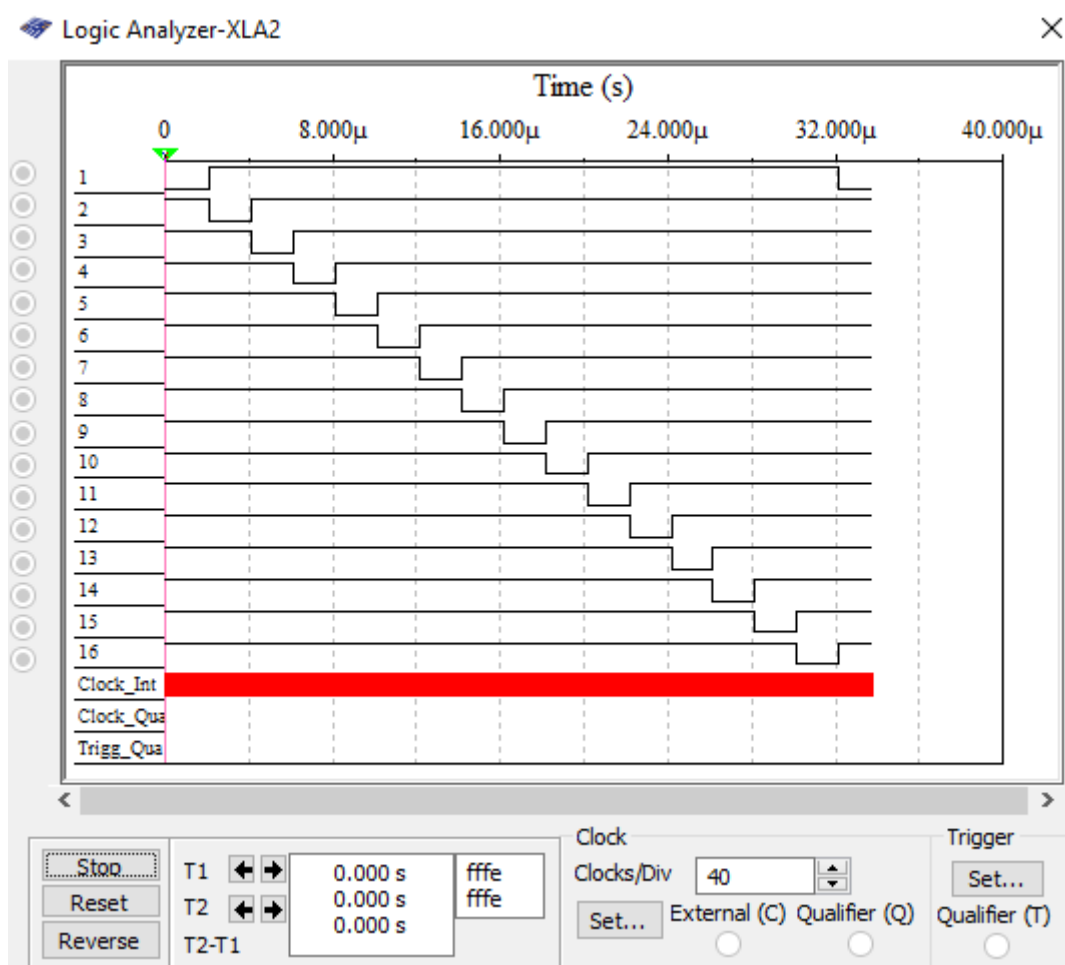


Рисунок 13 – Временные диаграммы выходных сигналов демультиплексора.

Задание 5.

Открыть файл **30.12.ms10**, размещенный в папке **Circuit Design Suite 10.0** среды MS10, или собрать на рабочем поле среды MS10 схему для испытания *мультиплексора MS* 8x1 и установить в диалоговых окнах компонентов их параметры или режимы работы. **Скопировать** схему в отчет.

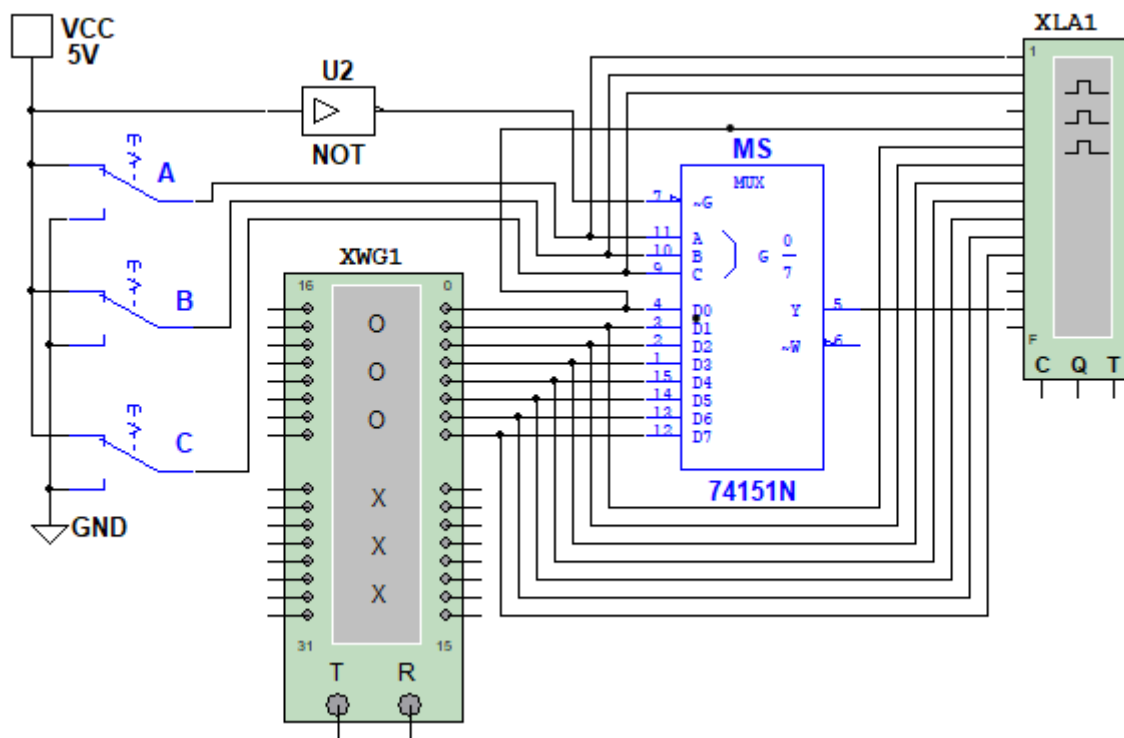


Рисунок 14 – Схема мультиплексора.

Записать в первые восемь ячеек памяти генератора XWG1 произвольные 8-разрядные кодовые слова, задать частоту $f_T = 500$ кГц и режим **Step** его работы.

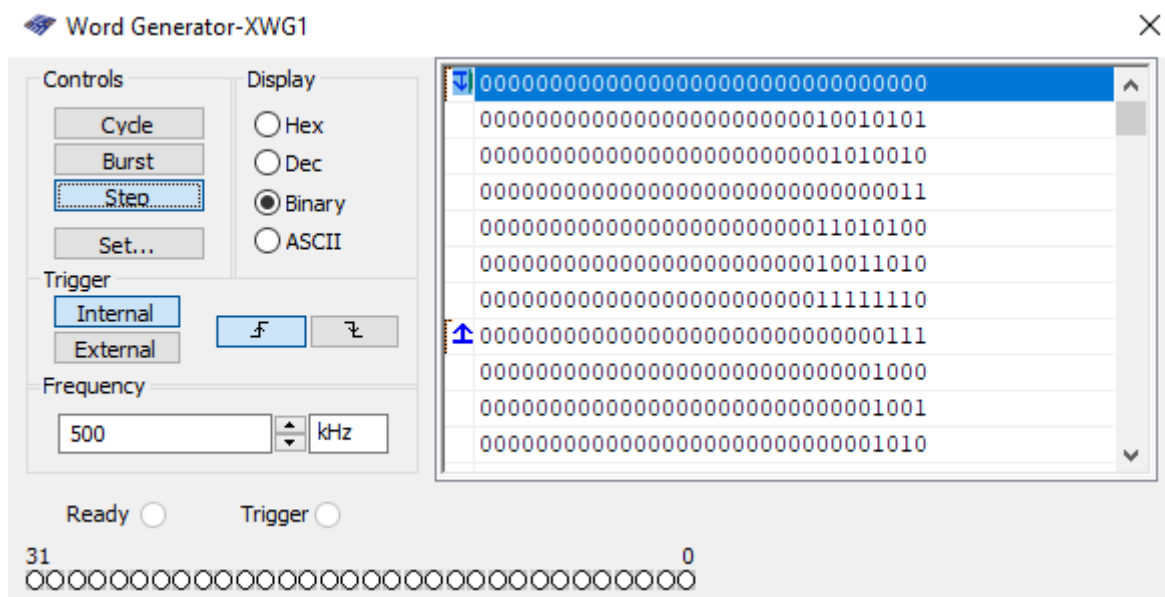


Рисунок 15 – Установка параметров работы генератора.

Задать частоту $f_a = 20$ МГц таймера логического анализатора XLA1 и количество импульсов таймера **Clock/div** = 20, приходящихся на одно деление.

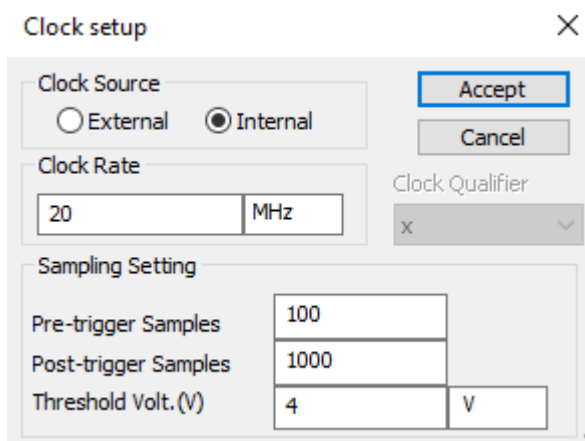


Рисунок 16 – Установка параметров работы таймера логического анализатора.

Установить с помощью ключей **A**, **B** и **C** адресный код (был установлен адресный код 110_2), и **запустить** программу моделирования мультиплексора. **Получить** и **скопировать** временные диаграммы входных сигналов **D0**, **D1**, ..., **D7** и выходного сигнала **Y** мультиплексора на страницу отчета.

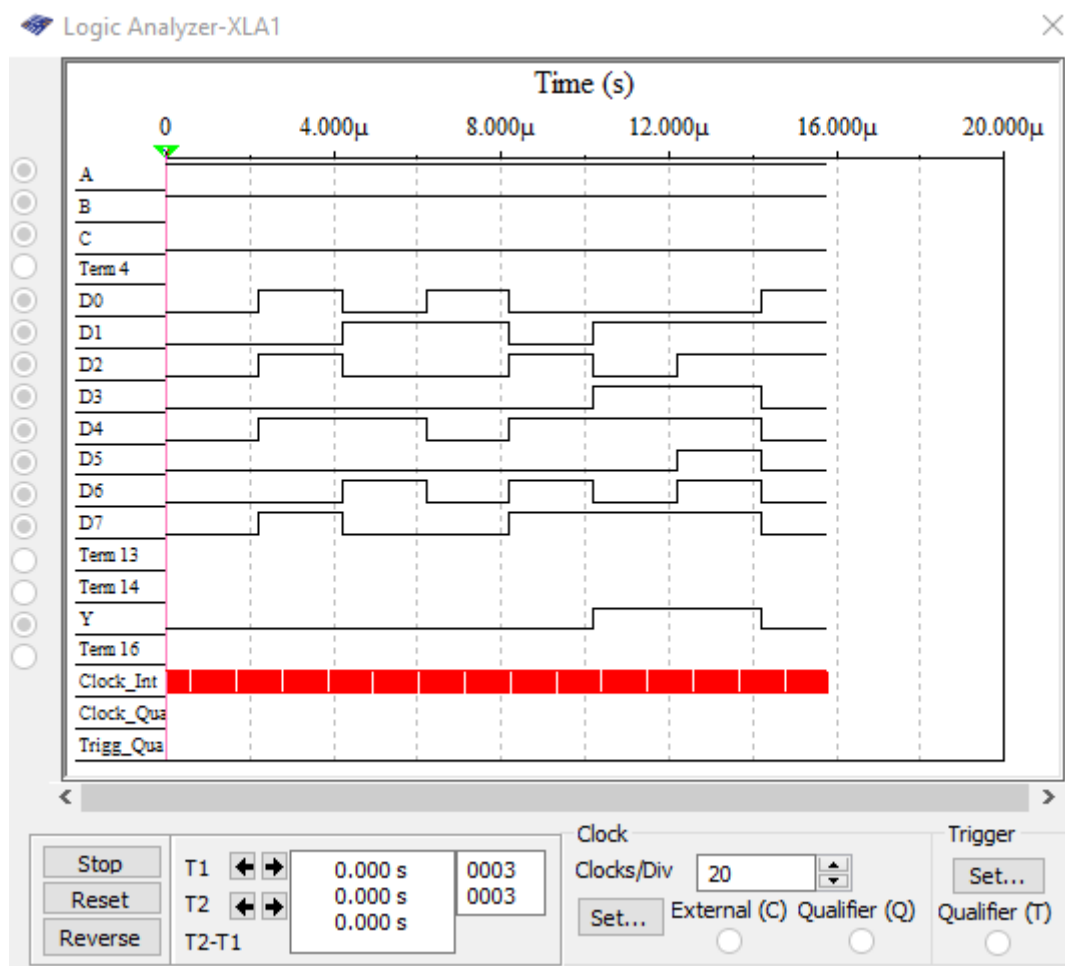


Рисунок 17 – Временные диаграммы входных сигналов **D0**, **D1**, ..., **D7** и выходного сигнала **Y**.

Тестовые задания.

1. Укажите задачи:

а) для демультиплексирования данных и адресной логики в запоминающих устройствах, а также для преобразования двоично-десятичного кода в десятичный с целью управления индикаторными и печатающими устройствами;

б) для преобразования десятичных чисел в двоичные или в двоично-десятичный код, например, в микрокалькуляторах, в которых нажатие десятичных клавиш соответствует генерации соответствующего двоичного кода;

в) для хранения и преобразования многоразрядных двоичных чисел;

г) для коммутации в заданном порядке сигналов, поступающих с нескольких входных шин на одну выходную;

д) для распределения в требуемой последовательности по нескольким выходам сигналов с одного информационного входа, в частности для передачи информации по одной линии от нескольких установленных на ней датчиков,

при решении которых используется:

шифратор: **б**;

дешифратор: **а**;

мультиплексор: **г**;

демультиплексор: **д**.

2. Укажите, с **какого разряда** бинарного слова генератора XWG будет передаваться информация на выход мультиплексора 8х3 при адресном коде 100 на его входе: **7**.

3. Укажите число **выходов** дешифратора при трех информационных входах: **8**.

4. Укажите назначение **стробирующих** входов в преобразователях кодов:

☐ для увеличения числа коммутируемых информационных входов, а также для блокирования работы преобразователей;

5. Укажите, в каком **преобразователе** выбор входа по его номеру (адресу) осуществляется с помощью двоичного кода: **мультиплексор**.

6 Укажите **число выводов** у шифратора при четырех информационных входах: **2**.

7 Укажите, какой из приведенных преобразователей кодов выпускается промышленностью только в **составе других устройств: демультиплексоры** как таковые промышленностью не выпускаются, поскольку режим мультиплексирования может быть реализован как частный случай в других устройствах - в дешифраторах.

ЗАКЛЮЧЕНИЕ

В ходе данной лабораторной работы мы ознакомились с основными характеристиками интегральных преобразователей кодов (дешифратора, шифратора, демультиплексора и мультиплексора) и испытали эти устройства путём составления диаграмм их входных и выходных сигналов.