# Checklist revue de schéma

|  |  |
| --- | --- |
| **Schéma(s) étudiant(e) :** |  |
| **Revu par :** |  |
| **Date :** |  |

|  |  |  |
| --- | --- | --- |
| **Contrôle** | **OK/NOK** | **Commentaires** |
| 1. ERC (compilation) ok ou erreurs connues |  |  |
| 1. Connexions entre pages sont correctes et cohérentes |  |  |
| 1. ICs tous alimentés et tensions correctes |  |  |
| 1. Découplages |  |  |
| 1. Connexions et polarités composants (trans bi-polaires, MOS, diodes, leds….) |  |  |
| 1. Entrées + et – AOPs et comparateurs |  |  |
| 1. Communications : TX / RX, MISO / MOSI, CS |  |  |
| 1. Câblage signaux de debug MCU |  |  |
| 1. Pas de conflits entrées / sorties |  |  |
| 1. Analyse sommaire du design |  |  |