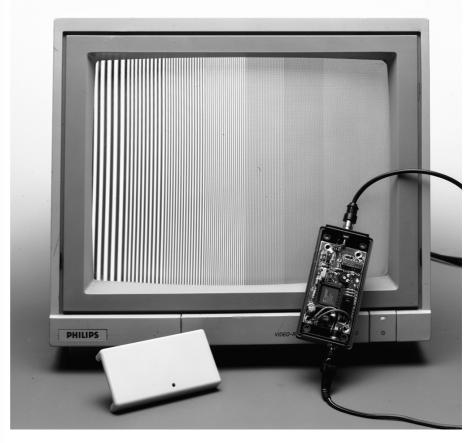
générateur vidéo multiburst

un signal de test avec 2 C.I.

On peut, pour le test de téléviseurs et autres moniteurs vidéo, se contenter, dans la majorité des cas, d'un signal vidéo de test très rudimentaire. Le présent montage, constitué d'un nombre ridicule de composants, génère une série de barres de test (multiburst).



Bien que la technologie des téléviseurs ne cesse de s'améliorer et que ces appareils deviennent de moins en moins sujets aux problèmes de toutes sortes, il reste intéressant de disposer d'une petite mire. La réalisation présentée ici, remarquable par sa compacité, permet de tester les fonctions de base d'un moniteur vidéo ou d'un téléviseur. Il ne s'agit donc pas là d'une mire couleur complexe permettant de tester un décodeur qu'il soit PAL, NTSC ou SECAM. L'idée à la base de ce montage est la génération d'une série de barres grises de différentes fréquences (multiburst), permettant de tester efficacement et facilement les amplificateurs vidéo, le discriminateur (séparateur de synchro) et les amplificateurs de sorties, et ce, à diverses fréquences. Si l'on ne tient pas compte de l'alimentation, l'ensemble de l'électronique mise en oeuvre se résume à une paire de circuits intégrés (C.I.) numériques. L'un d'entre eux fait partie des circuits de logique programmable, l'autre est un VCO (Voltage Controlled Oscillator = oscillateur commandé en tension) peu coûteux de la famille 74HCT4000. Chacun de ces 2 composants remplit une tâche qui lui est propre, fonction qu'il est facile d'identifier à l'examen du schéma de la figure 1.

IC1, le XC9536-15-PC44 est un CPLD ISP (*In-System Programmable* = programmable in situ) de Xilinx, composant se laissant, partant, aisément programmer. Ce composant possède 36 macro-cellules comportant un total de 800 portes. Ce circuit intégré est uti-

projet : W. den Hollander

62 Elektor 1/99

lisé, dans la présente application, pour la génération des signaux de synchronisation (CS), de suppression de faisceau (blanking) ainsi que la tension de commande du VCO. Le signal de synchronisation, qui respecte les normes internationales, est disponible sur la broche 7 de IC1. Il est appliqué tel quel, par le biais de la résistance R14, à l'amplificateur de sortie centré sur T1. Le signal de suppression de faisceau sert à bloquer l'oscillateur basé sur IC2 pendant l'impulsion de synchronisation. L'application d'un niveau bas sur la dite broche arrête l'oscillateur, de sorte que l'on ne trouve plus alors de signal à la sortie de IC2.

On a apparition, au cours de la durée de ligne, comme le montre le chronodiagramme de la figure 2, sur les sorties D0 à D7, d'une série de 8 impulsions. Celles-ci sont converties, par le convertisseur biais d'un numérique/analogique discret constitué par le condensateur C5 et les résistances R3 à R11, en une tension continue en échelle. On retrouve ce même signal sur la broche VCO_{IN} de IC2 où il sert à piloter le VCO se trouvant dans le dit circuit intégré. Le résultat de cette opération est un signal de sortie modulé en fréquence (multiburst) présent sur la broche 4 de IC2. La fréquence centrale du VCO dépend des valeurs attribuées à R12 et C3 et de la résistance représentée par P1. Avec le dimensionnement du schéma, la fréquence s'étend, en 8 pas, de quelque 1 MHz à 10,5 MHz. PÎ permet d'ajuster à 1 MHz la fréquence de base.

L'amplificateur de sortie basé sur T1 est on ne peut plus simple. Les résistances R15 et R16 définissent le réglage en tension continue. Par le biais des résistances R13, R14 et du condensateur C4 on module la dite tension à l'aide des signaux vidéo et de synchronisation. Le transistor T1 constitue le tampon indispensable assurant une impédance de source de 75 Ω à une amplitude de 1 Vcc.

SURVOL

On retrouve en figure 3 tous les signaux importants tels que les génère réellement le montage. La ligne supérieure représente le signal de synchronisation (sur lequel est déjà superposé le signal de sortie du VCO). On voit clairement sur ce chronodiagramme que l'impulsion de synchronisation constitue la séparation entre 2 lignes d'image. Le signal de blanking (pour

Figure 2. L'IPLD génère un certain nombre de signaux numériques qui constituent en fait la base du signal de test final.

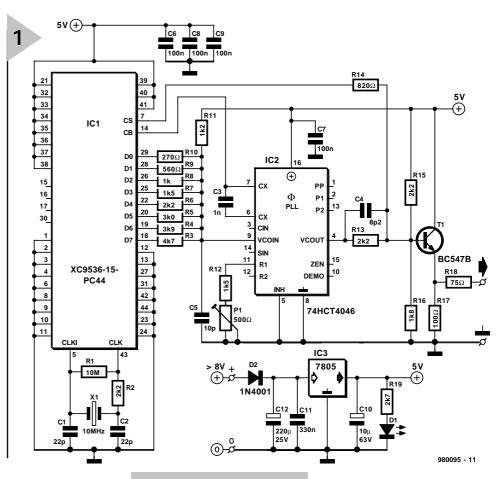


Figure 1. L'électronique de notre générateur vidéo

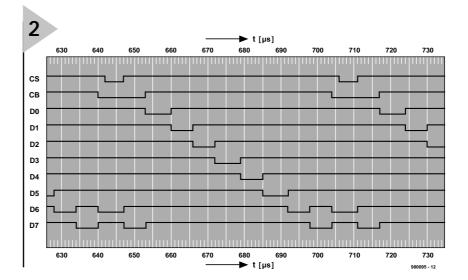
LE RESTE DU CIRCUIT L'alimentation du cir-

cuit du générateur repose sur un configuration standard à base de 7805. La diode D2 élimine tout risque de dommage que pourrait entraîner une inversion de la polarité de la tension d'alimentation appliquée au montage. Le régulateur IC3 régule à 5 V la tension continue appliquée à l'entrée. Dès l'application de la tension d'alimentation la LED D1 s'allume. On pourra utiliser tout adaptateur secteur fournissant une tension continue comprise entre 9 et 12 V.

rappel = suppression multiburst compact. de faisceau) est repré-

ligne et le signal de commande du VCO (la tension en marches d'escalier) sur la troisième. On trouve, pour finir, en ligne 4, le signal de sortie du VCO, celui qui nous intéresse en fait au plus haut point. Cette courbe nous apprend qu'au début de chaque ligne d'image (toutes les 64 μ s donc) l'oscillateur est arrêté. (Les irrégularités présentées par les signaux visualisés sur l'écran de l'oscilloscope sont dues au principe d'échantillonnage utilisé par l'oscilloscope en question).

senté sur la seconde



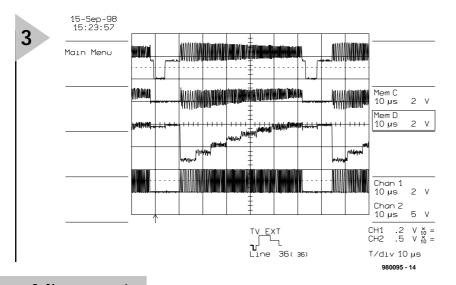


Figure 3. Nous avons, à SUR QUELQUES CM² l'aide d'un oscilloscope L'existence d'un dessin de platine tel numérique, relevé le que celui représenté, recto-verso, signal en 4 endroits sur le montage. en figure 4, facilite indiscutablement la tâche d'un amateur potentiel de cette réalisation. Au centre de la sérigraphie de l'implantation composants nous trouvons le support carré destiné à l'IPLD. Il faudra, lors de l'implantation de ce support, veiller à respecter impérativement sa polarité de positionnement. À signaler en outre qu'il faudra implanter un condensateur au centre (côté « piste ») du support. On veillera à ne pas

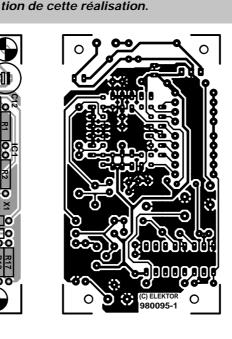


Figure 4. Dessin des pistes et sérigra-

sants de la platine dessinée à l'inten-

phie de l'implantation des compo-

oublier le pont de câblage à proximité de R10 et à éviter les excès de soudure lors du soudage des composants.

On pourra, une fois que l'on a terminé la mise en place des composants et que l'on a vérifié la qualité de la réalisation (composants, soudures, polarités, etc...), appliquer la tension d'alimentation. On connecte la sortie du montage à un téléviseur ou à un moniteur vidéo (50 Hz, 625 lignes) et on joue sur P1 de manière à ce que la fréquence la plus faible soit de 1 MHz (on utilisera de préférence un oscilloscope pour vérifier cette valeur). Si l'on avait besoin d'une fréquence différente il suffira de jouer sur les valeurs des résistances R3 à R10... Bien que le signal fourni par le montage ne soit pas sinusoïdal (celui produit par les générateurs multiburst professionnels l'est lui), le résultat est bon, c'est le moins que l'on puisse dire. Il n'y a donc pas le moindre problème à procéder à des mesures à l'aide du signal de test produit par notre générateur.

(980085)

Liste des composants

Résistances:

 $R1 = 10 M\Omega$

 $R2,R6,R13,R15 = 2k\Omega 2$

 $R3 = 4k\Omega 7$

 $R4 = 3k\Omega9$

 $R5 = 3k\Omega 0/3k\Omega 01$

 $R7,R12 = 1k\Omega5$

 $R8 = 1 k\Omega$

 $R9 = 560 \Omega$

 $R10 = 270 \Omega$

 $R11 = 1k\Omega 2$ $R14 = 820 \Omega$

 $R16=1k\Omega 8$

 $R17 = 100 \Omega$

 $R18 = 75 \Omega$

 $R19 = 2k\Omega 7$

P1 = 500Ω ajustable

Condensateurs:

C1,C2 = 22 pF

C3 = 1 nF

C4 = 8pF2

C5 = 10 pF

C6 à C9 = 100 nF céramique

 $C10 = 10 \,\mu\text{F/63 V radial}$

C11 = 330 nF

C12 = 220 μ F/25 V, radial

Semi-conducteurs:

D1 = LED rouge à haut rendement

D2 = 1N4001

T1 = BC547B

IC1 = XC9536-15-PC44 Xilinx CPLD

(EPS986520-1)

IC2 = 74HCT4046

IC3 = 7805

Divers:

X1 = quartz 10 MHz