

# Klausur

## „Technische Informatik“

Bachelor Cyber Security & Privacy

Name <i>(bitte in Blockschrift)</i>	<b><i>Musterlösung</i></b>	
Datum	27.03.2025	WS 2024-P2

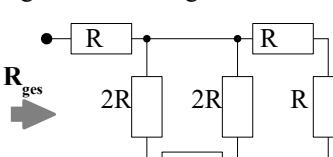
Multiple Choice	Rechenaufgabe 1	Rechenaufgabe 2	Rechenaufgabe 3	Gesamtpunkte

### Hinweise:

- Bitte beachten Sie die Hinweise auf dem Deckblatt!
- Dieser Klausurteil enthält 12 Seiten.
- Jede Multiple-Choice-Frage hat jeweils nur eine richtige Antwort. Richtige Antworten ergeben je 2 Punkte, bei einer falschen Antwort wird ein Punkt abgezogen. **Nicht beantwortete Fragen werden mit 0 Punkten bewertet.** Es findet kein Übertrag einer negativen Gesamtpunktzahl der Multiple-Choice-Fragen in das Gesamtergebnis statt.
- Bei den Rechenaufgaben muss der Lösungsweg anhand von angegebenen Formeln, Herleitungen, Skizzen oder/und erklärendem Text ersichtlich sein. Kennzeichnen Sie bitte die Endresultate.

**Viel Erfolg!**

# 1.) Multiple Choice Fragen (40 Punkte)

Nr.	Frage	Antwortmöglichkeiten:			Antwort A,B oder C ?
		A	B	C	
1	Welcher Gesamtwiderstand $R_{ges}$ ergibt sich für folgendes Netzwerk: 	$R_{ges} = 2 \cdot R$	$R_{ges} = 3 \cdot R$	$R_{ges} = \frac{3}{2} \cdot R$	
2	Welche Eigenschaft sollte ein Gerät zur Messung der elektrischen Spannung (Voltmeter) haben?	Der Innenwiderstand $R_i$ sollte möglichst gering sein	Der Innenwiderstand $R_i$ sollte möglichst genau $R_i = 1 \text{ M}\Omega$ betragen	Der Innenwiderstand $R_i$ sollte möglichst groß sein	
3	Worauf beruht die 2. Kirchhoffsche Regel (Maschenregel) zur Netzwerkberechnung?	Ladungserhaltung	Energieerhaltung	Impulserhaltung	
4	Wann ist ein Festkörper elektrisch leitfähig:	Valenzband und Leitungsband überschneiden sich nicht, s.d. Elektronen das Valenzband nicht verlassen können	Valenzband und Leitungsband überschneiden sich, s.d. sich auch im Leitungsband Elektronen befinden	Das Valenzband enthält keine Elektronen, s.d. keine Ladungsträger fest gebunden sind	
5	Was bewirkt die P-Dotierung eines Halbleitermaterials bei ansonsten konstanter Temperatur?	Eine Abnahme der Leitfähigkeit	Eine geringere Empfindlichkeit gegenüber elektrostatischer Aufladung	Eine Zunahme der Dichte freier Defektelektronen („Löcher“)	
6	Warum werden in der Digitaltechnik komplementäre Transistoren (CMOS) eingesetzt?	Mit komplementären Transistoren können verlustarme Schaltungen realisiert werden	Komplementäre Transistoren sind erforderlich, um binäre Rechenoperationen darstellen zu können	Komplementäre Transistoren sind resistenter gegen elektrostatische Aufladungen	
7	Welche Aussage zu einer logischen Funktion $f(a,b,c)$ in vollkonjunktiver Normalform ist falsch?	Die Funktion enthält maximal 8 unterschiedliche Maxterme	Die Funktion lässt sich stets in eine disjunktive Normalform überführen	Die Funktion kann nicht minimiert werden	
8	Welche Gleichung ist als „De Morgansches Theorem“ bekannt?	$(\bar{a} \cdot \bar{b}) = \bar{a} + \bar{b}$	$a + (a \cdot b) = a$	$c + \bar{c} \cdot b = c + b$	
9	Welche Flip-Flops können in einem synchronen Schaltwerk mit Rückkopplung eingesetzt werden?	Taktzustands-gesteuerte RS-Flip-Flops	Taktfleckengesteuerte Master-Slave-Flip-Flops	Nur D-Flip-Flops	
10	Eine Divisionsfunktion für Integerzahlen lässt sich dann mit einer Shift-Operation implementieren, ...	... wenn der Divisor eine gerade Zahl ist	... wenn bei der Operation kein mathematischer Rest bleibt	... wenn der Divisor eine Zweierpotenz ist	
11	Für welche Software-Struktur ist ein „Stack“ erforderlich?	Bedingte Verzweigung mit if-Anweisung	Programmschleife mit for-Anweisung	Funktionsaufruf	

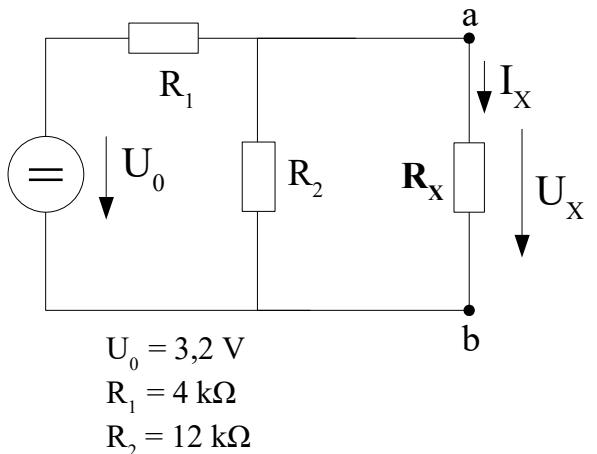
Nr.	Frage	Antwortmöglichkeiten:			Antwort A,B oder C ?
		A	B	C	
12	Welche Eigenschaft eines Prozessors wird mit „Big Endian“ bzw. „Little Endian“ charakterisiert?	Die Reihenfolge, in der die Bytes einer Ganzzahl im Speicher organisiert sind	Die größte positive bzw. kleinste negative Zahl, die von der Verarbeitungseinheit eines Prozessors verarbeitet werden kann	Segmentgröße bei der dynamischen Speicherreservierung	
13	Welche Aussage zum Interrupt-Konzept ist richtig?	Das Interrupt-Konzept ist ungeeignet, wenn eine sofortige Reaktion auf ein Ereignis erforderlich ist	Bei einem Ereignis wird eine spezielle Service-Routine aktiviert	Das Interrupt-Konzept berücksichtigt nur prozessorinterne Ereignisse	
14	Vor der Verzweigung in eine Interrupt-Service-Routine (ISR) wird der Program-Counter (PC) gespeichert. Welche Aussage ist dazu richtig?	Der PC wird durch die Hardware auf den Stack kopiert	Die ISR beginnt mit dem Assembler-Befehl „push PC“, um den PC auf den Stack zu kopieren	Der PC muss nur bei multitasking-fähigen Betriebssystemen gespeichert werden	
15	Welche Aufgabe hat die Memory-Management-Unit (MMU)?	Abbildung der virtuellen Adressen auf physikalische Adressen	Berechnung der Speicheradresse bei indirekter oder impliziter Adressierung	Speicherverwaltung, beispielsweise von Stack und Heap.	
16	Virtueller Speicher wird in einem Rechnersystem <b>nicht</b> verwendet ...	... zur Trennung der Speicherbereiche der verschiedenen Tasks	... für die Ablage von 3D-Bilddaten	... zur Vergrößerung des physikalisch verfügbaren Hauptspeichers	
17	Das Befehlsphasen-Pipelining erlaubt bezogen auf die Maschinenbefehle bei Prozessoren ...	... die Verteilung eines Befehls über mehrere Taktzyklen, wobei ein neuer Befehl nur begonnen wird, wenn der vorherige fertig ist	... die Verteilung eines Befehls über mehrere Taktzyklen, wobei pro Takt ein neuer Befehl begonnen werden kann	... die Konzentration jedes Befehls auf einen einzigen Taktzyklus, wobei pro Takt ein Befehl abgearbeitet wird	
18	Die „Instruction Set Architecture“ eines Prozessors ...	... beinhaltet neben Verküpfungs- und Verzweigungsoperationen auch Transferoperationen mit Festplattenzugriffen	... definiert die in einer Hochsprache verwendbaren Befehle und Funktionen	... definiert den vollständigen Befehlssatz eines Prozessors	
19	Welche Aussage zu einer „direkten Adressierung“ ist richtig?	Die Adresse der Speicherstelle ist bereits zur Compilezeit bekannt	Die Adresse der Speicherstelle ergibt sich direkt aus dem Inhalt des Program-Counters	Die Adresse des Operanden ist fest vorgegeben, beispielsweise bei Stack-Operationen	
20	Die Einheit „Whetstone“ wird verwendet ...	... für die Effizienz des Level-1-Caches	... für synthetische Benchmarks von Floating-Point-Rechenleistungen	... für die maximale Speicherzugriffsrate des Hauptspeichers	

## 2.) Rechenaufgaben

## Abbildung A

## Aufgabe 1 (15 Punkte)

Gegeben ist die Schaltung gemäß nebenstehender Abbildung A. Die Schaltung enthält neben der Spannungsquelle  $U_0$  die Widerstände  $R_1$  und  $R_2$  sowie einen unbekannten Widerstand  $R_X$ .

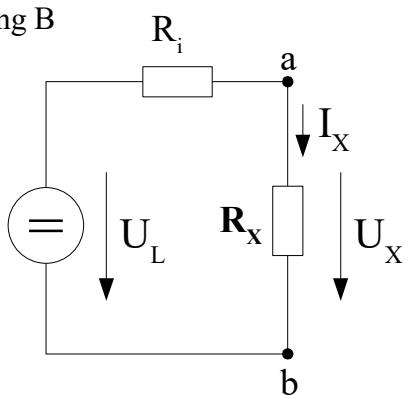


- a) Bestimmen Sie den Strom  $I_X$  unter der Annahme, dass  $R_X = 0 \Omega$  gilt!  
(3 Punkte)

b) Wie groß ist die Spannung  $U_X$ , wenn der Widerstand  $R_X$  unendlich groß ist ( $R_X \rightarrow \infty$ )?  
(3 Punkte)

c) Die Schaltung aus Abbildung A wird durch die nebenstehender Ersatzschaltung (Abbildung B) vereinfacht. Geben Sie die charakteristischen Größen  $U_L$  und  $R_i$  der Ersatzschaltung an!  
(3 Punkte)

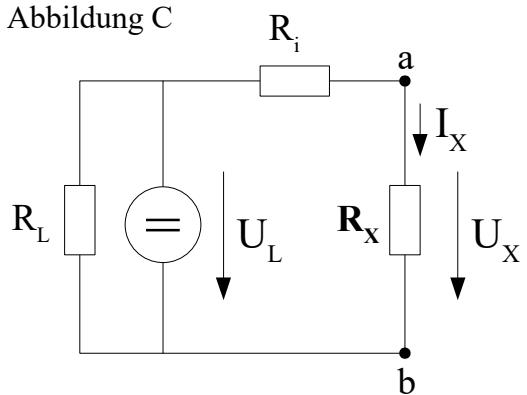
## Abbildung B



- d) Welchen Wert hat der Widerstand  $R_x$ , wenn eine Spannung  $U_x = 1,5 \text{ V}$  gemessen wird?  
*(3 Punkte)*

- e) Die Schaltung wird nun um einen weiteren Widerstand  $R_L$  ergänzt (Abbildung C). Welche Auswirkung hat dies auf den Strom  $I_x$  und die Spannung  $U_x$  bei ansonsten unveränderter Schaltung?  
*(3 Punkte)*

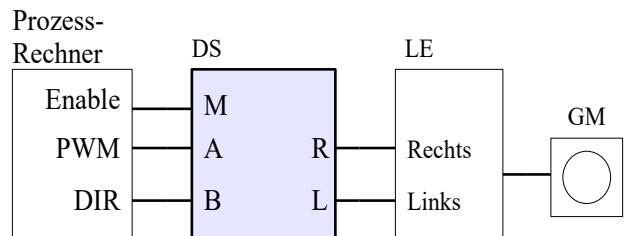
Abbildung C



## Aufgabe 2 (20 Punkte)

Gemäß nebenstehender Zeichnung soll ein Gleichstrommotor **GM** durch einen Prozessrechner gesteuert werden.

Dazu steht bereits eine digital gesteuerte Leistungselektronik **LE** zur Verfügung, die die Steuerinformationen an den Eingängen „Rechts“ und „Links“ gemäß folgender Tabelle umsetzt:



Eingang		Ausgang Motor
„Rechts“	„Links“	
0	0	Leerlauf
0	1	Linksdrehung
1	0	Rechtsdrehung
1	1	Bremsen

Aus Kompatibilitätsgründen soll nun eine zusätzliche Digitalschaltung **DS** entworfen werden, die die Ausgänge des Prozessrechners an die Eingänge der Leistungselektronik anpasst.

- a) Vervollständigen Sie die folgende Tabelle, die die Funktion der Digitalschaltung **DS** beschreibt, entsprechend den genannten Anforderungen!

(5 Punkte)

Eingang			Ausgang		Motor
M	A	B	R	L	
0	*	*			Leerlauf
1	0	*			Bremsen
1	1	0			Rechtsdrehung
1	1	1			Linksdrehung

\* = don't care

- b) Geben Sie die Schaltfunktionen für die Ausgänge R und L in **volldisjunktiver Normalform** an!

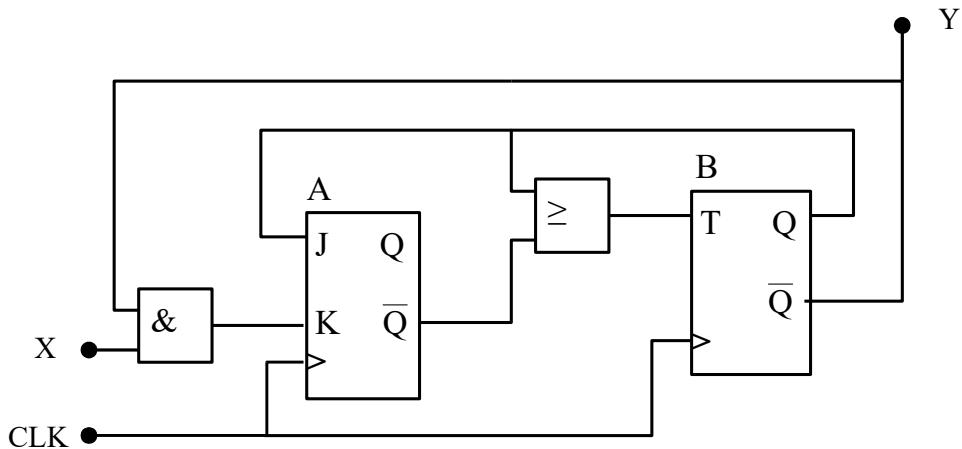
(5 Punkte)

c) Minimieren Sie **beide** Schaltfunktionen mit einem Verfahren Ihrer Wahl!  
*(5 Punkte)*

d) Implementieren Sie die minimierten Schaltfunktionen!  
*(5 Punkte)*

### Aufgabe 3 (25 Punkte)

Gegeben ist folgendes Schaltwerk mit dem JK-Flip-Flop **A**, dem T-Flip-Flop **B**, einem ODER-Gatter sowie einem UND-Gatter. Das Schaltwerk hat den Eingang **X**, den Takteingang **CLK** sowie den Ausgang **Y**:



- Handelt es sich um ein synchrones oder um ein asynchrones Schaltwerk?  
Begründen Sie Ihre Antwort!  
(2 Punkte)
- Erläutern Sie allgemein die Funktion eines T-Flip-Flops!  
(3 Punkte)
- Geben Sie die Schaltfunktion für die Eingänge  $J_A[n]$ ,  $K_A[n]$  und  $T_B[n]$  der Flip-Flops in Abhängigkeit des Eingangs  $X[n]$  sowie der Zustände  $Q_A[n]$  und  $Q_B[n]$  an!  
(5 Punkte)

d) Ergänzen Sie die Zustandsfolgetabelle!

(5 Punkte)

X	Q <sub>A</sub> [n]	Q <sub>B</sub> [n]	J <sub>A</sub>	K <sub>A</sub>	T <sub>B</sub>	Q <sub>A</sub> [n+1]	Q <sub>B</sub> [n+1]	Y[n+1]
0	0	0						
0	0	1						
0	1	0						
0	1	1						
1	0	0						
1	0	1						
1	1	0						
1	1	1						

e) Zeichnen Sie den Zustandsgrafen des Schaltwerkes!

(5 Punkte)

f) Der Anfangszustand ist  $Q_A[0] = Q_B[0] = 0$ .

Welche Ausgangsfolge  $Y[n]$  ergibt sich bei einer Eingangsfolge  $X[n] = 0, 0, 1, 1, 0, 0, \dots$  ?

(5 Punkte)

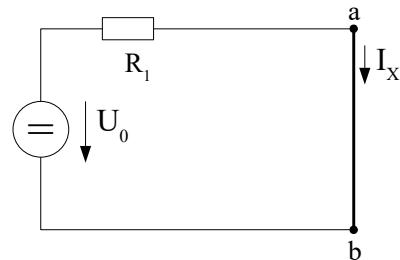
## Multiple-Choice

1	2	3	4	5	6	7	8	9	10	11	12	13	14	15	16	17	18	19	20
A	C	B	B	C	A	C	A	B	C	C	A	B	A	A	B	B	C	A	B

## Rechenaufgabe 1

- a) Ersatzschaltung,  $R_x = 0$  entspricht Kurzschluss, daher entfällt  $R_2$

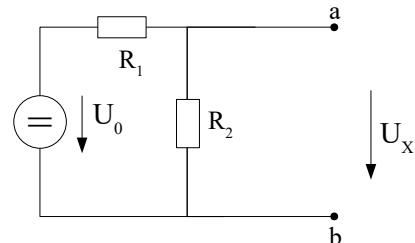
$$I_x = \frac{U_0}{R_1} = \frac{3,2 \text{ V}}{4 \text{ k}\Omega} = 0,8 \text{ mA}$$



- b) Ersatzschaltung,  $R_x \rightarrow \infty$  entspricht Leerlauf.

Mit Spannungsteilerregel:

$$U_x = \frac{R_2}{R_2 + R_1} \cdot U_0 = \frac{4}{4 + 12} \cdot 3,2 \text{ V} = 2,4 \text{ V}$$



- c) Die Leerlaufspannung wurde in b) bestimmt:

$$U_L = U_{x,b} = 2,4 \text{ V}$$

Mit dem Kurzschlussstrom aus a)

$$I_K = I_{x,a} = 0,8 \text{ mA}$$

folg der Innenwiderstand

$$R_i = \frac{U_L}{I_K} = \frac{2,4 \text{ V}}{0,8 \text{ mA}} = 3 \text{ k}\Omega$$

- d) Mit der Spannung  $U_i$  am Widerstand  $R_i$ :

$$U_i = U_L - U_x = 2,4 \text{ V} - 1,5 \text{ V} = 0,9 \text{ V}$$

und der Spannungsteilerregel

$$\frac{U_x}{U_i} = \frac{R_x}{R_i} \Rightarrow R_x = R_i \cdot \frac{U_x}{U_i} = 3 \text{ k}\Omega \cdot \frac{1,5 \text{ V}}{0,9 \text{ V}} = 5 \text{ k}\Omega$$

Alternativ: Strom  $I_x$  als Zwischengröße berechnen:

$$I_x = \frac{U_i}{R_i} = \frac{0,9 \text{ V}}{3 \text{ k}\Omega} = 0,3 \text{ mA} \Rightarrow R_x = \frac{U_x}{I_x} = \frac{1,5 \text{ V}}{0,3 \text{ mA}} = 5 \text{ k}\Omega$$

- e) Der Widerstand  $R_L$  hat keine Auswirkung, da sich die Spannung der Spannungsquelle  $U_L$  nicht ändert.

## Rechenaufgabe 2

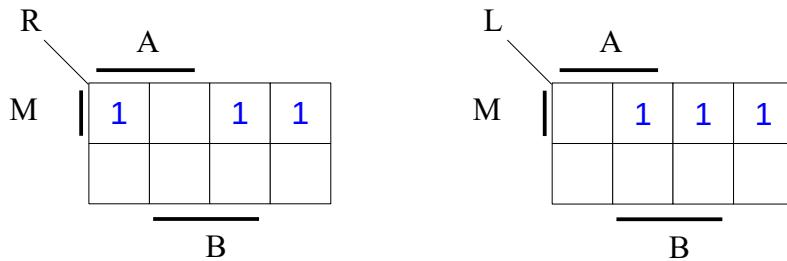
a)

Eingang			Ausgang		Motor
M	A	B	R	L	
0	*	*	0	0	Leerlauf
1	0	*	1	1	Bremsen
1	1	0	1	0	Rechtsdrehung
1	1	1	0	1	Linksdrehung

b)  $R = M \cdot \bar{A} \cdot B + M \cdot \bar{A} \cdot \bar{B} + M \cdot A \cdot \bar{B}$

$$L = M \cdot \bar{A} \cdot B + M \cdot \bar{A} \cdot \bar{B} + M \cdot A \cdot B$$

c)



$$R = M \cdot \bar{A} + M \cdot \bar{B}$$

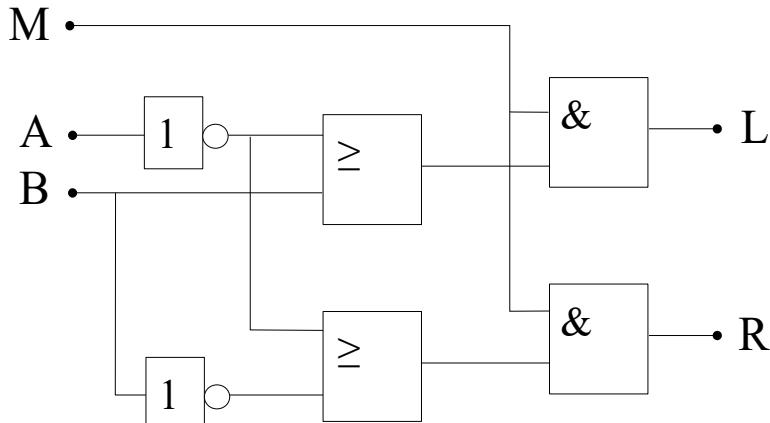
$$L = M \cdot \bar{A} + M \cdot B$$

Weitere Vereinfachung möglich:

$$R = M \cdot (\bar{A} + \bar{B})$$

$$L = M \cdot (\bar{A} + B)$$

d)



### Rechenaufgabe 3

- a) Synchrone Schaltwerk, da alle Flipflops mit dem selben Taktsignal schalten.  
 b) Abhängig vom Eingang T wird der gespeicherte Zustand invertiert oder nicht:

$$Q[n+1] = T[n] \cdot \bar{Q}[n] + \bar{T}[n] \cdot Q[n] = T[n] \oplus Q[n]$$

c)  $J_A[n] = Q_B[n]$

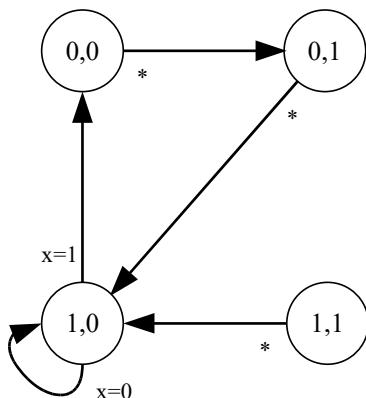
$$K_A[n] = X[n] \cdot \bar{Q}_B[n]$$

$$T_B[n] = \bar{Q}_A[n] + Q_B[n]$$

d)

X	Q <sub>A</sub> [n]	Q <sub>B</sub> [n]	J <sub>A</sub>	K <sub>A</sub>	T <sub>B</sub>	Q <sub>A</sub> [n+1]	Q <sub>B</sub> [n+1]	Y[n+1]
0	0	0	0	0	1	0	1	0
0	0	1	1	0	1	1	0	1
0	1	0	0	0	0	1	0	1
0	1	1	1	0	1	1	0	1
1	0	0	0	1	1	0	1	0
1	0	1	1	0	1	1	0	1
1	1	0	0	1	0	0	0	1
1	1	1	1	0	1	1	0	1

e)



f)

n	X[n]	Q <sub>A</sub> [n]	Q <sub>B</sub> [n]	Y[n]
0	0	0	0	1
1	0	0	1	0
2	1	1	0	1
3	1	0	0	1
4	0	0	1	0
5	0	1	0	1
6	-	1	0	1