

1 Erklärungen

1.1 Bias

Bisher habe ich das so verstanden, dass das einfach die Spannung ist, die zwischen Source und Gate angelegt ist.

In einem Paper über NBTI (Statistical Model for MOSFET Bias Temperature Instability Component Due to Charge Trapping von G. Wirth) steht, dass bei konst. Bias nur states (traps) nahe des Fermilevels eine starke Aktivität aufweisen, also ihren Zustand zwischen besetzt und leer wechseln. Das kann man als steady state condition interpretieren -; occupation probability of a trap is time independent -; Anzahl an Traps die als besetzt erwartet werden ist konstant. Falls der bias point sich abrupt ändert, ändert sich auch die Besetzungswahrscheinlichkeit abrupt. *Intuitiv kann ich das nicht einordnen.*

1.2 threshold voltage

Das ist die minimale Gate-Source Spannung, die angelegt sein muss, damit eine leitende Brücke zwischen source und drain entsteht.