



中国科学技术大学
University of Science and Technology of China

计算机组成原理

Lab0 实验课程概要

计算机实验教学中心

2023-3-27

实验简介

■ 实验目标

- 设计实现一个真实（非虚拟或仿真，虽简单但较为完整）的计算机硬件系统

■ 实验工具

- 软件环境：Vivado 2016.3/2019.1
- 开发语言：Verilog HDL
- 硬件环境：FPGA在线实验平台、Nexys4-DDR开发板

■ 时间、地点

- 周一、周三晚 6:30~9:30（讲课）；周三下午14:30~17:30（答疑）
- 电三楼406（讲课、答疑）、408（答疑）

■ 课程资源

- VLAB实验中心：vlab.ustc.edu.cn
- QQ群：2023组成原理实验，612304335

实验安排

实验一	运算器及其应用	(1周)
实验二	寄存器堆与存储器及其应用	(1周)
实验三	汇编程序设计	(1周)
实验四	单周期CPU设计	(2周)
实验五	流水线CPU设计	(3周)
实验六	综合设计	(2周)

实验成绩

■ 实验总成绩为各次实验成绩的加权求和

- 每次实验成绩包括**检查成绩 (80%)** 和**报告成绩 (20%)**

■ 按时完成实验检查和实验报告提交

- 延迟 ≤ 1 周，则最多只能得分80%；若延迟 ≤ 2 周，则最多只能得分60%；延迟超过2周不得分。
- 严禁实验代码和实验报告抄袭，否则作零分处理。

■ 按时且超额完成实验（需教师审定）

- 视超额部分的选作或创新、检查和报告情况，**奖励不超过10%**

严禁抄袭，否则作零分处理！

实验检查

■ 实验检查内容

- 实验仿真结果
- 实验下载后运行结果
- 回答问题（例如设计思路、解释代码）
-

■ 检查截止时间

- 规定时长后的周三晚上9:30

严禁抄袭，否则作零分处理！

实验报告

■ 实验报告内容

- 内容包括但不限于逻辑设计（数据通路和状态图）、核心代码、仿真/下载结果、结果分析、实验总结、意见/建议等，设计和测试文件附实验报告后
- pdf格式，文件名：Labn_学号_姓名_vi，其中n为第几次实验，vi表示版本号，例如，Lab1_PBxxxxxxxxx_张三_v1

■ 报告截止时间

- 对应实验检查截止时间延后一周的周三晚24:00

严禁抄袭，否则作零分处理！

截止时间

实验项目	开始时间	截止时间			
		检查100%	检查80% 报告100%	检查60% 报告80%	报告60%
1. 运算器及其应用	3月27日	4月5日	4月12日	4月19日	4月26日
2. 寄存器堆与存储器及其应用	4月3日	4月12日	4月19日	4月26日	5月3日
3. 汇编程序设计	4月10日	4月19日	4月26日	5月3日	5月10日
4. 单周期CPU设计	4月17日	5月3日	5月10日	5月17日	5月24日
5. 流水线CPU设计	5月1日	5月24日	5月31日	6月7日	6月14日
6. 综合设计	5月22日	6月7日	6月14日	6月21日	6月28日

The End