

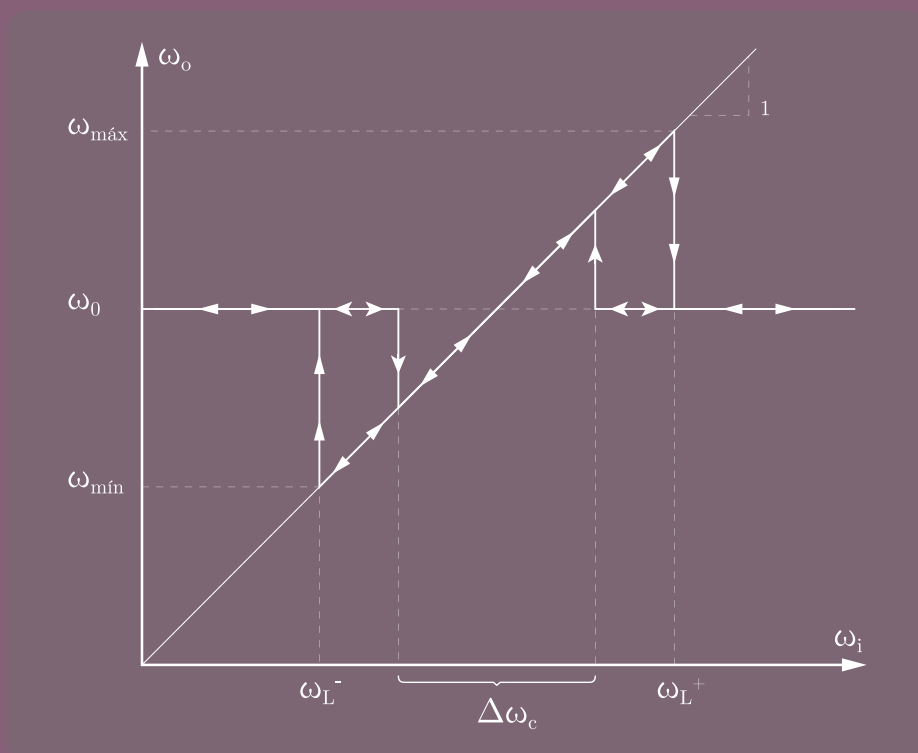
Capítulo 4


CIRCUITOS ALINEALES OSCILADORES PLL

4

Rev. 3 - Julio 2025

Ramiro Nieto, Matías Lucho, Lucía Ibañez, Juan Sbruzzi
Candela Gioia Cristian Meichtry, Agustín Gullino
Nicolás Beade, Daniel Jacoby, Javier Petrucci





So the more it feels like something that you could have discovered yourself, the more it might actually be the case that when you're working on some future problem in this circle of thoughts, you will discover it yourself.

- Grant Sanderson

Versionada sobre Rev 1.

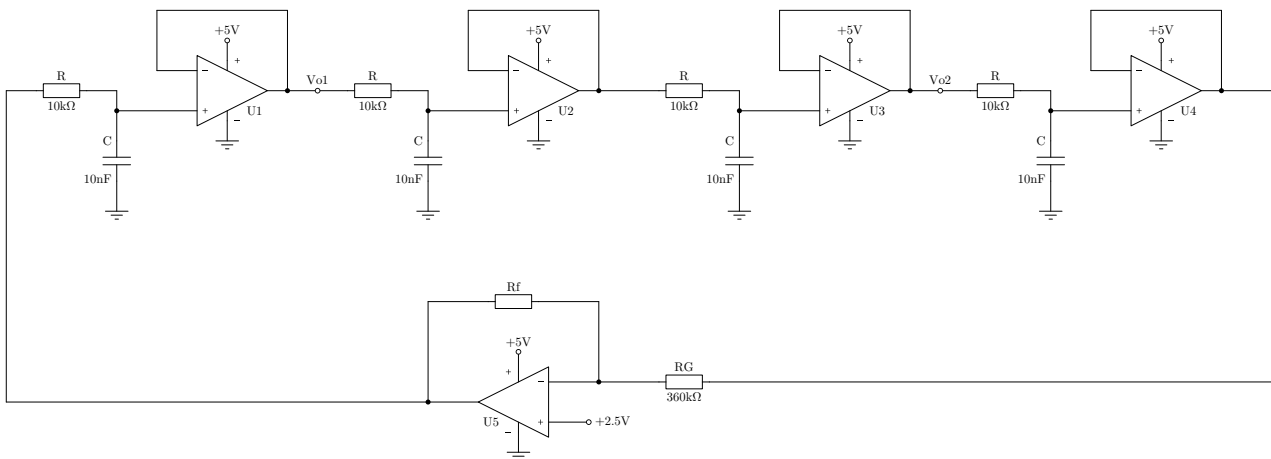
Octubre 2023 - Lucía Ibañez, Juan Sbruzzi, Candela Gioia, Cristian Meichtry, Agustín Gullino, Agustín Vazquez, Javier Petrucci. En base a las clases y enseñanzas de nuestro profesor Daniel Jacoby.

Consideraciones

- La entrega en términos y completa suma 1 punto adicional en el Trabajo Práctico N°5.
- Fecha de entrega establecida en el cronograma.
- El conocimiento de los contenidos abordados es obligatorio. La entrega es opcional.
- Se considerará una resolución completa y correcta cuando los resultados hayan sido verificados mediante simulación, para lo cual se recomienda hacer uso de la biblioteca **TC-LIB** provista por la cátedra.

Ejercicio 4.1

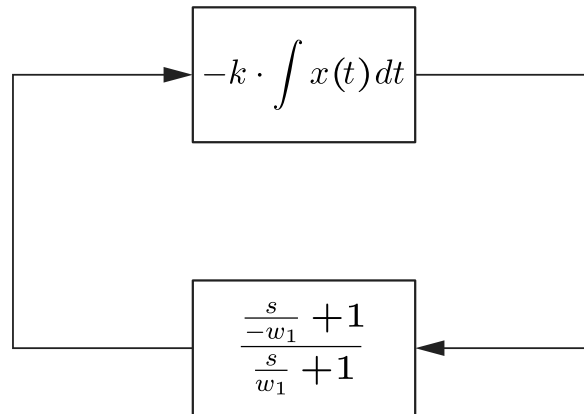
Dado el siguiente oscilador senoidal:



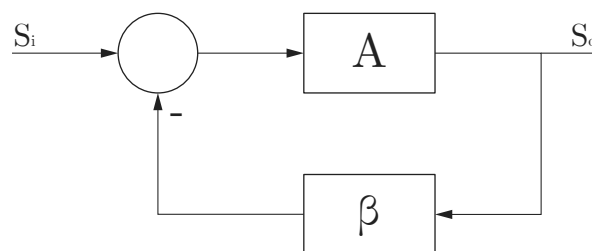
- Determine en qué frecuencia es posible que ocurra la oscilación.
- Elija un valor de R_f adecuado para garantizar que la misma sea sostenida.
- Indique el valor de la amplitud de la señal en cada nodo.
- Calcule la diferencia de fase entre los nodos V_{o1} y V_{o2} .
- Si el circuito se alimenta con $\pm 15V$, proponga cómo se podría implementar un control automático de ganancia, por medio del cual se pueda independizar el valor de la amplitud de la señal respecto del valor de la tensión de alimentación.
- Con el control de ganancia del ítem anterior, determine el nodo de salida de menor distorsión armónica.
- Se observa que el esquema presentado la ganancia es provista por el amplificador U5, y se propone una optimización que consiste en reemplazar el buffer U4 por un amplificador no-inversor que provea la ganancia necesaria, pudiéndose de este modo prescindir de U5, ahorrando así un amplificador operacional. En ese caso indique cómo quedaría el circuito completo y proponga valores de resistencias acordes.

Ejercicio 4.2

Mediante el siguiente diagrama en bloques se representa un circuito oscilador.



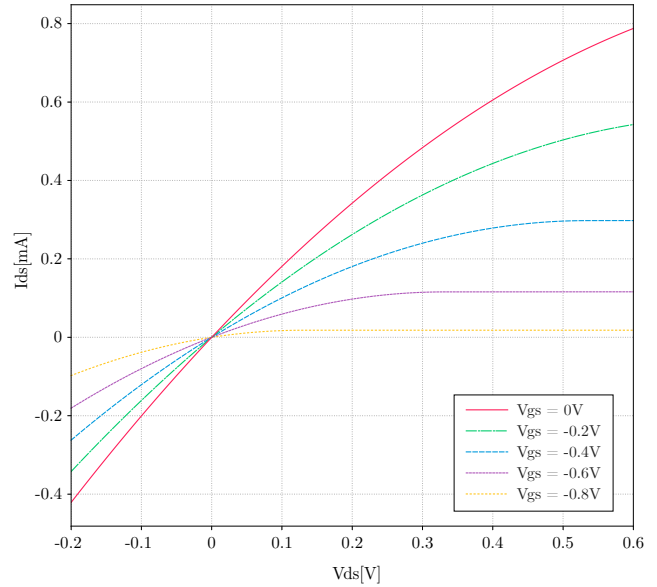
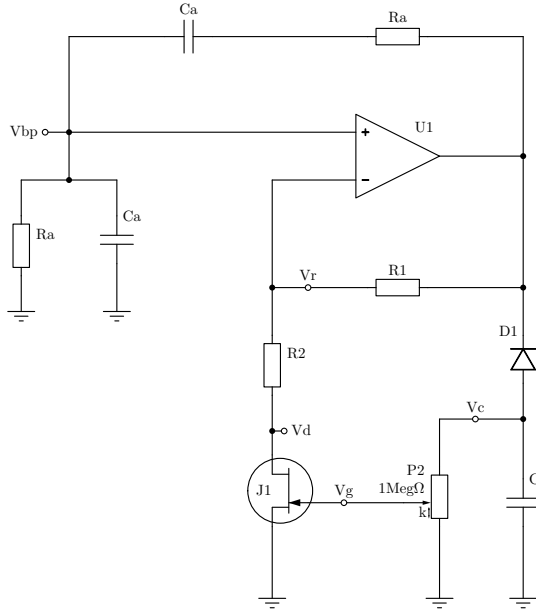
Se debe modelar el mismo mediante el siguiente esquema.



- Indique expresiones para A y β de modo que el sistema propuesto se adapte al modelo requerido.
- ¿Cuál es la expresión de la ganancia de lazo T en función de A y β ?
- ¿Cuál es la expresión de $\frac{S_o}{S_i}$ en función de A y β ?
- ¿Cuál es la expresión de $\frac{S_o}{S_i}$ en función de T y β ?
- ¿Qué condiciones debe cumplir, por lo tanto, A y β para que el sistema tenga singularidades en $s = j\omega$?
- Indique cuál es la frecuencia de oscilación, y el rango de valores de k para los cuales el sistema es inestable.
- Indique una implementación circuital de este oscilador, con valores de componentes, y verifique el funcionamiento para valores de k en el entorno donde el sistema se vuelve estable.

Ejercicio 4.3

El siguiente circuito implementa una variante del oscilador de puente de Wien, empleando control automático de ganancia en torno a un JFET tipo J201, cuyas curvas características se muestran a continuación:

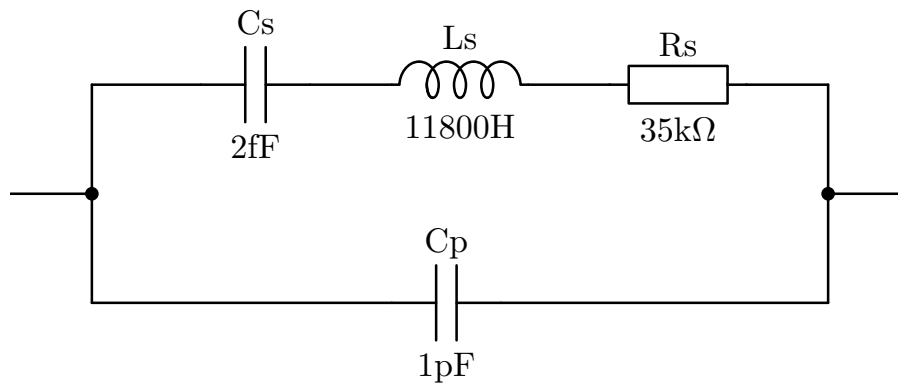


- Indique cuáles son los componentes que determinan la frecuencia de oscilación, y determine cuál es la condición de ganancia que debe cumplirse para que funcione como oscilador.
- En función de las curvas del JFET, determine para qué tensión V_{gs} el mismo presenta un comportamiento resistivo conveniente para esta aplicación. Indique el valor aproximado de resistencia R_{ds} .
- Asumiendo que la tensión de salida tiene una amplitud de $3V_p$, determine los valores de R_1 y R_2 que garanticen que la tensión V_{ds} se encuentre dentro de un rango válido.
- Determine el valor k de la posición del cursor del potenciómetro tal que la tensión pico de salida sea de $3V_p$ y la tensión V_{gs} sea la requerida.
- Grafique las tensiones de los nodos V_{bp} , V_r , V_d , V_g y V_c . Verifique estos resultados mediante simulación.

Ejercicio 4.4

El siguiente circuito permite modelar el comportamiento de un cristal de cuarzo.

$$R_s = 35k\Omega \quad L_s = 11800H \quad C_s = 2fF^1 \quad C_p = 1pF$$

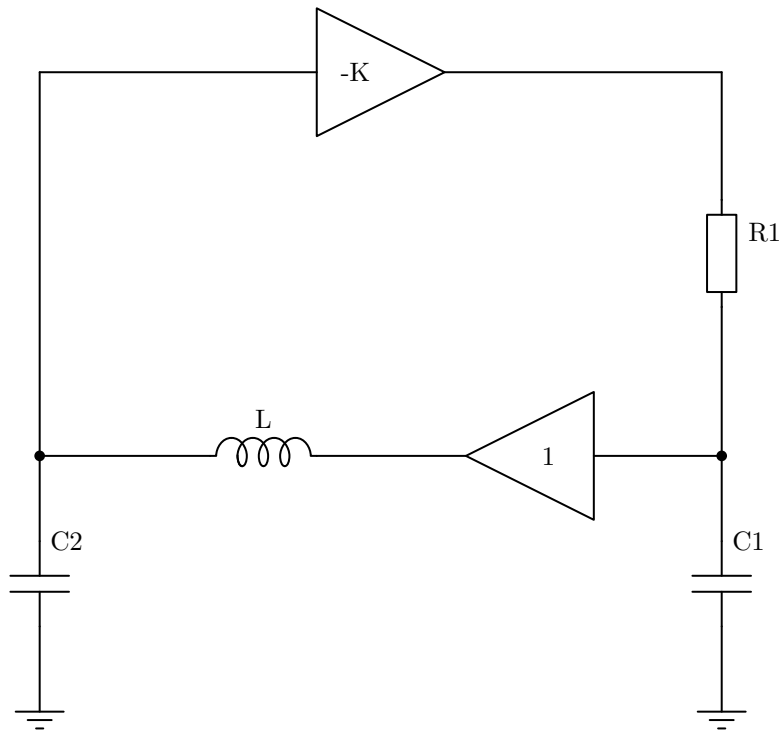


- Determine la expresión de la impedancia equivalente del cristal $Z(s)$ como función de estos componentes. Normalice adecuadamente de modo que sean explícitos los parámetros relevantes.
- Calcule numéricamente los parámetros de la función transferencia. Analice las consecuencias de la diferencia entre los órdenes de magnitud de los capacitores.
- Realice un diagrama de polos y ceros, y represente la funciones módulo y fase de la impedancia.
- Analice en qué región la impedancia tiene características resistiva, y estime su valor.
- Analice en qué región la impedancia tiene características inductivas. Compara cualitativamente el módulo de la impedancia en esta región con el obtenido para la región resistiva.

¹La unidad «fF» abrevia a femtofaradios, y es equivalente a 10^{-15} Faradios.

Ejercicio 4.5

El siguiente esquema representa un oscilador de Pierce.² Considere que el buffer tiene impedancia de salida r_o .

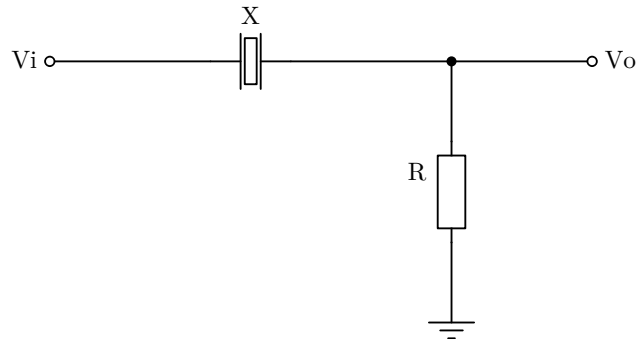


- Modele el lazo empleando los procedimientos propuestos en el Ejercicio 2. Analice la fase de T y el rol de cada componente para satisfacer la condiciones que garantizan el funcionamiento de un oscilador lineal.
- Encuentre cuál debe ser el orden de la frecuencia de corte $1/(R_1 \cdot C_1)$ respecto de la frecuencia característica $1/\sqrt{L \cdot C_2}$. Considere que la implementación de un amplificador con ganancia K de valores altos tiene una complejidad y costo significativos.
- Se propone reemplazar el inductor por un cristal de cuarzo con las características indicadas en el Ejercicio 4. Indique cuál es la ventaja de emplear este componente.
- Determine en qué rango deberá operar el cristal, ¿con qué tipo de resonancia se corresponde?. Estime un intervalo para los valores del módulo de la impedancia en esta condición.
- Determine un valor adecuado para C_2 . Considere que la resonancia debe producirse en la frecuencia característica del cristal, para un valor equivalente de L dentro del rango obtenido en el ítem anterior.
- Determine un valor adecuado para R_1 y C_1 . Verifique el funcionamiento mediante simulación.
- Para un dado cristal, ¿es posible ajustar la frecuencia de oscilación del sistema mediante los elementos externos?
- Explique de qué forma el bloque de ganancia $-K$ podría ser implementado a partir de una compuerta lógica *NOT*. Indique cómo se define el parámetro K en este caso.

²Pierce, George W. (Oct 1923), "Piezoelectric crystal resonators and crystal oscillators applied to the precision calibration of wavemeters", Proceedings of the American Academy of Arts and Sciences, 59 (4): 81–106.

Ejercicio 4.6

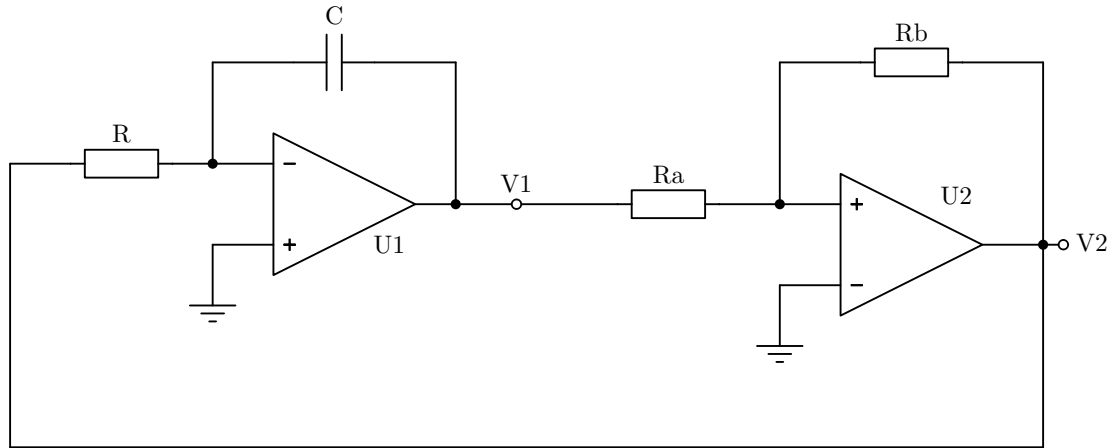
Se emplea un cristal en la siguiente configuración.



- Teniendo en cuenta las propiedades de la impedancia del cristal, analice si existe una frecuencia para la cual la salida está en fase con la entrada.
 - ¿Con qué tipo de resonancia se corresponde esta condición?
 - Si se desea usar esta propiedad para implementar un circuito oscilador, analice qué bloque debe agregarse de modo que el lazo completo cumpla con el criterio de Barkhausen.
 - Proponga un circuito que implemente este oscilador. Analice la ganancia del lazo mediante simulación. Verifique que si el lazo cumple las condiciones de inestabilidad, el sistema oscila en la frecuencia establecida.
 - Para un dado cristal, ¿es posible ajustar la frecuencia de oscilación del sistema mediante los elementos externos? Compare con la implementación del ejercicio anterior.
 - Si se utiliza el mismo cristal y se compara esta implementación con la del ejercicio anterior. ¿Cuál oscila a mayor frecuencia?
- ◆ ^{EM}[Bonus] Se observa que si se intercambia la posición de la resistencia y el cristal, se cumple en principio la misma condición. Sin embargo, no es posible construir un oscilador serie en dicha configuración, estudie este caso y analice las razones.

Ejercicio 4.7

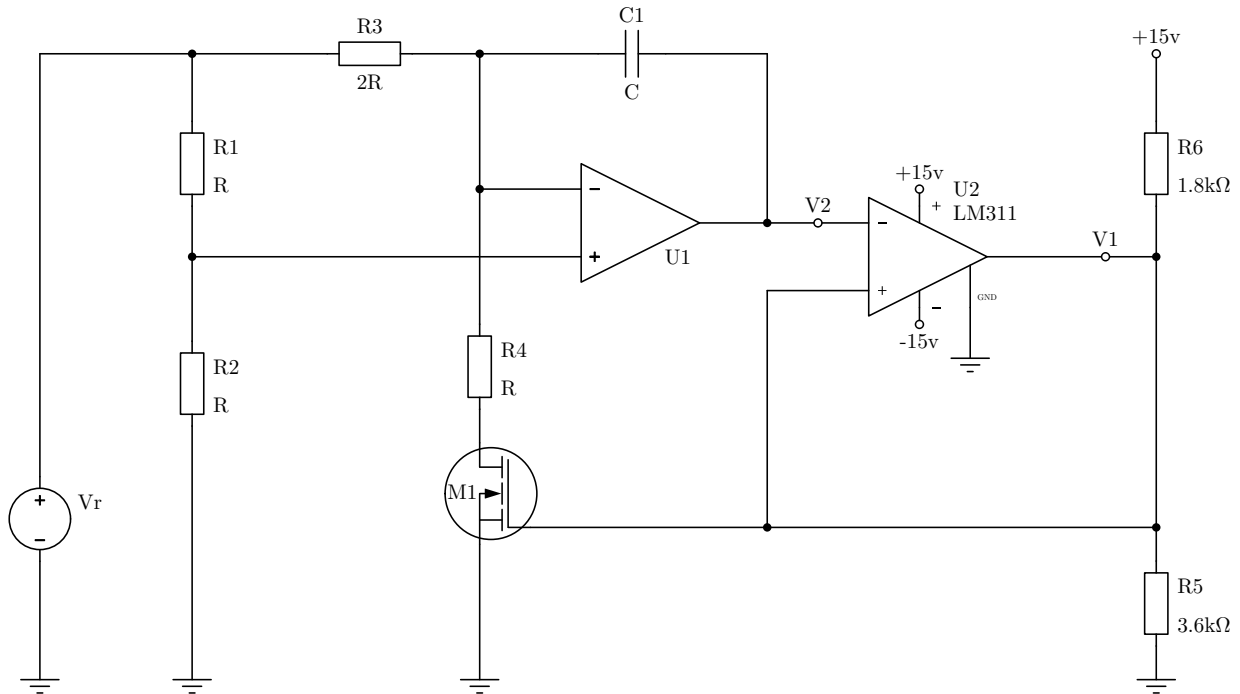
Diseñe un oscilador de relajación que genere una señal triangular de frecuencia 500Hz en el nodo V1, de amplitud pico $\frac{2}{3} V_{\text{sat}}$ y offset de 0V . Considere $V_{\text{sat}}=13\text{V}$.



- Determine valores de componentes adecuados para el correcto funcionamiento del circuito.
- Grafique las señales V1 y V2 superpuestas. Extraiga conclusiones al respecto.
- Si se dispone de una fuente de tensión continua regulable:
 - Rediseñe el circuito de tal manera que se pueda modificar el Offset de la señal triangular.
 - Rediseñe el circuito de tal manera que se pueda modificar el Duty Cycle tanto de la señal triangular como de la cuadrada.
- ¿Cuál es la ventaja de utilizar comparadores en lugar de amplificadores operacionales? En este caso, ¿es posible sustituir ambos amplificadores por comparadores?
- Indique las modificaciones necesarias si se requiere esta implementación utilizando comparadores donde sea conveniente. Simule en LTspice empleando el integrado LM311.

Ejercicio 4.8

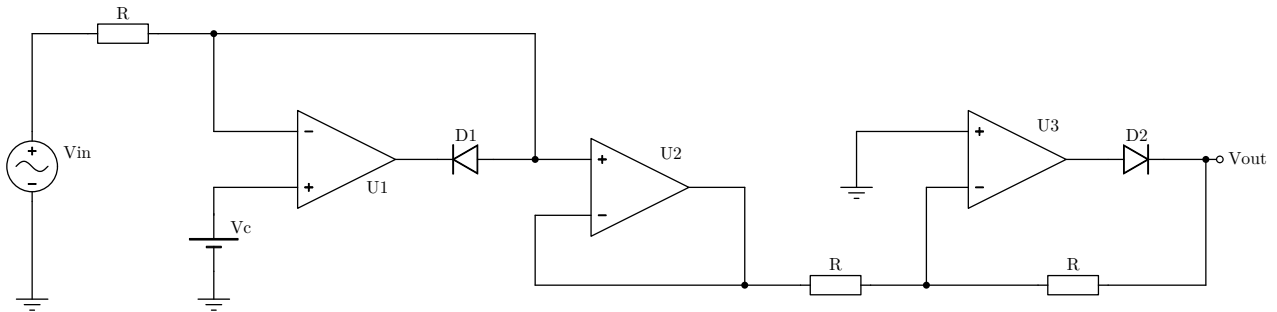
Dado el siguiente circuito, donde se emplea un transistor tipo 2N7002, y cuya tensión de alimentación es de $\pm 15V$:



- Describa su función.
 - Determine simbólicamente la ganancia.
 - Grafique las tensiones en los nodos V1 y V2.
- ^{EM}[Bonus] Se desea reemplazar el transistor MOSFET por un JFET MPF102A. ¿Cómo debe adaptarse el circuito?

Ejercicio 4.9

Para el siguiente circuito alineal, donde $V_{in} = 10 \cdot \sin(2\pi \cdot 1000 \cdot t) V$ y $V_c = 5V$:

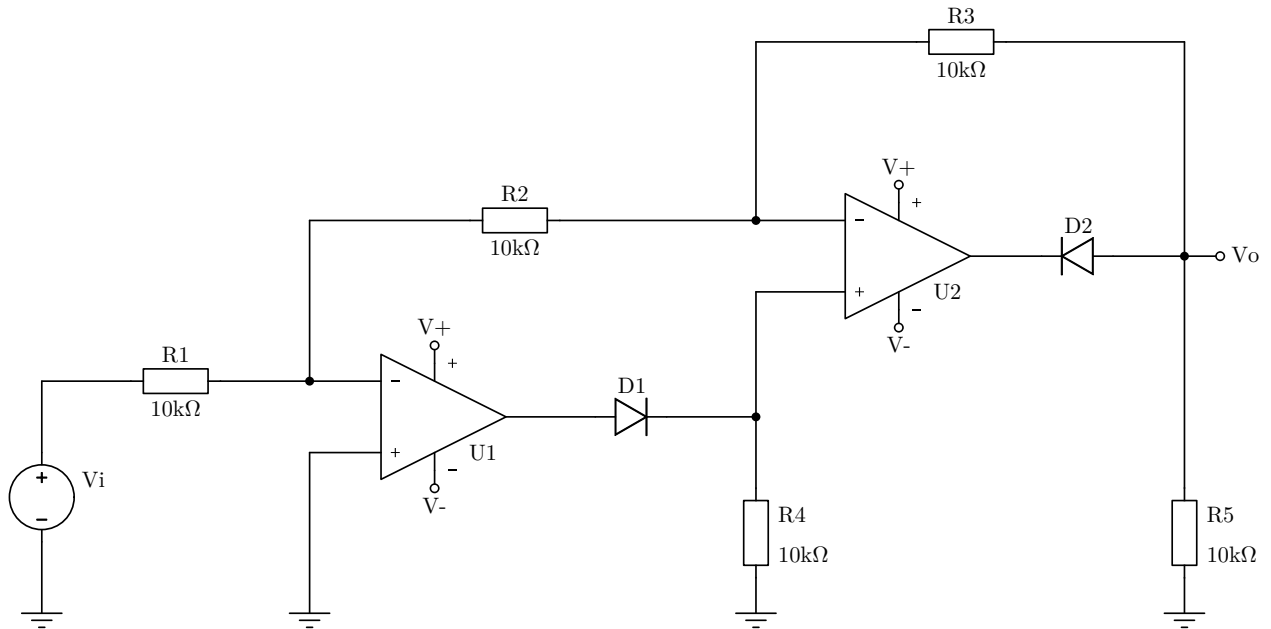


- Grafique V_{in} y V_{out} en función del tiempo.
- ¿Qué ocurre si se invierte el diodo D1?
- ¿Qué ocurre si se varía V_c ?

Ejercicio 4.10

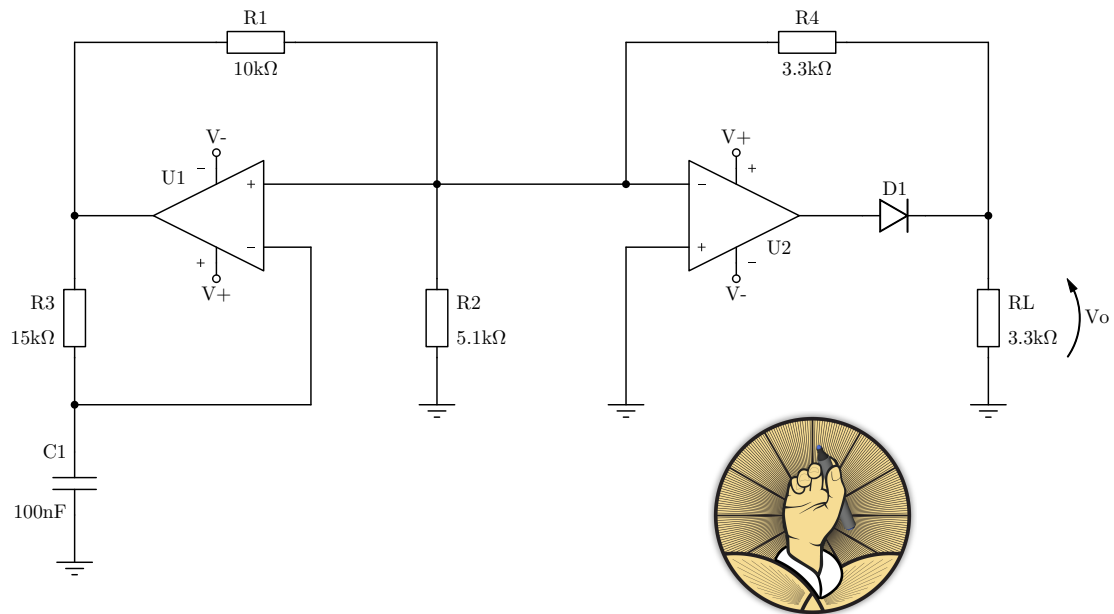
Para el siguiente circuito determine y justifique la función $V_o(V_i)$ para V_i en el rango $\pm 10V$.

La alimentación es $\pm 15V$, asuma $V_d = 0,7V$.



Ejercicio 4.11

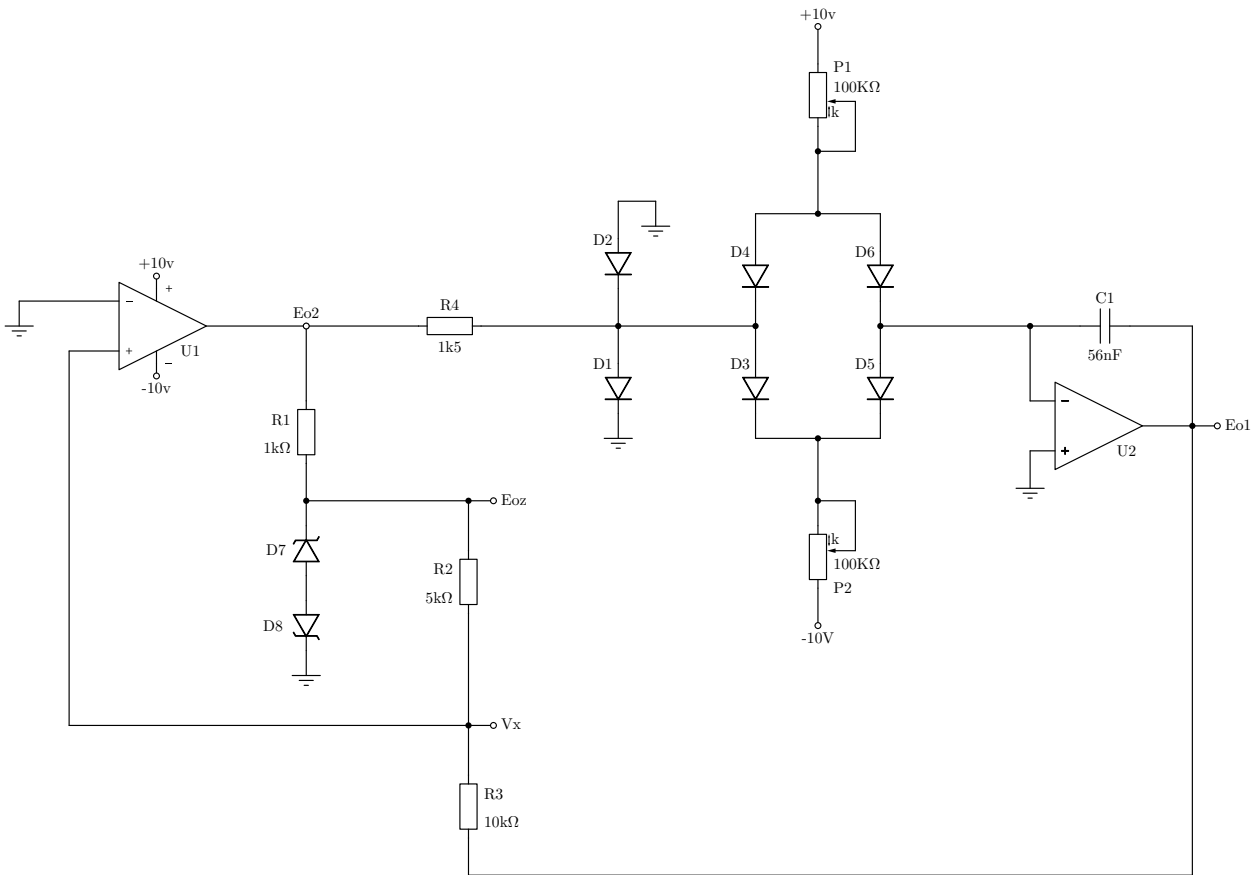
Mediante el siguiente circuito se implementa un oscilador. Considere $V_{sat} = 13V$.



- Estime la frecuencia de oscilación.
- Grafique $V_o(t)$.

Ejercicio 4.12

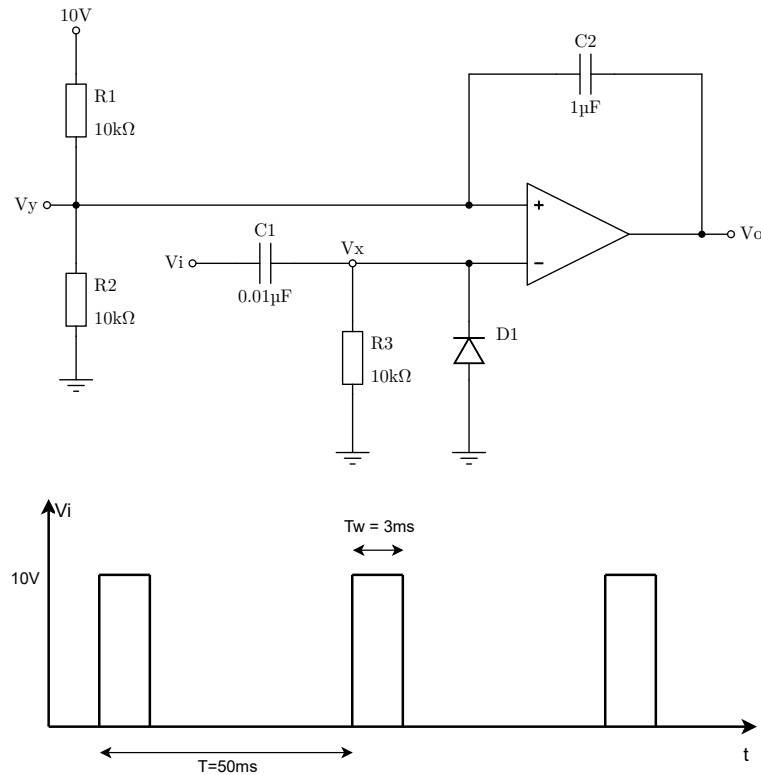
Dado el siguiente oscilador construido con diodos de silicio y Zeners de tensión característica 4,3V.



- Determine cuál es la función del circuito, analice qué señales se producen en los nodos relevantes.
- Represente el circuito mediante un diagrama en bloques.
- Dibuje la forma de onda presente en las salidas E_{o1} y en el nodo de la entrada no inversora del operacional (V_x).
- Analice cuáles son los parámetros del amplificador operacional que inciden sobre las características de la señal E_{o2} , y cuál es la diferencia respecto de la salida E_{oZ} .
- Indique la función de los potenciómetros P_1 y P_2 . ¿Qué componente conviene modificar si se desea duplicar la frecuencia de operación?
- Calcule el período y $DC\%$ para cada caso:
 - $R_{P1} = R_{P2} = 50k\Omega$
 - $R_{P1} = 20k\Omega$ y $R_{P2} = 80k\Omega$
 - $R_{P1} = 80K\Omega$ y $R_{P2} = 20k\Omega$

Ejercicio 4.13

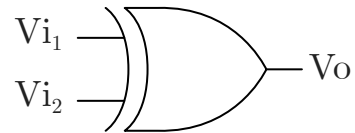
El siguiente circuito es un oscilador de relajación con una señal de entrada $V_i(t)$, cuya curva se encuentra graficada a continuación.



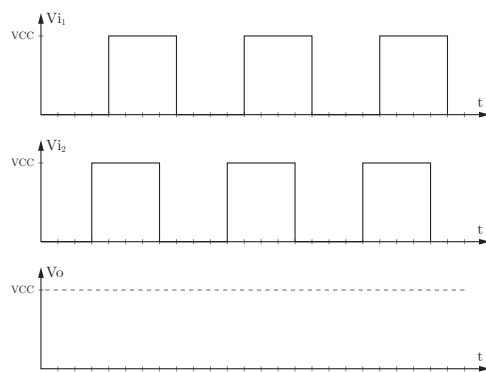
- Grafique la forma de onda en el nodo V_x .
- Teniendo en cuenta que $C2 \gg C1$, grafique de manera aproximada las formas de onda en V_y y V_o .
- Indique cuál es la función del circuito.
- Calcule las expresiones de las tensiones anteriores y simule el circuito en LTspice. Determine cuál es la máxima frecuencia admisible para la señal de entrada de modo que el comportamiento sea consistente, de acuerdo a lo observado en el punto c.

Ejercicio 4.14

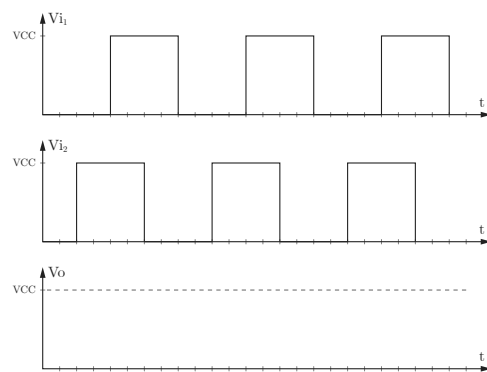
Se ingresa a una compuerta XOR con dos señales V_{i1} y V_{i2}



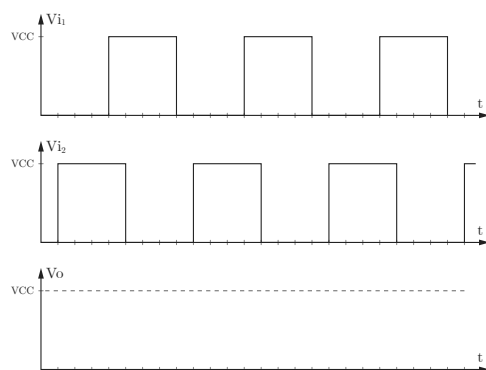
a. Dadas las siguientes señales de frecuencia f_i , grafique la señal de salida.



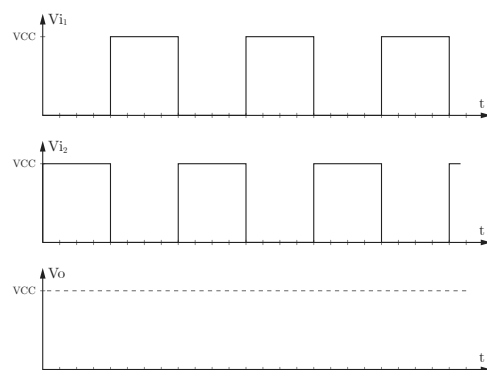
Caso 1



Caso 2



Caso 3

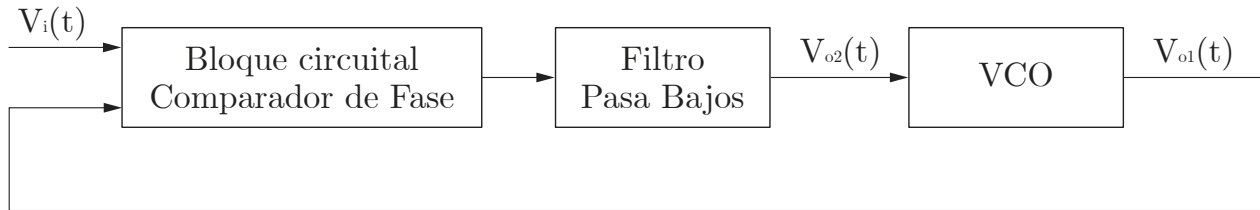


Caso 4

- Calcule el valor medio de $V_o(t)$ y determine su frecuencia fundamental en función de f_i .
- Realice un gráfico de valor medio en función del desfase y caracterice la función resultante.
- Si ahora se coloca un pasa bajos pasivo de primer orden de tipo RC a la salida de la compuerta, estime cómo será la forma de onda resultante.

Ejercicio 4.15

Considere un sistema que puede representarse con siguiente diagrama en bloques, mediante el cual se implementa un PLL.



Tanto la entrada como las salidas son señales de tensión en función del tiempo.

- Si se considera que la variable de interés es la frecuencia de las señales V_i y V_{o1} , proponga un modelo de realimentación negativa que permita caracterizar el sistema. En base a este planteo determine la función transferencia $H_1(s) = F_o/F_i$, exprese de forma normalizada.
- Muestre las expresiones para los parámetros característicos ω_0 y Q .
- Si se considera como variable de salida \hat{V}_{o2} calcule la función transferencia $H_2(s) = \hat{V}_{o2}/F_i$. Considere \hat{V}_{o2} una señal que representa el valor medio de $V_{o2}(t)$ en una ventana temporal equivalente al período de V_{o1} .
- Se ingresa al sistema con una señal que en $t = 0$ duplica su frecuencia. Interprete el significado de la evolución temporal de la señal \hat{V}_{o2} . Investigue y exponga cómo el tiempo de establecimiento de esta señal se relaciona con los parámetros característicos ω_0 y Q . Asuma que el sistema es sub-amortiguado.
- Analice cómo será el comportamiento del sistema en función de Q , determine cuál es un intervalo de valores razonables.

Ejercicio 4.16

Partiendo del esquema y convenciones propuestas en el ejercicio anterior.

Considere un PLL al cual se ingresa con una señal cuadrada. Se espera que la frecuencia sea de 10KHz ó 20KHz, pudiendo variar en el tiempo entre estos 2 valores, aunque ocasionalmente podría recibirse una señal indeseada con frecuencia desconocida.

El PLL se construye circuitalmente empleando una compuesta *XOR* como comparador de fase, y se utiliza un filtro pasa bajos pasivo de tipo *RC*. Los niveles lógicos son 0V y 10V

El objetivo es obtener en la salida una señal de la misma frecuencia que la entrada cuando esta presenta los valores esperados.

- Se plantea como condición necesaria que el VCO debe poder generar frecuencias en un intervalo que contenga 10KHz y 20KHz. ¿Es esta una condición suficiente para garantizar el comportamiento requerido?
- Indique cuál debe ser para este caso el rango de captura mínimo indispensable.
- En la documentación técnica provista por los fabricantes^{3 4} de circuitos integrados que se emplean para esta aplicación se provee como ecuación de diseño la siguiente expresión:

$$2 \cdot f_C \approx \frac{1}{\pi} \sqrt{\frac{2 \cdot \pi f_L}{\tau_1}} \quad (1)$$

Donde f_C es la mitad del intervalo de captura, f_L es la mitad del rango de frecuencias que puede generar el VCO, y τ_1 es la constante de tiempo del filtro.

Demuestre que esta expresión es equivalente a:

$$\Delta\omega_C^2 = 2 \cdot \omega_1 \Delta\omega_L \quad (2)$$

Donde: $\Delta\omega_C$ corresponde a la longitud del rango de captura, $\Delta\omega_L$ el ancho del intervalo de frecuencias donde el VCO está *enganchado*, y ω_1 es la frecuencia de corte del filtro.

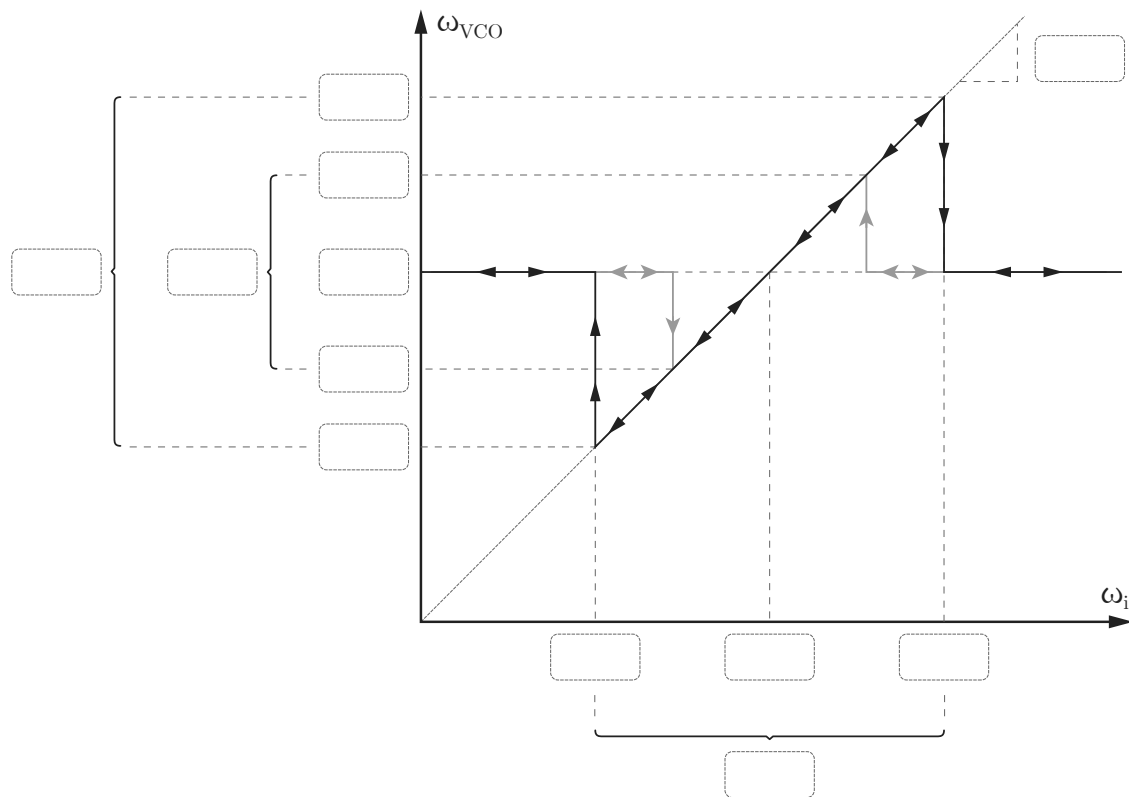
Se observa que si bien esta expresión permite obtener el rango de captura, es insuficiente para dimensionar los elementos reales que componen el lazo: *Filtro RC* y *VCO*.

- En base a esta última expresión, y utilizando las expresiones de los parámetros ω_0 y Q del lazo, encuentre una expresión que relacione $\Delta\omega_L$ con $\Delta\omega_C$ y Q . *Nota: Considere las expresiones de K_{VCO} y K_ϕ como función de $\Delta\omega_L$ y VCC .*
- Encuentre una expresión que relacione ω_1 con $\Delta\omega_C$ y Q .
- Proponga un valor de Q y dimensione $\Delta\omega_L$ y ω_1 .
- Indique un valor adecuado para la frecuencia central (o de *Free Run*) del VCO, y calcule los valores límites f_{min} y f_{max} . Presente un gráfico donde se muestre la función transferencia del VCO en escala.

³[Texas Instruments. CD74HC4046A: High-Speed CMOS Logic Phase-Locked Loop with VCO. Data sheet. December 2003. Page 20. <https://www.ti.com/lit/gpn/CD74HCT4046A>.]

⁴[onsemi. MC14046B: Phase-Locked Loop. Data sheet. 2019. Page 5. <https://www.onsemi.com/pdf/datasheet/mc14046b-d.pdf>.]

- h. Rotule donde se indica sobre el siguiente gráfico. Interprete qué representa cada sección del diagrama.

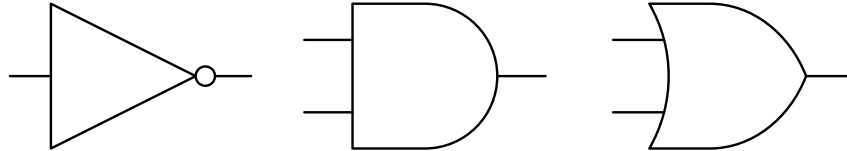


- Grafique en escala la señal $V_{o2}(t)$ en un intervalo donde la señal de entrada pasa de 10KHz a 20KHz. Represente asimismo la señal $\hat{V}_{o2}(t)$.
- Determine por cuánto tiempo debe mantenerse estable la frecuencia de la señal de entrada para que se pueda garantizar que la señal de salida posee la misma frecuencia.
- Estime qué valor de frecuencia se espera en la salida del VCO cuando la señal de entrada posee una frecuencia mucho mayor a la frecuencia máxima del VCO . ¿Qué ocurre en este caso si se emplea un comparador de fase de tipo *Phase-Frequency Detector*?

Ejercicio 4.17

La representación booleana en tiempo discreto de la relación entre salida y entradas de compuertas digitales puede resultar insuficiente para poder caracterizar el espectro de la salida de la compuerta si las entradas no están en fase. Es por eso que se propone analizar en tiempo continuo la salida de distintas compuertas digitales para dos entradas digitales arbitrarias.

Considere las siguientes compuertas lógicas, a las que se ingresa con señales cuadradas de duty-cycle variable, $V_{high} = V_{cc}$ y $V_{low} = 0V$:



De izquierda a derecha: NOT, AND, OR

- Relacione mediante expresiones de tiempo continuo de señales analógicas las entradas con la salida correspondiente a cada una de las compuertas.
- Suponga un circuito lógico donde se dispone de una combinación de estas operaciones, analice cómo el resultado hallado permite caracterizar la salida.
- Dado que la operación XOR puede expresarse en términos de las 3 operaciones analizadas, encuentre para este caso la relación de tiempo continuo entre la salida y las entradas.
- Empleando la expresión encontrada para la compuerta XOR, describa el espectro a la salida y explicité sus propiedades características como función de las entradas. Analice particularmente el caso en el que la salida de la compuerta no sea periódica, considerando que las señales de entrada no necesariamente son de la misma frecuencia.
- La compuerta XOR puede ser utilizada como comparador de fase en un PLL, conectándose típicamente en su salida un filtro pasivo RC (tal que $\tau > T_i/2$). Suponga 2 entradas de frecuencia constante y grafique la señal de salida del sistema. Determine la expresión de la amplitud del *ripple* de la señal como función del τ , f_i y el valor medio de V_o .

Referencia útil: para la compuerta lógica arbitraria con tabla de verdad correspondiente con la Tabla 17.1, la tensión a la salida puede ser escrita en función de sus entradas como:

$$F(A, B)_{(t)} = \frac{1}{V_{CC}} \cdot A(t) \cdot (V_{CC} - B(t))$$

A	B	$F(A, B)$
0	0	0
0	1	0
1	0	1
1	1	0

Tabla 17.1: Tabla de verdad de una función lógica arbitraria de dos entradas.