

10

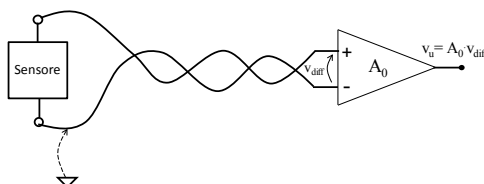
AMPLIFICATORI A DUE INGRESSI

- 10.1 *Circuiti a due ingressi : introduzione*
- 10.2 *Guadagno differenziale e di modo comune*
 - 10.2.1 *Comportamento sul segnale differenziale*
 - 10.2.2 *Comportamento sul segnale di modo comune*
 - 10.2.3 *Reiezione del modo comune*
 - 10.2.4 *Circuiti con carico a specchio di corrente*
 - 10.2.5 *Circuiti con ingressi a diverse impedenze*
- 10.3 *Impedenze di ingresso di un circuito a due ingressi*
- 10.4 *Distorsione armonica in un circuito differenziale*
 - 10.4.1 *Circuiti a MOSFET*
 - 10.4.2 *Circuiti a BJT*
- 10.5 *Rumore di un differenziale*
- 10.6 *Comportamento in frequenza di un differenziale*
 - 10.6.2 *Calcolo della risposta ad un segnale differenziale*
 - 10.6.1 *Considerazioni che semplificano l'analisi in frequenza*
- 10.7 *Comportamento con grandi segnali in ingresso*

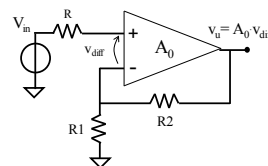
10.1 CIRCUITI A DUE INGRESSI : INTRODUZIONE

Nel Capitolo 1 è stata sottolineata l'importanza che hanno assunto nell'elettronica circuitale moderna gli **amplificatori a due ingressi** (spesso chiamati "amplificatori differenziali") di cui gli Amplificatori Operazionali sono la realizzazione commerciale più nota. Il loro uso è molto frequente :

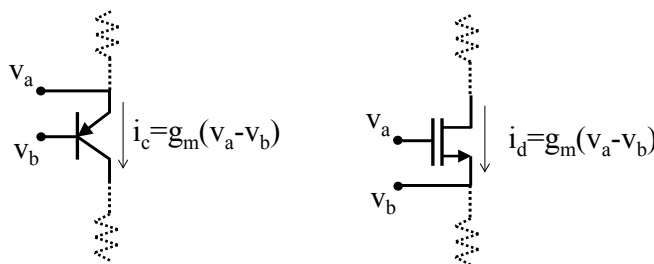
- i) in tutti quei casi in cui sia vantaggioso amplificare una differenza di potenziale direttamente resa disponibile da un trasduttore senza utilizzare il riferimento di massa;



- ii) in tutte le applicazioni in cui sia necessario disporre di un secondo morsetto per riproporre all'ingresso una frazione del segnale di uscita e realizzare così dei circuiti reazionati che svolgano le più disparate funzioni (cfr. Cap. 11 e 12). In effetti la realizzazione di circuiti retroazionati è la ragione principale che ha spinto i progettisti di circuiti elettronici a proporre stadi con due ingressi.

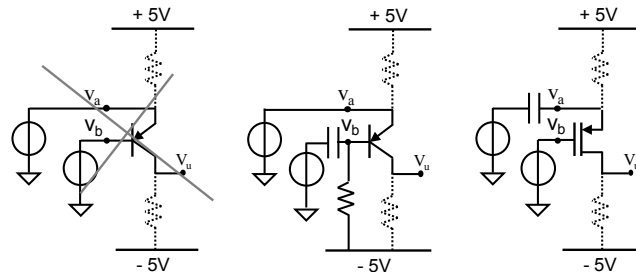


Se avessimo il compito di progettare un amplificatore a due ingressi in cui il guadagno del circuito dipenda dalla differenza di tensione tra di essi avremmo varie possibilità, costruite sull'idea-guida che *dobbiamo accedere contemporaneamente al morsetto di Gate (Base) ed al morsetto di Source (Emettitore) di un transistor* in modo da poterlo comandare per produrre una corrente controllata. I due esempi seguenti riassumono il concetto :



Dal punto di vista pratico, l'accesso a quei due punti richiede qualche cautela al fine ad esempio di *non alterare la polarizzazione* del transistor: non potremmo infatti collegare direttamente due generatori di tensione ideali riferiti a massa ai due morsetti dei transistori sopra mostrati. Bisognerebbe necessariamente pensare ad un accoppiamento in AC, almeno per uno dei due ingressi (benchè ciò non sia

sempre possibile, in particolare in un circuito integrato dove la realizzazione di condensatori di alto valore è praticamente impossibile).



Si noti che i due ingressi hanno **diversa tensione DC** e **diversa impedenza** mostrata su segnale. Entrambe queste situazioni sono scomode nella pratica applicativa.

Per superare questi ostacoli potremmo pensare di accedere ad uno dei due morsetti del transistor tramite uno stadio a follower. Due proposte tra le tante possibili sono mostrate nella Fig.10.1. Esse hanno il benefico effetto, come è facile verificare, di riportare i due ingressi, V_a e V_b , del nuovo sistema ad essere allo stesso valore DC.

La soluzione di aggiungere un follower al semplice transistor iniziale è in effetti corretta ed efficace. La configurazione di transistori alla sinistra della Fig.10.1 è tipica dello stadio di ingresso degli amplificatori operazionali (OpAmp) e viene consuetudinalmente chiamata “stadio differenziale”. In essa infatti si sono pareggiate le impedenze di ingresso dei due morsetti ad un valore alto (nel caso di

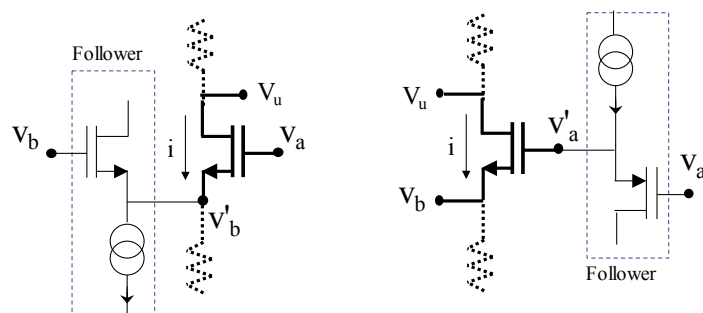


Fig. 10.1 Possibili connessioni di un follower ad un singolo transistor in modo da accedere al secondo dei due ingressi ed ottenere uno stadio con due ingressi allo stesso valore DC: (a sinistra) stessa alta impedenza di ingresso, tipico degli OpAmp; (a destra) ingressi uno ad alta ed uno a bassa impedenza, tipico degli amplificatori a retroazione di corrente.

MOSFET addirittura infinito), rendendo questo stadio ideale quando si vogliano leggere segnali entrambi di tensione. Si noti come in questo caso, grazie alla simmetria, si perda chi sia il follower e chi sia il transistor di segnale.

Nella soluzione di destra della Fig.10.1 invece le impedenze di ingresso ai due morsetti sono diverse (bassa in b , alta in a). Questa configurazione è tipica dello stadio di ingresso degli amplificatori operazionali a feedback di corrente in cui un ingresso, quello appunto ad alta impedenza, è specializzato a leggere un segnale di tensione mentre l'altro, quello a bassa impedenza, un segnale di corrente. Vedremo meglio queste particolarità d'uso nel corso di questo capitolo e nel prossimo.

Entrambi i circuiti della Fig.10.1 possano essere analizzati come un qualsiasi circuito a più transistori per trovare le funzioni di trasferimento tra ingresso ed uscita, come abbiamo imparato nei capitoli precedenti. Tuttavia essi presentano delle particolarità di comportamento che è opportuno mettere in evidenza nei prossimi paragrafi.

10.2 GUADAGNO DIFFERENZIALE E DI MODO COMUNE

Pensiamo al circuito della Fig.10.2. Esso prende spunto da quello appena visto nella Fig.10.1 di sinistra. Ci si ponga l'obiettivo di calcolare le correnti di segnale, i_{d1} ed i_{d2} , innescate dai segnali di tensione v_1 e v_2 qualsiasi, cioè aventi ampiezza qualsiasi e fase relativa qualsiasi.

10.2.1 Polarizzazione dello stadio differenziale

Innanzitutto occorre **polarizzare** il circuito. Quando i generatori di segnale v_1 e v_2 sono spenti, la tensione dei Gate è a 0V. Per come sono collegati, i due transistori

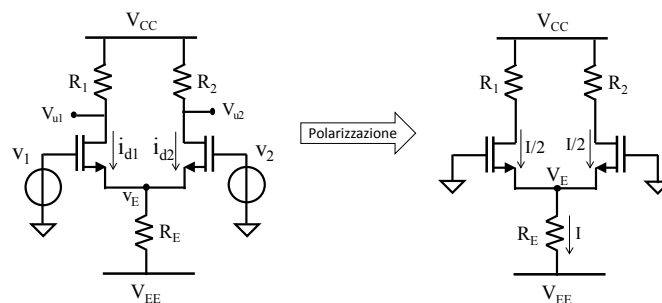


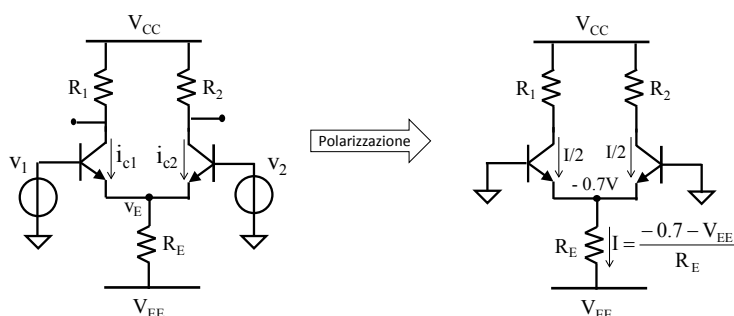
Fig. 10.2 *Tipico stadio a due ingressi ad alta impedenza in cui siano applicati due segnali di tensione, V_1 e V_2 , qualsivoglia in valore ed in fase. A destra la polarizzazione del circuito in cui ogni transistorore porta necessariamente metà della corrente che scorre nel ramo di coda.*

supposti uguali avranno la stessa V_{GS} e quindi porteranno la stessa corrente, pari a metà di I . Impostando un sistema di bilancio delle correnti al nodo di Source,

$$\begin{cases} \frac{I}{2} = k[(0 - V_E) - V_T]^2 \\ \frac{V_E - V_{EE}}{R_E} = I \end{cases}$$

si potrà trovare $I_D = I/2$ di ogni MOSFET, la loro g_m e la tensione stazionaria dei Drain.

La polarizzazione è ancora più semplice da calcolare nel caso dei BJT, come ad esempio nel circuito che segue in cui l'emettitore sarà a $V_E \cong -0.7V$ e la corrente totale del ramo di coda è direttamente calcolato come $I = (-0.7 - V_{EE})/R_E$.



10.2.2 Comportamento su piccolo segnale

L'**analisi lineare su segnale**, avente come obiettivo la determinazione del segnale di corrente ai due Drain (Collettori) dei transistori e successivamente del guadagno di tensione tra ingresso ed uscita, ci porta a fare il seguente bilancio di corrente al nodo di Source (Emettitore):

$$(v_1 - v_E) \cdot g_m + (v_2 - v_E) \cdot g_m = \frac{v_E}{R_E} \quad (10.1)$$

da cui si ottiene

$$(v_1 + v_2) \cdot g_m = v_E \cdot \left(2 \cdot g_m + \frac{1}{R_E}\right) \quad (10.2)$$

e quindi, in funzione dei due segnali v_1 e v_2 applicati all'ingresso:

$$v_E = (v_1 + v_2) \cdot \frac{R_E}{2 \cdot R_E + \frac{1}{g_m}} \quad (10.3)$$

Consideriamo ora due casi particolari di segnali di ingresso:

- i) $v_1 = -v_2$, in cui i segnali ai due ingressi sono in perfetta controfase e di pari ampiezza. Questo tipo di segnale è chiamato “**segnale differenziale**” ($v_{diff} = v_1 - v_2$);
- ii) $v_1 = v_2$, in cui i segnali ai due ingressi sono in perfetta fase e di pari ampiezza, segnale chiamato “**segnale di modo comune**” ($v_{cm} = v_1 = v_2$);

SCOMPOSIZIONE DI UN GENERICO SEGNALE
IN UNA COMPONENTE DIFFERENZIALE ED UNA DI MODO COMUNE

Qualunque siano i segnali v_1 e v_2 in ingresso ad un circuito, ci si può sempre ricondurre ai due casi di segnale differenziale e segnale di modo comune.

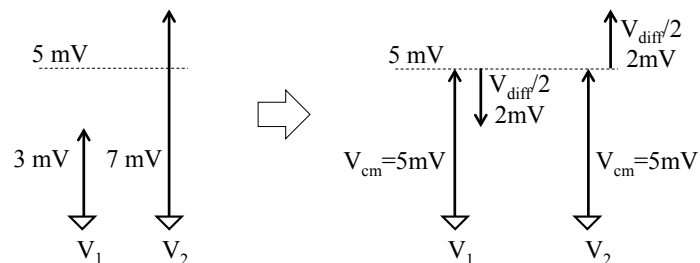
Supponiamo che i segnali di ingresso siano

$$v_1 = 3\text{mV}$$

$$v_2 = 7\text{mV}$$

Essi possono essere riscritti come :

$$\begin{aligned} v_1 &= \frac{3+7}{2} + \frac{3-7}{2} & \text{e} & & v_2 &= \frac{3+7}{2} - \frac{3-7}{2} \\ &= v_{cm} - \frac{v_{diff}}{2} & & & &= v_{cm} + \frac{v_{diff}}{2} \\ &= 5\text{mV} - 2\text{mV} & & & &= 5\text{mV} + 2\text{mV} \end{aligned}$$



10.2.3 Comportamento sul segnale differenziale

Applicato al circuito un segnale differenziale, $v_1 = -v_2 = v_{\text{diff}}/2$, la Eq.(10.3) fornisce

$$v_E = 0$$

e conseguentemente, tramite la relazione $i_{c1} = (v_1 - v_E) \cdot g_m$,

$$i_{c1} = v_1 \cdot g_m = \frac{v_{\text{diff}}}{2} \cdot g_m \quad (10.4)$$

I conti evidenziano, nell'ipotesi di analisi lineare (e vedremo più avanti il caso di grandi segnali), come applicando un segnale positivo (in su) a sinistra ed uno uguale negativo (in giù) a destra (Fig.10.3) :

- i) il punto mediano del circuito (Source/Eemettitore) tenda a stare fermo ($v_E=0$);
- ii) la tensione applicata all'esterno si ripartisca in ugual misura ai capi di ognuno dei due transistori:

$$v_{be1} = \frac{v_{\text{diff}}}{2}, \quad v_{be2} = -\frac{v_{\text{diff}}}{2}$$

Ciò produce :

- iii) variazioni di corrente ($i_{c1}=v_1 \cdot g_m$ e $i_{c2}=v_2 \cdot g_m$) nei due transistori uguali in valore ma opposte in segno, in aumento in T1 ed in diminuzione in T2;
- iv) poiché $v_E=0$, la corrente in R_E non cambia.

Si noti che la risposta dello stadio sul segnale differenziale è come se ciascuna

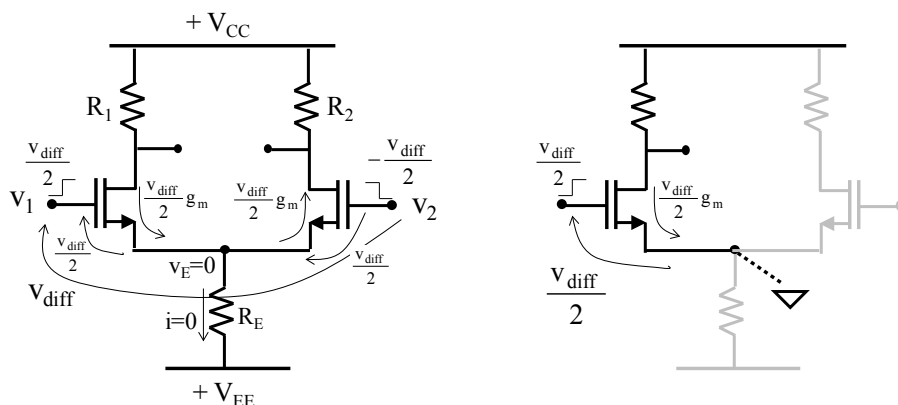


Fig. 10.3 a) Risposta del circuito della Fig.10.2 ad un segnale differenziale; b) mezzo circuito equivalente sul segnale differenziale.

metà del circuito si comportasse come uno stadio Source (Emettitore) a massa (Fig.10.3b), purché si immagini applicato su ciascun morsetto di Gate (Base) solo metà del segnale differenziale: $v_1 = v_{\text{diff}}/2$ a T_1 e $v_2 = -v_{\text{diff}}/2$ a T_2 .

Concludendo, i segnali di tensione ai collettori sono:

$$v_{u1} = -g_m R_1 \frac{v_{\text{diff}}}{2} \quad v_{u2} = g_m R_2 \frac{v_{\text{diff}}}{2} \quad (10.5)$$

Se si considera il caso semplice e del tutto particolare in cui $R_1 = R_2 = R_L$, allora i segnali sui Collettori hanno la stessa ampiezza ma sono opposti di segno (sfasati di 180°).

Se il segnale d'uscita di interesse fosse la differenza tra i valori dei potenziali dei due Collettori, lo stadio è detto ad uscita differenziale (*double-ended*) e si avrebbe :

$$v_{ud} = v_{u1} - v_{u2} = -g_m R_L v_{\text{diff}}$$

Il **guadagno differenziale** dello stadio è quindi

$$G_{\text{diff}} = \frac{v_{ud}}{v_d} = \frac{v_{u1} - v_{u2}}{v_1 - v_2} = -g_m R_L \quad (10.6)$$

dove il segno negativo dipende da come sia stato scelto il verso del segnale differenziale d'uscita.

Se il segnale d'uscita fosse prelevato invece solo su un Collettore rispetto a massa, lo stadio è detto a singola uscita (*single ended*). In questo caso l'amplificazione del segnale differenziale è

$$G = \frac{v_{u1,u2}}{v_d} = \frac{v_{u1,u2}}{v_1 - v_2} = \pm \frac{g_m R_L}{2} \quad (10.7)$$

dove il segno dipende dalla scelta del morsetto di Collettore su cui si preleva il segnale ed il fattore $1/2$ evidenzia il fatto che si è utilizzata la variazione della corrente di un solo transistor.

10.2.4 Comportamento sul segnale di modo comune

Si pensi ora di applicare ad entrambi gli ingressi del circuito della Fig.10.2 dei segnali perfettamente in fase e con la stessa ampiezza, $v_1=v_2=v_{cm}$ (Common Mode), come nella Fig.10.4. Dalla Eq.10.3 si ottiene

$$v_E = v_{cm} \cdot \frac{2R_E}{2 \cdot R_E + \frac{1}{g_m}} \quad (10.8)$$

a cui corrisponde una corrente di segnale dalla Eq.10.1 uguale nei due Drain (Collettori)

$$i_{c1} = i_{c2} = (v_1 - v_E) \cdot g_m = v_{cm} \cdot \left(1 - \frac{2R_E}{2 \cdot R_E + \frac{1}{g_m}} \right) \cdot g_m = v_{cm} \cdot \frac{1}{2 \cdot R_E + \frac{1}{g_m}} \quad (10.9)$$

I potenziali dei morsetti di uscita variano proporzionalmente al valore delle resistenze ad essi collegate:

$$v_{u1} = -\frac{1}{2} i_e R_1 = -\frac{R_1}{2R_E + 1/g_m} v_{cm} \quad v_{u2} = -\frac{1}{2} i_e R_2 = -\frac{R_2}{2R_E + 1/g_m} v_{cm}$$

che coincidono quando $R_1=R_2=R_L$.

Se lo stadio è *double-ended* e perfettamente simmetrico, entrambe le uscite si muovono insieme e della stessa quantità. In questo caso si definisce un guadagno di modo comune come :

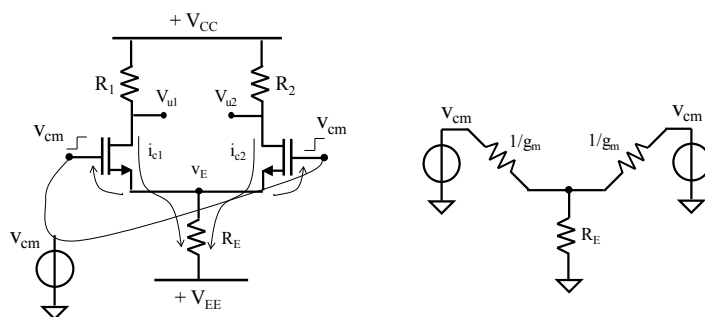


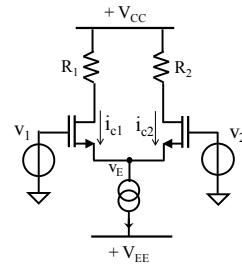
Fig. 10.4 Risposta del circuito della Fig.10.2 ad un segnale di modo comune e (a destra) circuito equivalente visto dal Source (Emettitore) per agevolare il calcolo delle correnti.

$$G_{cm} = \frac{(v_{u_1} + v_{u_2})/2}{v_{cm}} = -\frac{R_L}{2R_e + 1/g_m} \cong -\frac{R_L}{2R_e} \quad (10.10)$$

Anche se lo stadio è *single-ended*, il rapporto tra il segnale ad una delle due uscite ed il segnale di modo comune all'ingresso è ancora

$$G = \frac{v_{u1,u2}}{v_{cm}} = -\frac{R_L}{2R_e + 1/g_m} \cong -\frac{R_L}{2R_e} \quad (10.11)$$

Si noti che il guadagno su segnale di modo comune è basso rispetto al valore trovato su segnale differenziale ed addirittura si ridurrebbe a zero se al posto della resistenza R_E ci fosse un generatore di corrente ideale come nell'esempio qui accanto. Il circuito è quindi molto efficace, qualora di interesse, nel rigettare completamente qualsiasi segnale di modo comune (segnali in fase ai due ingressi) e nel consentire l'amplificazione del solo segnale differenziale (segnali non in fase tra i due ingressi).



GUADAGNO DI MODO COMUNE

La Fig.10.5a ripropone lo stadio della Fig.10.4 modificato formalmente, scomponendo la resistenza R_E in due elementi, il cui parallelo sia il valore di R_E di partenza. Se lo stadio è simmetrico, quando si forza un segnale v_{cm} di modo comune, tra i punti A e B non passa alcuna corrente. Quindi, ai fini del comportamento sul segnale di modo comune, si può pensare di dividere il circuito in due stadi a singolo transistor. È facile verificare che la corrente (10.9) sia generata proprio come in uno stadio con “degenerazione di Emittitore” (vedi Cap.5).

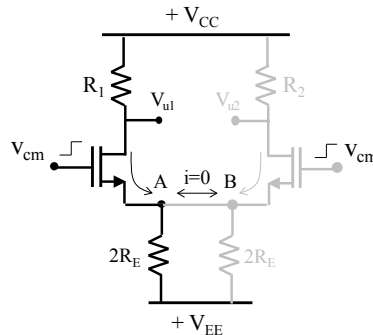


Fig. 10.5 Mezzo circuito equivalente sul segnale di modo comune del circuito della Fig.10.4.

CURIOSO ed INTERESSANTE: Fino ad ora avevamo visto che per cambiare il guadagno di un circuito bisognava cambiarne la topologia (aggiungendo o modificando resistenze o altro) o cambiarne la sua polarizzazione. Il circuito differenziale è invece un circuito il cui guadagno dipende dalla fase relativa dei 2 segnali: quando i segnali di ingresso sono in fase il guadagno è bassissimo (G_{cm}); quando i segnali di ingresso sono in controfase il guadagno è alto (G_{diff}), senza bisogno di modificare né la topologia né la polarizzazione del circuito !

10.2.3 Reiezione di modo comune

Oltre ai guadagni differenziali visti nel §10.2.1 è usuale introdurre il **rapporto di reiezione del modo comune** (CMRR, Common Mode Rejection Ratio) come

$$CMRR = \frac{G_{diff}}{G_{cm}} \quad (double-ended) \quad \text{o} \quad CMRR = \frac{G_d}{G_{cm}} \quad (single-ended) \quad (10.12)$$

Esso riassume in un solo numero la capacità di uno stadio differenziale ad amplificare la differenza tra i segnali in ingresso ed a non amplificare un movimento concorde dei due ingressi. In un circuito ben fatto il CMRR assume un valore molto grande, tanto che lo si esprime spesso in dB. In uno stadio con un generatore di corrente di coda ideale il CMRR sarebbe addirittura infinito.

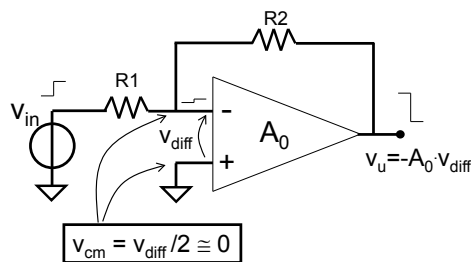
Si noti che se le resistenze di Drain/Collettore R_1 e R_2 non fossero perfettamente uguali o se i due transistori non fossero perfettamente uguali, si avrebbe un segnale differenziale tra le due uscite v_{u1} e v_{u2} anche con un segnale d'ingresso perfettamente di modo comune. Questo effetto, che quindi produce un **guadagno di conversione da modo comune a modo differenziale**, G_{cd} , non è ben visto, proprio perché genera un segnale considerato “interessante” in uscita senza che all'ingresso vi sia stato l'evento “interessante” che siamo portati ad inferire.

SEGNALI *DIFF* e *CM* IN UN AMPLIFICATORE OPERAZIONALE

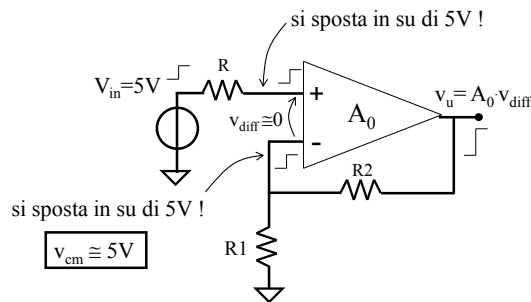
Lo stadio differenziale è il primo stadio all'interno di un OpAmp. In generale al suo ingresso sono presenti segnali di qualsiasi ampiezza e di qualsiasi fase reciproca.

Quando un OpAmp viene retroazionato, il **segnale differenziale**, v_{diff} , al suo ingresso viene amplificato del guadagno A_0 dell'OpAmp.

In alcune architetture circuitali il **segnale di modo comune** è molto piccolo, come nell'esempio seguente in cui esso è uguale a metà di quello differenziale:

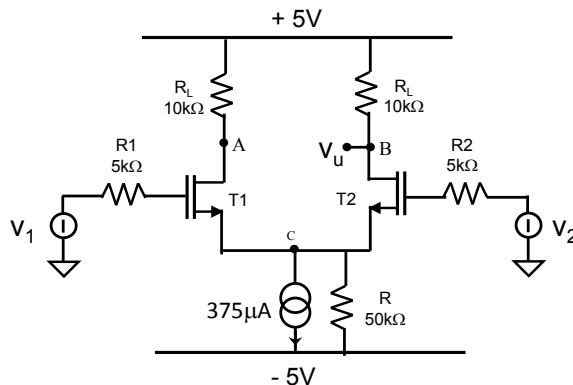


In altre architetture il **segnale di modo comune** è molto grande, pari ad esempio a tutto il segnale applicato:



Proprio perché si vuole che l'ampia escursione comune NON alteri il guadagno dell'OpAmp (che deve dipendere solo dalla piccolissima quantità v_{diff}), si cerca di fare il guadagno di modo comune il più piccolo possibile.

- E10.1** Si consideri il seguente stadio differenziale. Per tutti i MOSFET $|V_T|=1V$ e $k=125\mu A/V^2$.
- Studiare la polarizzazione dello stadio, verificando che tutti i transistori operino in zona di saturazione, e calcolare la potenza totale dissipata in condizioni stazionarie.
 - Valutare l'amplificazione v_u/v_d del segnale differenziale ed il rapporto di reiezione del modo comune.
 - Valutare l'intervallo di valori del segnale differenziale e di quello di modo comune per cui tutti i transistori continuano ad operare nella zona di saturazione.
 - Si supponga che a causa delle tolleranze nella realizzazione dell'ossido di Gate dei transistori, il valore del parametro k di T_2 sia del 5% minore del valore nominale. Ricavare come questa non idealità si rifletta sullo stato di polarizzazione dello stadio ed in particolare calcolare la variazione del potenziale stazionario del nodo d'uscita, B , rispetto al valore precedentemente calcolato.
 - Ricavare, per lo stadio non più simmetrico, il guadagno differenziale v_u/v_d e valutare il segnale differenziale che si deve applicare in ingresso per riportare lo stadio ad essere perfettamente bilanciato



(a) - Trascurando la resistenza R del generatore, si ha $I_3=375\mu A$, e quindi, per simmetria, $I_2=I_1=187.5\mu A$, da cui $V_{GS1}=V_{GS2}=2.22V$. Con i Gate di T_1 e T_2 a massa, $V_C=-2.22V$. Con $V_A=V_B\approx 3.12 > -1V$, T_1 e T_2 sono in saturazione. Il contributo ulteriore alle correnti stazionarie dovuto alla resistenza R è, in prima approssimazione, $2.78/R=56\mu A$, non trascurabile rispetto al valore di I_3 prima calcolato e quindi, in seconda approssimazione, $I_3=431\mu A$ e $I_1=I_2=215\mu A$. I nuovi valori sono $V_{GS1}=V_{GS2}=2.3V$, $V_C=-2.3V$ e $V_A=V_B=2.85V$. La corrente che fluisce in R è ora pari a $54\mu A$. Questo valore differisce da quello ottenuto in prima approssimazione ($56\mu A$) per meno del 4%, percentuale inferiore rispetto alle tipiche tolleranze dei parametri dei transistori, e quindi la polarizzazione

ottenuta può considerarsi accettabile. Con questi ultimi valori si trova $g_{m1}=g_{m2}=0.327\text{mA/V}$ ed una dissipazione pari a $431\mu\text{A}\cdot 10\text{V}=4.31\text{mW}$.

(b) - Lo stadio è *single-ended* con $G_d=R_L\cdot g_m/2=1.63$ e $G_{cm}\cong R_L/(2R)=0.1$, da cui $\text{CMRR}=24.2\text{dB}$.

(c) - Per stimare la **dinamica del segnale differenziale** si deve supporre che sia applicato $v_1=v_d/2$ e $v_2=-v_d/2$. All'aumentare di v_1 , il potenziale del Drain di T_1 diminuisce di $2\cdot 1.63\cdot v_1$. Pertanto dovrà valere la relazione: $v_1+v_1\cdot 1.63\cdot 2=3.85$ che fornisce $v_1=904\text{mV}$ e quindi $v_d\cong 1.8\text{V}$.

Se v_d è negativo (v_2 aumenta il potenziale del Gate di T_2 e v_1 diminuisce della stessa quantità quello del Gate di T_1) è il transistor T_2 a poter entrare in zona ohmica. Quindi la dinamica differenziale è $-1.8\text{V}<v_d<1.8\text{V}$.

Per stimare la **dinamica del segnale di modo comune**, si deve applicare lo stesso segnale a v_1 e v_2 , pari a v_{cm} . Al diminuire di v_{cm} , il potenziale di C diminuisce praticamente della stessa quantità, perché T_1 e T_2 si comportano da ottimi Source follower. Quindi il limite all'escursione negativa di v_{cm} è circa di -2.7V .

All'aumentare di v_{cm} invece, i potenziali V_A e V_B diminuiscono. In particolare, per ogni Volt di aumento di $v_1=v_2=v_{cm}$, V_A e V_B diminuiscono di 0.1V . Essi possono variare da 2.85V a -1V . Impostando la relazione $v_{cm}+v_{cm}\cdot 0.1=3.85$ si trova $v_{cm}=3.5\text{V}$. In definitiva, la dinamica di modo comune è $-2.7\text{V}<v_{cm}<3.5\text{V}$.

(d) - Quando i due Gate sono a massa, $V_{GS1}=V_{GS2}=V_{GS}$. Tuttavia se T_1 e T_2 non sono identici, la corrente di coda non si ripartisce esattamente a metà. Il bilancio delle correnti al nodo C impone che, nell'ipotesi semplificativa che la corrente in R rimanga sostanzialmente invariata:

$$(k_1+k_2)(V_{GS}-V_T)^2 = I_3 = 431\mu\text{A}$$

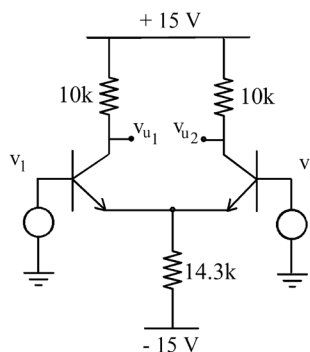
dove $k_1=125\mu\text{A/V}^2$ mentre $k_2=119\mu\text{A/V}^2$. Si ricava $V_{GS}=2.33\text{V}$ e quindi $I_1=221\mu\text{A}$ ed $I_2=210\mu\text{A}$, da cui $g_{m1}=0.333\text{mA/V}$ e $g_{m2}=0.317\text{mA/V}$. La variazione del potenziale del nodo B rispetto a prima è pari a $+50\text{mV}$.

(e) - Poiché lo stadio non è più simmetrico, l'amplificazione di un segnale differenziale all'ingresso è pari a

$$G_d = \frac{R}{1/g_{m_1} + 1/g_{m_2}} = 1.62$$

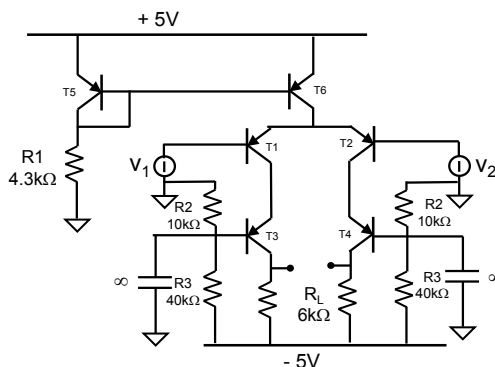
Si noti che l'amplificazione differenziale è diminuita rispetto al valore ottenuto in condizioni di perfetto bilanciamento. Quindi la CMRR tende a diminuire. Partendo da questa considerazione generale si può affermare che tutte le cause di non perfetto bilanciamento tendono a peggiorare la CMRR dello stadio. Per recuperare il bilanciamento delle correnti, il potenziale del Gate di T_2 (che è il transistor meno conduttivo) deve essere aumentato, aumentando V_{GS2} , mentre il potenziale del Gate di T_1 deve essere diminuito, riportando il potenziale del nodo B di uscita al suo valore nominale. Il segnale da applicare allo stadio per bilanciarlo è quindi circa pari (in approssimazione lineare) a $50\text{mV}/1.62=31\text{mV}$ ed è comunemente indicato come **tensione di offset di ingresso** dello stadio differenziale.

E10.2 Valutare la reiezione del modo comune dello stadio differenziale rappresentato nella figura seguente e calcolare le variazioni delle tensioni delle due uscite v_{u1} e v_{u2} quando ai due ingressi sono applicati i segnali $v_1=3\mu V$ e $v_2=1\mu V$ ($\beta=100$).



[CMRR=55dB, $v_{u1}=-200.7\mu V$, $v_{u2}=+199.3\mu V$]

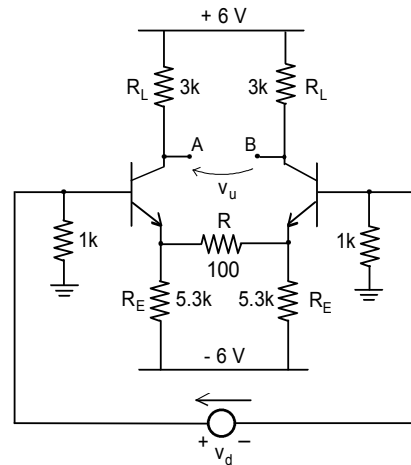
E10.3 Si consideri il circuito della figura sotto in cui i BJT abbiano tutti $\beta=300$ e curve caratteristiche ideali ($V_a=\infty$) (Please consider the following circuit whose BJTs have $\beta=300$ and ideal characteristic curves ($V_a=\infty$)).



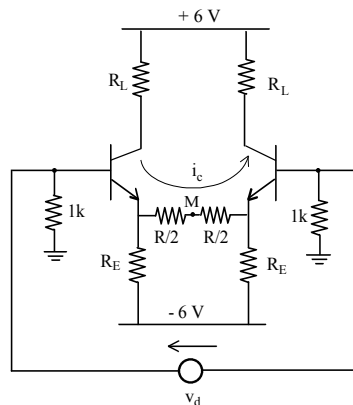
- Calcolare la tensione a cui si portano i due morsetti di uscita in polarizzazione. (Find the bias voltage of the output pads)
- Calcolare il guadagno di piccolo segnale $G=(v_{u1}-v_{u2})/(v_1-v_2)$ (Find the small signal gain of the circuit $G=(v_{u1}-v_{u2})/(v_1-v_2)$)
- Calcolare la massima ampiezza di un segnale differenziale sinusoidale applicabile all'ingresso. (Find the maximum amplitude of a sinusoidal voltage applied to the input as (v_1-v_2))

E 10.4 Si consideri il circuito riportato nella figura seguente.

- a) Studiarne la polarizzazione.
 b) Calcolare il guadagno differenziale v_u/v_d ed il valore di CMRR.



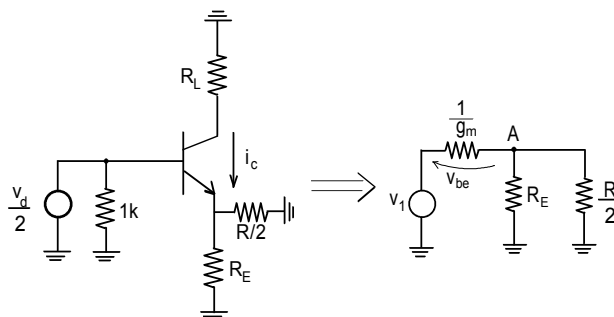
(a) - Nello studio della polarizzazione il generatore v_d è un cortocircuito. Trascurando le correnti di Base, si trova che i due Emettitori sono a $-0.7V$ e che nella resistenza R non fluisce corrente mentre in ciascun transistore fluisce $1mA$; $g_{m1}=g_{m2}=40mA/V$; $V_{C1}=V_{C2}=+3V$.



(b) - La particolarità di questo stadio differenziale è di avere gli Emettitori dei due transistori connessi attraverso una resistenza R . È utile, se i transistori sono identici come in questo caso, pensare di dividere R esattamente in due resistenze da 50Ω in serie, mettendo così in evidenza la simmetria del circuito.

È facile rendersi conto che, per simmetria, sul segnale differenziale il punto M non varia il suo potenziale. Esso è analogo ad un punto di massa, e quindi

ciascuna metà dello stadio può essere studiata indipendentemente dall'altra, applicandogli all'ingresso un segnale $v_d/2$.



Trascurando $R_E=5.3k\Omega$ nel parallelo con $R/2=50\Omega$, si ottiene una variazione i_c della corrente di Collettore ed una corrispondente variazione della tensione sul Collettore pari a

$$i_c = \frac{v_d}{2} \cdot \frac{1}{1/g_m + R/2} = \frac{v_d}{150} v_c = -\frac{v_d}{2} \cdot \frac{R_L}{1/g_m + R/2}$$

Analogo risultato si ha per l'altra metà del circuito, a cui però è applicato un segnale $-v_d/2$. Il guadagno differenziale dello stadio è perciò

$$G_d = -\frac{v_A - v_B}{v_d} = -\frac{R_L}{1/g_m + R/2} = -40$$

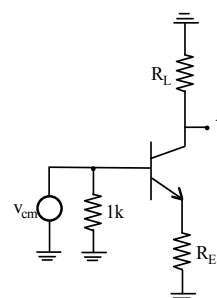
La funzione della resistenza R posta tra i due emettitori è la stessa vista negli stadi ad Emettore comune con resistenza di degenerazione: benché riduca il guadagno rispetto a quando è assente, lo rende tuttavia meno sensibile alle caratteristiche del transistor e aumenta la dinamica lineare del circuito.

Sul segnale di modo comune, il potenziale di entrambe le Basi varia della stessa quantità e, per simmetria, ciò accade anche al potenziale degli Emettitori. Quindi, sul segnale di modo comune, in R non passa corrente di segnale; la caduta di tensione ai suoi morsetti è nulla e ciascuna metà del circuito opera come se gli Emettitori dei due transistori fossero sconnessi.

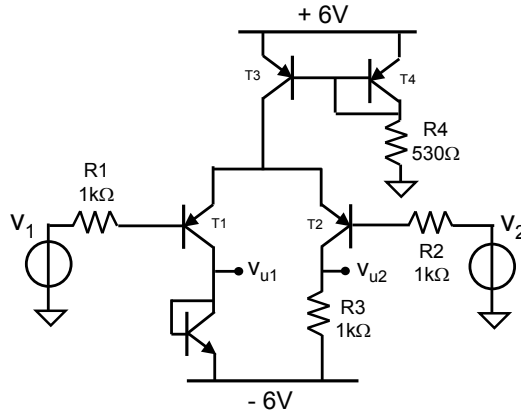
In questo caso $v_A/v_{cm} \cong -R_L/R_E = -0.57$. Poiché lo stadio è *double ended*, il guadagno di modo comune è pari a

$$G_{cm} = \frac{v_A + v_B}{v_{cm}} = -\frac{R_L}{1/g_m + R_E} \cong -0.57$$

e determina un CMRR=37dB.



E10.5 Nel circuito seguente si usino dei BJT con $\beta=250$ e $V_A=\infty$ (Consider the amplifier shown on the right whose BJT have $\beta=250$ and $V_A=\infty$)

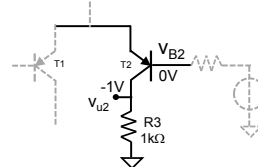


- Calcolare la tensione alle due uscite V_{u1} e V_{u2} in assenza di segnale (Find the DC voltage V_{u1} and V_{u2}).
- Calcolare il guadagno verso l'uscita V_{u2} di un segnale differenziale applicato all'ingresso, $G=v_{u2}/(v_1-v_2)$. (Find the gain to the output V_{u2} of a differential input signal, $G=v_{u2}/(v_1-v_2)$.)
- Calcolare il massimo segnale differenziale (v_1-v_2) applicabile all'ingresso prima che i BJT escano dalla loro corretta zona di funzionamento (Find the maximum differential input signal, (v_1-v_2) that can be applied to the circuit)
- Supporre ora che i BJT T3 e T4 del generatore di corrente abbiano $V_A=30V$. (Suppose that T3 and T4 have $V_A=30V$). Calcolare il nuovo valore della tensione DC in V_{u2} (Find the new value of V_{u2}). Calcolare il valore di segnale differenziale $(v_{u1}-v_{u2})$ generato all'uscita dall'applicazione all'ingresso di un segnale di modo comune ampio 100mV (Find the value of the differential signal at the output that is generated by a common mode signal of 100mV)

(a) - Trascurando l'errore di specchiamento introdotto dalla corrente di base dei BJT T3 e T4 (inferiore al 1% dato l'alto valore di β) si ottiene $V_{u1}=-5.3V$ e $V_{u2}=-1V$, $1/g_{m1}=1/g_{m2}=5\Omega$ e $\beta/g_m=1250\Omega$.

(b) - Attenzione che R1 ed R2 non sono trascurabili rispetto a β/g_m e che pertanto NON tutta la tensione fornita dai generatori di tensione esterni va effettivamente a pilotare le giunzioni dei due transistori. Il guadagno lineare (per piccoli segnali) si trova essere pari a $G=v_{u2}/(v_1-v_2)=55$.

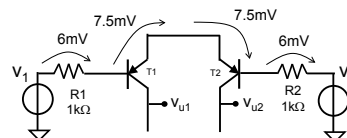
(c) – Quando si applica un segnale differenziale (v_1-v_2) positivo, vuol dire che v_1 sale e v_2 scende. Vuole anche dire che diminuisce la corrente in T1 ed aumenta la corrente in T2. Conseguentemente sale la tensione V_{u2} , con il rischio che T2 entri in saturazione. Questo è effettivamente il limite che si incontra per primo. Concentrandosi quindi sul transistor T2, scriviamo la relazione per non arrivare alla sua saturazione (massimo 0.5V in diretta per la giunzione tra Base e Collettore) immaginando inizialmente che il punto di Emettitore stia fisso :



$$V_{B2} + V_{B2} \cdot g_m R_3 = 1.5V$$

Essa formalizza il fatto che lo spostamento di V_{B2} (che so essere in giù) sommato allo spostamento di V_{u2} (che so essere in su) potrà al massimo essere pari a 1.5V, cioè all'attuale 1V di tensione inversa tra base e collettore più gli 0,5V che ancora posso dare prima che la giunzione diretta base-collettore superi i 0.5V. Il conto fornisce $V_{B2} = 7.5mV$.

Il corrispondente valore di segnale differenziale è quindi $v_1 - v_2 = 27mV$.



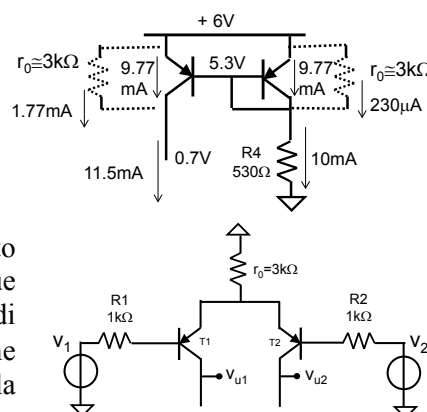
Poiché per segnali differenziali negativi l'analogo limite su T1 sarebbe molto più lasco in quanto V_{u1} starebbe quasi fisso in tensione, il valore trovato di 27mV costituisce il massimo applicabile per un segnale sinusoidale differenziale.

(d) – Se $V_A = 30V$, risulta $r_o = 3k\Omega$ e la corrente portata dal BJT T3 è pari a :

$$9.77mA + 5.3V/3k\Omega = 11.5mA.$$

In polarizzazione quindi $V_{u2} = -0.25V$.

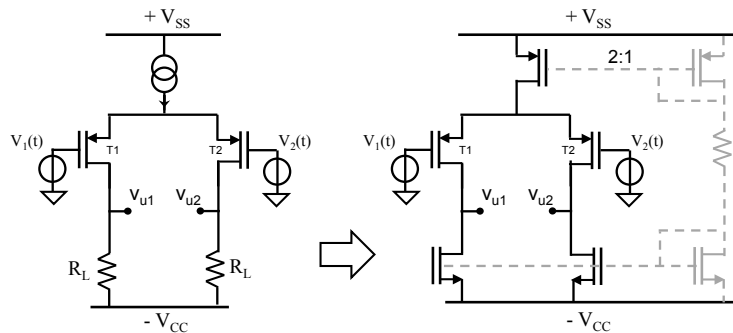
Quando in ingresso viene applicato $V_{CM} = 100mV$, la corrente nei due BJT varia di $i_{T1} = i_{T2} = V_{CM}/(4\Omega + 5\Omega + 6k\Omega)$ che determina uno sbilanciamento della tensione in uscita di 16.6mV.



NOTE AVANZATE di PROGETTO

Se volessimo ottenere un grande guadagno da uno stadio differenziale potremmo pensare di sostituire le due resistenze di carico R_L con un carico attivo realizzato con dei generatori di corrente. Quest'ultimo infatti avrebbe una resistenza di uscita elevata, limitata dalla r_0 dei MOSFET.

Una possibile semplice proposta è indicata a destra nella figura seguente.



Se ci pensate però, così facendo la resistenza di carico sarebbe alta sia per il segnale di modo Differenziale (realizzando quindi un elevato guadagno differenziale) sia per il segnale di modo Comune (realizzando quindi anche un elevato guadagno di modo comune), con pochi vantaggi al CMRR !

Come realizzare un carico adattivo che mostri alta resistenza per segnali differenziali e bassa resistenza per segnali di modo comune ?

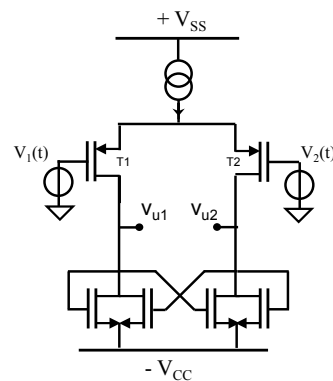
Una soluzione è quella proposta qui accanto.

Riuscireste a calcolare la resistenza di uscita su segnale differenziale ? ($r_0/2$)

Riuscireste a calcolare la resistenza di uscita su segnale di modo comune ? ($(1/g_m/2) \parallel (r_0/2)$)

Notate come il collegamento annidato faccia ricircolare la corrente all'interno dei due transistori di ogni ramo.

Questa raffinata soluzione è molto usata nei circuiti integrati anche perché molto compatta dal punto di vista dell'occupazione di area.



10.2.4 Circuiti con carico a specchio di corrente

Come visto, la corrente prodotta in uno stadio differenziale dipende da come si comanda la coppia di transistori e non da ciò che è collegato al loro Drain (Collettore), almeno fintanto che le resistenze r_0 di Drain (Collettore) dei transistori sono grandi. Ne segue che abbiamo grande libertà nella scelta del carico dello stadio e che possiamo pensare a soluzioni più articolate della semplice resistenza R_L come fatto nei circuiti appena visti.

Una proposta è ad esempio quella della Fig.10.6 dove al Drain dei due MOSFET è stato collegato uno specchio di corrente.

Dal punto di vista della **polarizzazione** (Fig.10.6b) dello stadio differenziale, lo specchio continua a preservare uguale corrente di Drain nei due transistori della coppia. L'aspetto interessante è che nella resistenza del carico, R_L , non passa corrente stazionaria e quindi ai suoi capi la tensione rimane nulla. Ciò implica che la tensione di Drain di T2 è pari al riferimento di tensione a cui è posta R_L , a massa nell'esempio della Fig.10.6.

Quando applichiamo un **segnale differenziale**, $v_1 = -v_2 = v_{diff}/2$, (Fig.10.7a) le correnti di Drain sono sempre date dalla (10.4) ma ora vengono entrambe indirizzate verso il carico, R_L :

$$i_u = g_m \cdot v_{diff} \quad (10.13)$$

Ne consegue che il guadagno differenziale (cioè il guadagno tra l'ingresso differenziale e l'unica uscita presente nel circuito) è ora pari a :

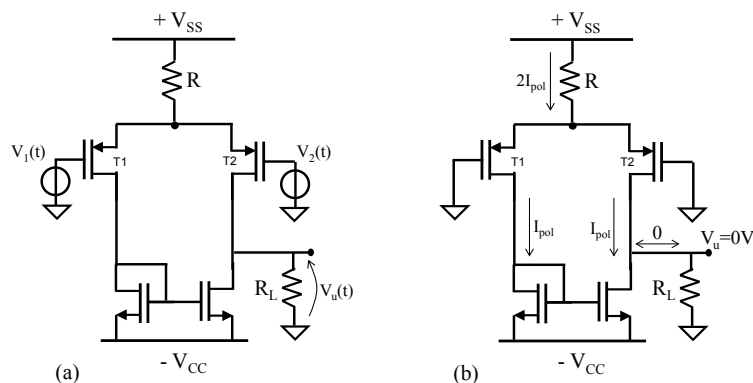


Fig. 10.6 a) Stadio differenziale con uno specchio di corrente sui Drain e carico R_L resistivo. Il circuito è inevitabilmente single-ended. b) Polarizzazione in cui si evidenzia l'assenza di corrente DC in R_L .

$$G_d = \frac{v_u}{v_1 - v_2} = g_m R_L \quad (10.14)$$

Rispetto al caso di uscita single-ended vista in Eq.10.7 il valore è doppio perché abbiamo recuperato la metà della corrente che prima andava persa !

Altrettanto interessante è il caso di un segnale di **ingresso di modo comune** (Fig.10.7b). Quando $v_1=v_2=v_{cm}$ infatti la corrente indirizzata al carico R_L è nulla grazie alla presenza dello specchio e quindi la tensione ai suoi capi non si sposta mai. Il guadagno invece di essere dato dalla (10.11) è ora rigorosamente nullo:

$$G = \frac{v_u}{v_{cm}} = 0 \quad (10.15)$$

Per i vantaggi appena visti di un migliore guadagno differenziale e di un'ottimo bilanciamento della polarizzazione in modo da migliorare la reiezione del modo comune, lo specchio di corrente come carico attivo (cioè con un componente attivo come il transistor invece di un componente passivo come una resistenza) è molto usato nei circuiti differenziali integrati.

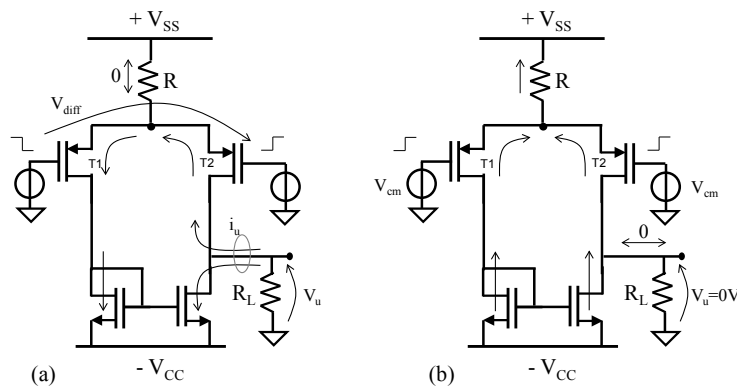
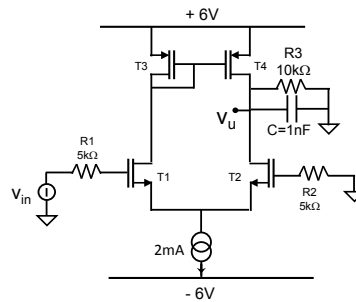
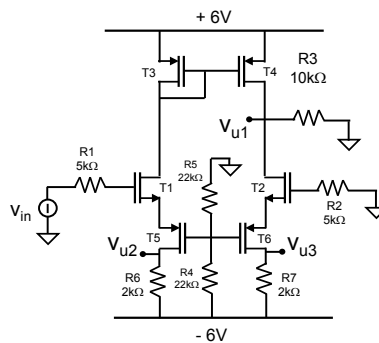


Fig. 10.7 a) Visualizzazione della risposta ad un segnale differenziale; b) Visualizzazione della risposta ad un segnale di modo comune.

- E10.6** Si consideri il circuito seguente a sinistra in cui i MOSFETs abbiano tutti gli stessi parametri: $|V_T|=1V$, $k=4mA/V^2$ e $V_a=\infty$.
- Calcolare il valore della tensione di uscita V_u in assenza di segnale.
 - Tracciare il diagramma di Bode quotato del modulo e della fase del guadagno di tensione $G(s)=V_u(s)/V_{in}(s)$.
 - Calcolare la massima escursione positiva e negativa dell'uscita.



- E10.7** Modificato il circuito dell'esercizio precedente come nello schema seguente, calcolare l'espressione ed il valore dei seguenti 3 guadagni: $G1=V_{u1}/V_{in}$, $G2=V_{u2}/V_{in}$ e $G3=V_{u3}/V_{in}$. I MOSFETs abbiano tutti gli stessi parametri: $|V_T|=1V$, $k=4mA/V^2$ e $V_a=\infty$.



OTA, Operational Transconductance Amplifier

Il circuito differenziale con il carico attivo e l'uscita di corrente (senza cioè la resistenza R_L) è anche molto usato come amplificatore a transconduttanza. Un tale circuito, riproposto nella Fig.10.8, è chiamato **OTA**, **Operational Transconductance Amplifier**. Il valore di transconduttanza è proprio dato dalla (10.13). Esso è caratterizzato da un'alta impedenza di ingresso, da un'alta impedenza di uscita e da una alta transconduttanza facilmente modificabile cambiando la polarizzazione dei due transistori tramite la corrente di coda I .

Rispetto ad un semplice Source a massa (che è anch'esso un "transconductance amplifier"), l'OTA ha il vantaggio che la tensione DC dell'ingresso può essere scelta a piacere. L'esercizio E10.5 mostra una sua applicazione interessante.

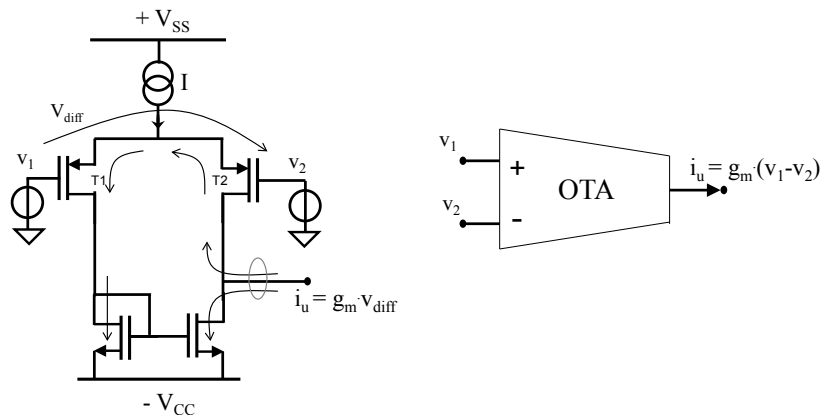
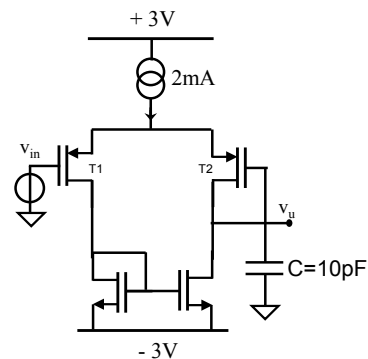


Fig. 10.8 Realizzazione di un OTA (Operational Transconductance Amplifier) con uno stadio differenziale e carico attivo a specchio. L'informazione importante è contenuta nella corrente di uscita, che bisogna immaginare inviata ad un carico che la accolga, tipicamente a bassa impedenza.

E10.8 Considerare il seguente circuito in cui i MOSFETs abbiano $|V_T|=0.6V$, $|k|=1mA/V^2$ e $r_0=\infty$ e l'uscita sia collegata con il secondo ingresso.

a) Calcolare la tensione DC della uscita.

b) Calcolare il guadagno $G(s)=v_u(s)/v_{in}(s)$ e disegnarne i diagrammi quotati di Bode.



a) I due transistori T1 e T2 sono costretti dallo specchio a portare la stessa corrente perché non vi sono altri percorsi possibili per la corrente. Ne segue che l'uscita si porta allo stesso potenziale dell'ingresso, $V_u=0V$, e che i MOSFET hanno $g_m=2mA/V$.

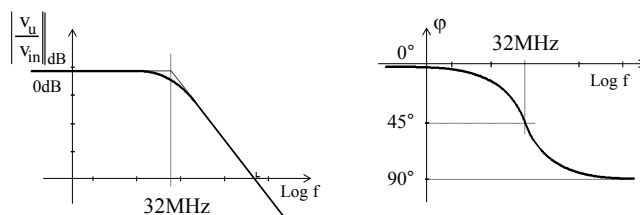
b) Facendo il bilancio al nodo di uscita

$$(v_{in} - v_u) \cdot g_m \cdot \frac{1}{sC} = v_u$$

si ottiene il seguente interessante risultato:

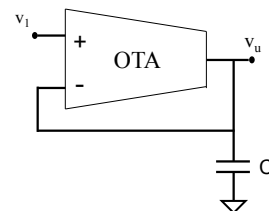
$$\frac{v_u(s)}{v_{in}(s)} = \frac{g_m/sC}{1 + g_m/sC} = \frac{1}{1 + sC \frac{1}{g_m}}$$

i cui diagrammi di Bode sono i seguenti:



Il circuito quindi realizza una funzione di trasferimento tipica di un filtro passa basso senza però usare alcun resistore ! Notate che basterebbe cambiare la corrente del generatore di coda, ad esempio da 2mA a 200μA, per modificare la banda del filtro e portarla da circa 32MHz a circa 10MHz.

Questo genere di circuiti è spesso chiamato con il termine di “filtri g_m -C” e fanno uso di OTA secondo lo schema compatto seguente:



10.2.5 Circuiti differenziali con ingressi a diverse impedenze

Il circuito della Fig.10.9 è una possibile declinazione pratica dell'idea espressa nella Fig.10.1 di destra in cui si abbiano due ingressi con impedenze diverse. Supponiamo che i transistori abbiano la stessa I_0 e siano polarizzati con la stessa corrente in modo che abbiano la tensione DC dei due ingressi allo stesso valore.

Applichiamo al circuito un **segnale differenziale** $v_1 = -v_2 = v_{diff}/2$ e calcoliamo la corrente sul ramo di uscita (Fig.10.9a):

$$\begin{cases} i_{c1} = v_{eb1} \cdot g_m \\ \frac{v_{diff}}{\frac{\beta}{g_{m1}} + \frac{1}{g_{m2}}} \cdot \frac{\beta}{g_{m1}} = v_{eb1} \end{cases} \quad (10.16)$$

Da cui si ottiene :

$$v_{eb1} = v_{diff} \frac{\beta}{\beta + 1} \quad (10.17)$$

Il risultato ci conferma che, se i transistori hanno un β sufficientemente alto, il transistor T2 si comporta effettivamente da Emitter Follower e trasferisce quasi invariato il segnale di tensione v_2 al nodo intermedio v_B . Così facendo, quasi tutta la tensione applicata, v_{diff} , viene a cadere ai capi del transistor T1 e ne comanda la corrente di collettore (quest'ultima fornita dal generatore di tensione esterno v_1).

Il circuito della Fig.10.9 ha inevitabilmente una sola uscita e presenta un elevato guadagno differenziale pari a :

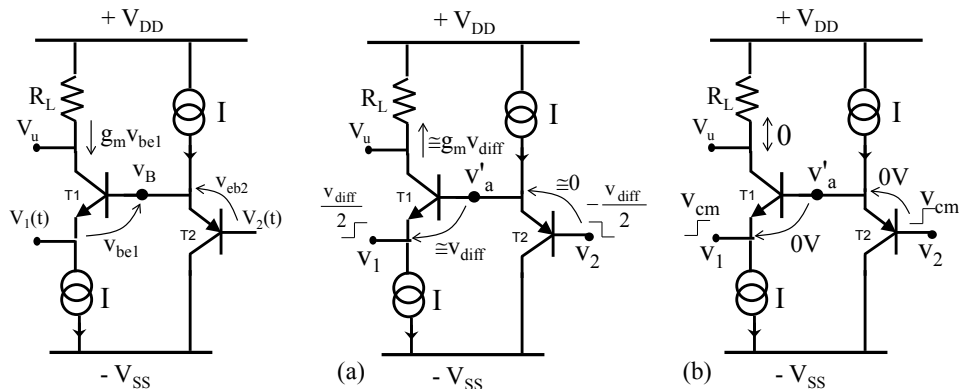


Fig. 10.9 *Esempio di circuito a due ingressi con impedenze diverse. a) Risposta ad un segnale differenziale, b) risposta ad un segnale di modo comune.*

$$G_d = \frac{v_u}{v_{diff}} = \frac{\beta}{\beta + 1} g_m \cdot R_L \quad (10.18)$$

Se all'ingresso fosse applicato un **segnale di modo comune**, $v_1=v_2=v_{cm}$ la corrente attivata sarebbe nulla e quindi anche il guadagno:

$$G_{cm} = \frac{v_u}{v_{cm}} = 0 \quad (10.19)$$

La Fig.10.10 mostra due possibili evoluzioni dello schema circuitale appena visto, volte ad avere due uscite. A causa della impedenza nulla dei due generatori esterni di segnale, v_1 e v_2 , le due metà del circuito, quella superiore e quella inferiore, sono indipendenti tra loro ed il guadagno differenziale del circuito risulterà pari a

$$G_{diff} = \frac{v_{u1} - v_{u2}}{v_1 - v_2} = 2 \frac{\beta}{\beta + 1} g_m \cdot R_L \quad (10.20)$$

I due circuiti della Fig.10.10 differiscono solamente per la sostituzione dei due follower a destra (ognuno avente bisogno di un collegamento all'alimentazione) con una coppia di diodi posti in serie.

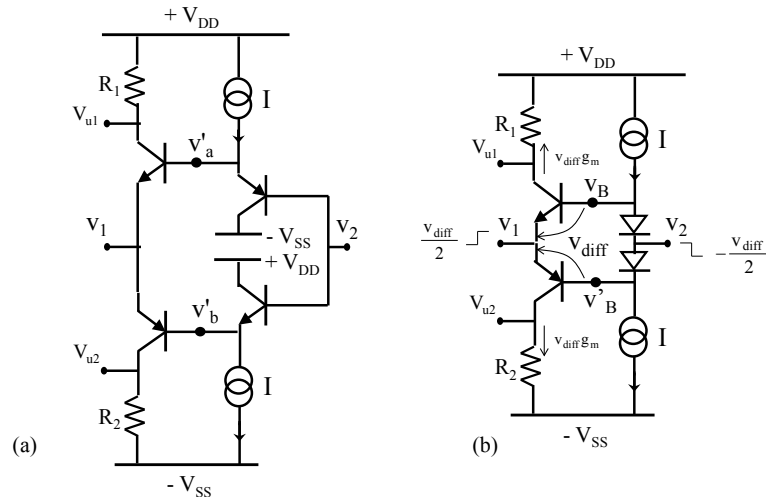


Fig. 10.10 Esempi di circuiti a due ingressi usati negli amplificatori a retroazione di corrente, caratterizzati da un ingresso a bassa impedenza (v_1) e dall'altro ad alta impedenza.

10.3 IMPEDENZE DI INGRESSO DI UN CIRCUITO A DUE INGRESSI

Il calcolo dell'impedenza di un nodo di un circuito risponde all'esigenza pratica di conoscere quanta corrente quel nodo assorbe nel momento in cui il suo potenziale viene variato. Nel caso dei circuiti a due ingressi l'impedenza di ingresso dipende non solo dalla topologia del circuito ma anche dalla fase relativa dei due segnali presenti. Infatti, a seconda del segnale contemporaneamente presente nell'altro ingresso, se in fase (impedenza di modo comune) o in controfase (impedenza differenziale), cambia la quantità di corrente circolante nei transistori dello stadio e conseguentemente cambia la corrente fornita dall'esterno. Questo si riflette nella impedenza di ingresso del circuito.

10.3.1 Circuiti a MOSFET

Se il circuito differenziale fa uso di MOSFETs ed i due morsetti di ingresso sono coincidenti con i Gate dei transistori, la resistenza di ingresso della coppia è ovviamente infinita. L'impedenza è quindi puramente capacitiva sia che vengano applicati segnali differenziali che di modo comune. Questa caratteristica viene ampiamente utilizzata per costruire OpAmp che non assorbano corrente da alcuno dei due ingressi.

La eventuale presenza di un partitore resistivo tra il Gate e le alimentazioni per definire il potenziale DC del Gate (Fig.10.11) aggiunge un percorso in parallelo e quindi riduce la resistenza totale vista da ognuno dei generatori di segnale al parallelo delle due resistenze:

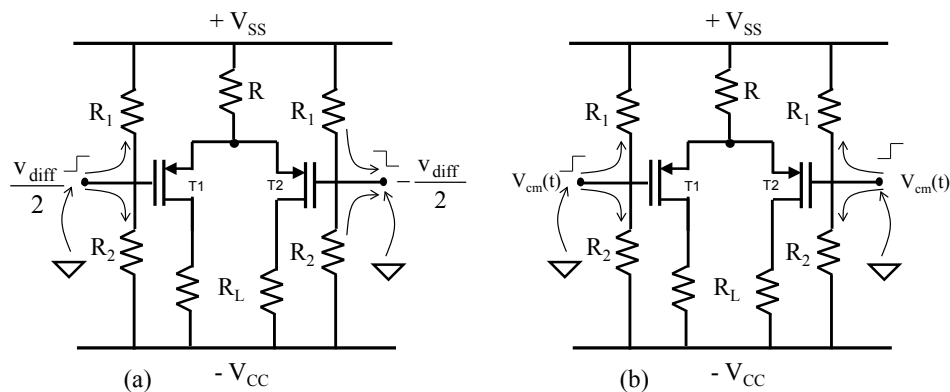


Fig. 10.11 Visualizzazione delle correnti richieste dai nodi di ingresso del circuito nel caso di segnale differenziale (a) e di modo comune (b).

$$r_{in} = \frac{v_1}{i_1} = \frac{v_2}{i_2} = R_1 \parallel R_2$$

Si faccia attenzione che se il segnale differenziale provenisse da un sensore direttamente collegato ai due ingressi, come nella Fig.10.12, allora la corrente che il sensore deve fornire per poter applicare una tensione v_{diff} sarebbe data da:

$$i = \frac{v_{diff}}{2 \cdot (R_1 \parallel R_2)} \quad \text{da cui si ottiene} \quad r_{in} = \frac{v_{diff}}{i} = 2 \cdot (R_1 \parallel R_2)$$

perché la corrente deve passare attraverso entrambi i partitori prima di chiudersi in v_{diff} . Uno spostamento comune dei due ingressi, dovuto ad esempio ad interferenze elettromagnetiche con l'esterno, richiede invece che dall'esterno arrivi una corrente pari a :

$$i_{cm} = \frac{v_{cm}}{(R_1 \parallel R_2)/2}$$

cioè la resistenza è il parallelo tra le resistenze di polarizzazione nei due rami. Il sensore quindi deve fornire correnti diverse a seconda che stia trasmettendo segnale utile o disturbi comuni ai due ingressi.

Diverso è la situazione nei circuiti ad ingressi a differente impedenza del tipo mostrato nella Fig.10.13. Quando viene applicato un **segnale differenziale** di tensione, l'impedenza mostrata dal morsetto "1" è pari a :

$$r_{in1} = \frac{v_{diff}/2}{2g_m \cdot v_{diff}} = \frac{1}{4} \cdot \frac{1}{g_m}$$

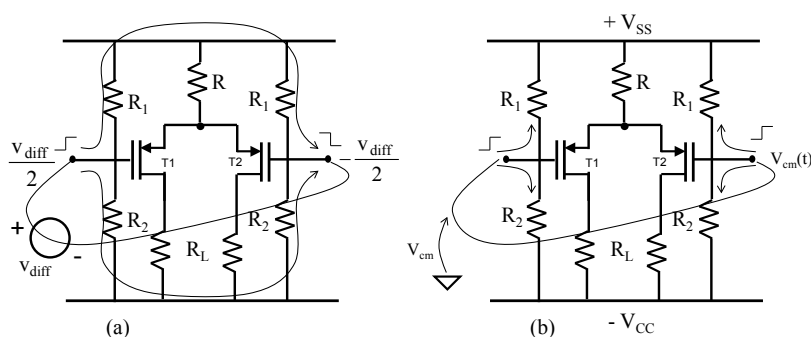
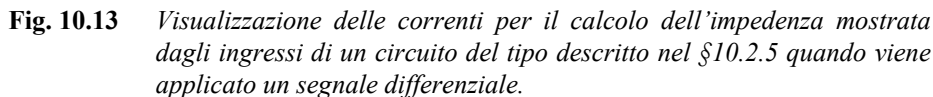


Fig. 10.12 Visualizzazione delle correnti richieste dai nodi di ingresso nel caso in cui vi sia collegato un sensore che fornisce un segnale differenziale direttamente alle sue uscite, senza alcun riferimento a massa.



10.3.2 Circuiti a BJT

$$r_{in1} = \frac{\beta}{g_m}$$
$$r_{in1} = \frac{\beta}{g_m} \|(R_1 \| R_2) \quad (10.21)$$

Si noti che grazie al segnale differenziale, la eventuale resistenza di coda R non verrebbe vista dall'ingresso perché il potenziale del punto tra i due Emettitori

continuerebbe a rimanere fisso e non si deve fornire alcuna corrente a R. Purtroppo la resistenza (10.21) mostrata da ogni ingresso quando il segnale è differenziale risulta essere bassa.

Lo stadio della Fig.10.14 permette di calcolare facilmente anche la resistenza di ingresso dello stadio differenziale su un di segnale di modo comune, che è detta **resistenza di ingresso di modo comune**. Poichè entrambe le Basi sono alimentate dal generatore di modo comune, la resistenza manifestata dallo stadio differenziale in questa configurazione è data da

$$r_{cm} = \frac{v_{cm}}{i_{in}} = \frac{1}{2} \left(\frac{\beta}{g_m} + 2\beta R_e \right) \parallel \frac{R_{34}}{2} \quad (10.22)$$

Naturalmente, se il generatore di corrente di coda fosse ideale ($r_0=\infty$) l'impedenza sarebbe infinita perché le correnti non variano e quindi il rifornimento dall'esterno è nullo.

Per aumentare la resistenza di ingresso di un circuito differenziale utilizzando BJT sono state proposte alternative alla topologia fin qui vista. In pratica, come ben sappiamo, bisognerebbe degenerare il transistor, ma così si diminuisce proporzionalmente il guadagno di segnale. Una proposta storica è quella mostrata nella Fig. 10.15, che riprende lo stadio di ingresso di uno degli OpAmp più noti mai realizzati, il $\mu A741$. Il doppio transistor in cascata su ogni ingresso funge

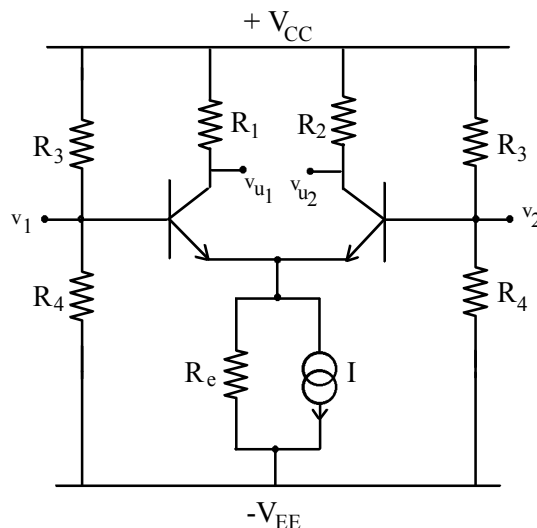


Fig. 10.14 Stadio differenziale con un generatore di corrente reale.

ancora da “Emettitore a massa” su segnale differenziale assicurando una buona transconduttanza locale dello stadio. Infatti, su segnale differenziale il punto Y tenderà a stare fisso in tensione e la tensione v_{diff} applicata all'esterno si ripartirà (in parti all'incirca uguali) su tutte le v_{be} dei 4 transistori come indicato nella figura. Questo produce una corrente di segnale su ogni ramo pari a

$$i = \frac{v_{\text{diff}}}{4} g_m$$

che si raddoppia all'uscita a valle dello specchio.

L'impedenza vista da ogni singolo ingresso quando viene applicato un segnale differenziale vale:

$$Z_{\text{diff}} = \frac{v_{\text{diff}}/2}{i_1} = 2 \frac{\beta}{g_m}$$

Da notare che su segnale di modo comune il guadagno è virtualmente infinito sia per la presenza del generatore di corrente in Y sia per la presenza dello specchio sul carico che assorbe l'eventuale residuo di corrente CM circolante evitando che fluisca nel carico a valle. Anche l'impedenza di ingresso per un segnale di Modo Comune assume un valore virtualmente infinito.

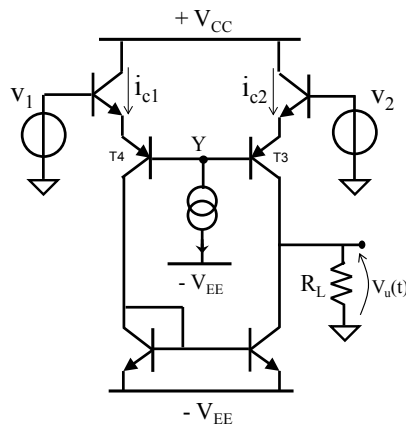
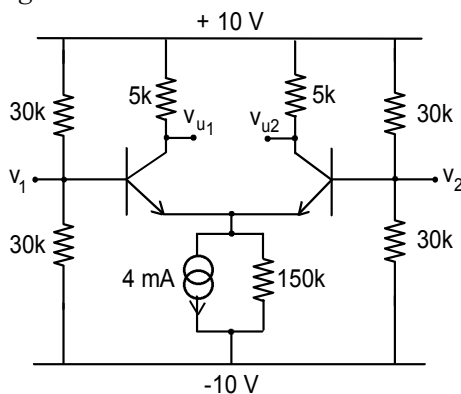


Fig. 10.15 Stadio differenziale a BJT simile a quello dell'amplificatore operazionale $\mu A741$.

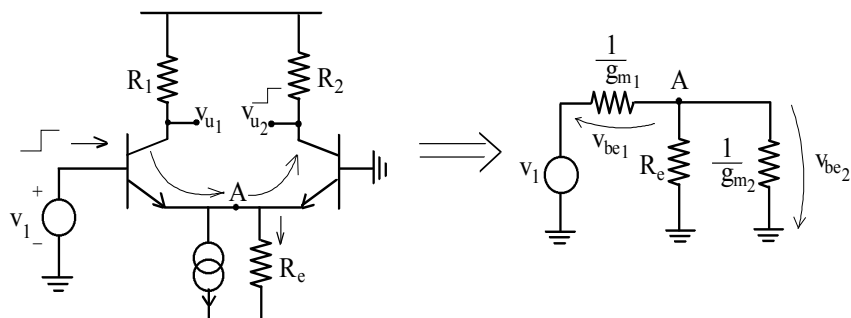
- E10.9** Si consideri il seguente stadio differenziale ($\beta=200$).
- Calcolare il guadagno di modo comune e di modo differenziale.
 - Calcolare i valori delle resistenze di ingresso, sia per segnali di modo comune che differenziali, del solo stadio a transistor, senza considerare le resistenze di polarizzazione delle Basi.
 - Commentare l'influenza di queste ultime sulla resistenza totale ai morsetti di ingresso dello stadio.



[(a) $G_d=-400$, $G_{cm}=-0.017$; (b) $R_d=5k\Omega$, $R_{cm}=30M\Omega$]

- E10.10** Calcolare il trasferimento v_{u2}/v_1 dello stadio differenziale dell'esercizio precedente, in cui alla Base di T_1 è applicato un segnale di tensione v_1 , mentre la Base di T_2 è a massa. Valutare di quanto varia il potenziale del punto tra i due Emettitori

Innanzitutto si deve valutare quale è la frazione del segnale v_1 applicato all'ingresso che si riflette tra Base ed Elettore di T_2 . Questa, infatti, attraverso la transconduttanza del transistor ($g_{m2}=80mA/V$), determina la variazione della corrente sul carico di $5k\Omega$ e quindi v_{u2} . A questo scopo è utile porsi nel punto A indicato nella figura seguente e calcolare l'equivalente Thevenin dei rami del circuito verso il generatore di segnale e verso T_2 . Si perviene così al seguente circuito



Giacchè $1/g_{m2}=12.5\Omega \ll R_e=150k\Omega$ ed i due transistori sono attraversati dalla stessa corrente di polarizzazione, si ottiene $v_{be2}=-v_1/2$. La variazione del potenziale del punto tra i due Emettitori è quindi pari a $v_1/2$, metà del segnale applicato all'ingresso. La diminuzione di V_{be2} causa una diminuzione della corrente totale circolante in T_2 , rappresentata nella figura da un segnale di corrente che *risale* lungo il transistorore. La variazione di potenziale del nodo d'uscita è quindi

$$v_{u2} = \frac{v_1}{2} g_m R_2$$

L'amplificatore è non invertente con guadagno pari a 200.

Si noti come se fosse la Base di T_1 connessa a massa e si applicasse a T_2 un segnale $v_2=-v_1$, si troverebbe una variazione del potenziale del punto tra i due Emettitori pari a $-v_1/2$. Quindi se si applicassero contemporaneamente ai nodi 1 e 2 i due segnali v_1 e $v_2=-v_1$, ovvero il segnale differenziale $v_d=2v_1$, il potenziale del punto A non cambierebbe. Esso, sul segnale, sarebbe una massa, in accordo a quanto già visto precedentemente.

E10.11 Si supponga di aver montato per errore il circuito dell'esercizio E5.3 utilizzando due transistori bipolari differenti, uno di area 10 volte più grande dell'altro (e che quindi a pari V_{be} ha una corrente 10 volte più intensa).

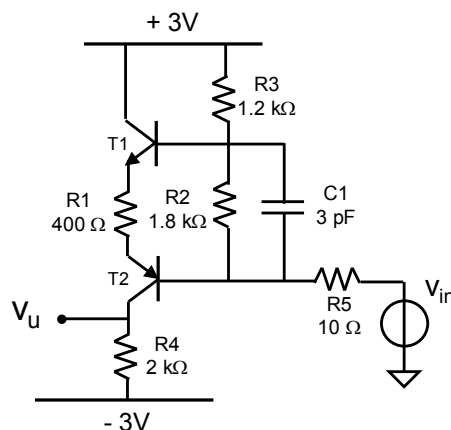
- Calcolare il nuovo guadagno differenziale e la tensione di offset di ingresso in questa situazione.
- Calcolare l'entità del segnale differenziale in uscita ($v_{u1}-v_{u2}$) generato da un segnale di modo comune in ingresso di 1V.

(a) - Scrivendo il bilancio di correnti al nodo di Emettitore, si trova $I_1=91\mu A$ e $I_2=909\mu A$, che determinano $V_{u1}=14.1V$ e $V_{u2}=5.9V$. Il nuovo guadagno differenziale vale $G_d=-66.1$ e $v_{off}=62mV$.

(b) - $v_{u1}-v_{u2}=571mV$.

E10.12 Il circuito accanto utilizza BJT aventi $\beta=600$ e $V_a=\infty$ (Please consider the circuit shown on the right whose BJTs have $\beta=600$ and $V_a=\infty$):

- Calcolare la tensione dell'uscita V_u in assenza di segnale. (Find V_u when no signal is applied)
- Calcolare il guadagno del circuito a bassa frequenza, $G(0)$ (Find the voltage gain of the circuit $G(0)$ at low frequency)
- Considerando anche la capacità $C1=3\text{pF}$ in parallelo ad $R2$, disegnare in un grafico quotato il diagramma di Bode del modulo e della fase del guadagno $G(s)=v_u(s)/v_{in}(s)$. (Find the voltage gain of the circuit $G(s)=v_u(s)/v_{in}(s)$ when the capacitance $C1$ is present and draw its Bode plots)
- Disegnare l'andamento nel tempo della tensione all'uscita, $V_u(t)$, a fronte di un gradino di tensione all'ingresso di $V_{in}=20\text{mV}$. (Draw the time evolution of the output voltage when a voltage step $V_{in}=20\text{mV}$ is applied to the input)
- Calcolare la massima ampiezza $V_{in|\text{max}}$ di una sinusoide a $f=1\text{kHz}$ applicabile all'ingresso del circuito (Find the maximum amplitude of a voltage sinusoid at $f=1\text{kHz}$ applied to the input)



(a) - $V_u = -1\text{V}$

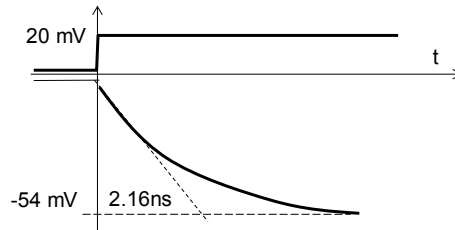
(b) – Il circuito ha di fatto due ingressi. Infatti quando applichiamo v_{in} andiamo a modificare sia la base di T2 ($v_{b2} \cong v_{in}$) sia la base di T1. Quest'ultima si muove per effetto del partitore dato da R2 (con in parallelo $(\beta/g_{m1} + \beta R1 + \beta/g_{m2})$ molto grande e quindi trascurabile) ed R3. Il segnale di comando tra le due basi dei due BJT è quindi $0.6v_{in}$. Pertanto:

$$v_u = - \frac{0.6 \cdot v_{in}}{\frac{1}{g_{m1}} + R1 + \frac{1}{g_{m2}}} \cdot R4$$

Da cui si ottiene $G=-2.66$.

(c) – Si noti che ad alta frequenza le due basi dei due transistori si muoverebbero insieme (in modo comune) così da non modificare i comandi dei BJT e quindi non produrre correnti in uscita. Quindi $G(\infty)=0$. Il polo è a $f=73\text{MHz}$ ($\tau=2.16\text{ns}$).

(d) –



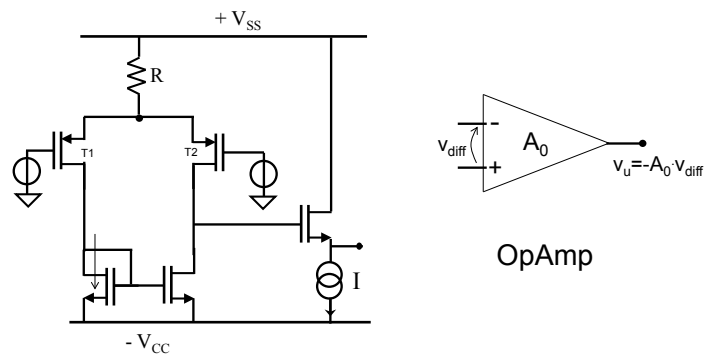
(e) – Per segnali v_{in} negativi, la corrente nei transistori aumenta perché si aumenta il comando su di essi, e quindi la tensione dell'uscita sale. Essendo $V_{in}=0V$ e $V_u=-1V$ e ricordando che posso accettare che il collettore salga sopra alla base di 0.5V (equivalente a dire che accetto che la giunzione base collettore vada in diretta ma non per più di 0.5V), posso dire che :

$$v_{in} + 2.66 \cdot v_{in} = 1.5V$$

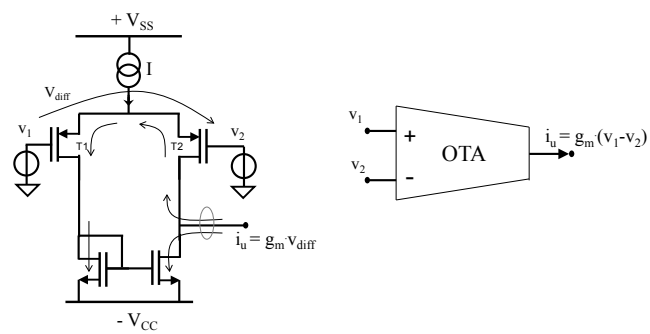
che fornisce $v_{in|neg}=405mV$.

Per segnali v_{in} positivi, la corrente nei transistori diminuisce. Essa viene azzerata quando $V_{be}=0$, e quindi quando $v_{in|pos}=+3V$.

TIPOLOGIE DI CIRCUITI A DUE INGRESSI



CFA



10.4 DISTORSIONE ARMONICA IN UN CIRCUITO DIFFERENZIALE

Diversamente da quanto supposto fino ad ora, quando si applica un segnale differenziale all'ingresso di una coppia differenziale tradizionale come quella della Fig.10.16, **NON** è vero che il nodo di Source (Emettitore) stia fisso in tensione. Infatti, poichè la curva caratteristica del transistor è non lineare, se le due variazioni v_{gs} di T1 e T2 fossero uguali e contrarie nei due transistori (come fino ad ora ipotizzato), le variazioni delle corrispondenti correnti sarebbero necessariamente diverse: l'aumento di corrente di T1 (nell'ipotesi della figura di v_1 positiva) sarebbe maggiore della diminuzione di corrente di T2. Poiché ciò non può avvenire a causa del vincolo imposto da I_{RIF} , ne consegue che il circuito si riadatta spostando il punto di Source (Emettitore), v_s , in modo che le due tensioni di comando dei due transistori siano diverse quanto basta per eguagliare le corrispondenti variazioni di corrente. In particolare il segnale v_{gs1} (che fa aumentare la portata di corrente di T1) dovrà essere più piccolo di v_{gs2} (che invece fa diminuire la portata di corrente di T2) e quindi il punto di Source si dovrà spostare in "su" verso v_1 .

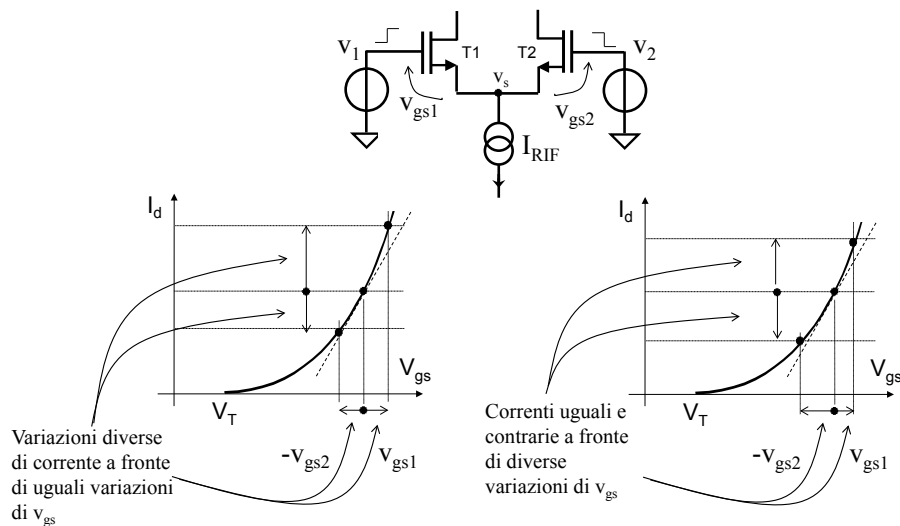


Fig. 10.16 Schema per il calcolo della distorsione armonica di un circuito differenziale classico. Se le variazioni v_{gs} dei due transistori fossero uguali e contrarie, le variazioni di corrente sarebbero diverse in entità. Ciò è escluso da I_{RIF} . Pertanto v_E è costretto a muoversi per avere v_{gs} differenti che producano correnti uguali e contrarie.

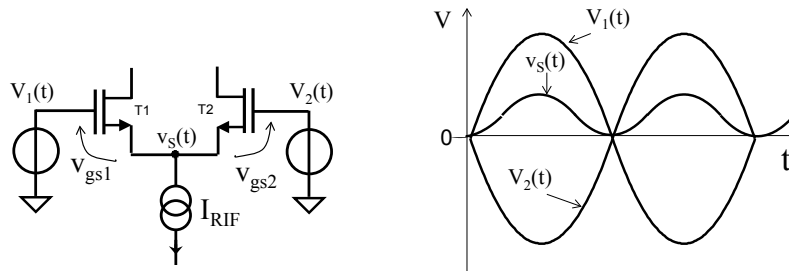


Fig. 10.17 Andamento nel tempo del punto di Source a frequenza doppia del segnale differenziale sinusoidale applicato all'ingresso.

Appurato che il punto di Source (Emettitore) non sta fermo in tensione su segnale differenziale ma si sposta seguendo il segnale esterno nella direzione del segnale esterno che tende ad aumentare il comando del transistor (nell'esempio in su), possiamo intuire le seguenti due considerazioni:

- i) ci aspettiamo che la *distorsione* dello stadio differenziale sia “piccola”. Infatti, rispetto ad un Source a massa comandato da $v_{diff}/2$, il comando del transistor nel differenziale è minore.
- ii) nel caso in cui il segnale all'ingresso sia una sinusoide, il punto di Source *si muoverà a frequenza doppia*. Infatti, il Source dovrà muoversi verso il Gate due volte in ogni periodo, prima verso v_1 e poi verso v_2 , in modo da contrastare sempre l'aumento del comando del transistor (Fig.10.17).
- iii) ci aspettiamo che il segnale di uscita sia simmetrico: la semionda positiva del segnale di uscita, ancorché distorta rispetto ad una sinusoide ideale, non potrà che essere uguale e contraria alla semionda negativa. Pertanto nel segnale di uscita ci aspettiamo che siano *presenti solo armoniche dispari* (quelle che mantengono il segno e quindi sono simmetriche rispetto alla linea di zero) e non siano presenti armoniche pari (quelle che portano tutto ad essere un valore positivo indipendentemente dal segno originario, e che quindi tendono a traslare tutta una forma d'onda rispetto alla linea di zero)

10.4.1 Circuiti a MOSFET simmetrici

Calcoliamo in dettaglio il valore di distorsione armonica (HD) della coppia di transistori della Fig.10.16. Supponiamo che i due transistori siano uguali ($V_{T1}=V_{T2}$ e $k_1=k_2$) e ricordiamo la relazione del MOSFET data da $I=k(V_{gs}-V_T)^2$ e che $I_1+I_2=I_{RIF}$.

Il punto di partenza è il bilancio di tensioni sulla maglia che comprende i due transistori ed i due generatori:

$$v_1 - v_{gs1} + v_{gs2} - v_2 = 0 \quad (10.23)$$

che può essere riscritta come :

$$v_1 - \sqrt{\frac{I_1}{k_1}} - V_{T1} + \sqrt{\frac{I_2}{k_2}} + V_{T2} - v_2 = 0 \quad v_1 - \frac{\sqrt{I_1}}{\sqrt{k}} + \frac{\sqrt{I_2}}{\sqrt{k}} - v_2 = 0$$

ottenendo:

$$\sqrt{k} \cdot (v_1 - v_2) = \sqrt{I_1} - \sqrt{I_2} = \sqrt{I_1} - \sqrt{I_{RIF} - I_1}$$

Ne faccio il quadrato:

$$k \cdot (v_1 - v_2)^2 = I_1 + I_{RIF} - I_1 - 2\sqrt{I_1(I_{RIF} - I_1)} \Rightarrow k \cdot (v_1 - v_2)^2 - I_{RIF} = -2\sqrt{I_1 I_{RIF} - I_1^2}$$

Di quest'ultima faccio ancora il quadrato:

$$k^2 \cdot (v_1 - v_2)^4 + I_{RIF}^2 - 2I_{RIF}k \cdot (v_1 - v_2)^2 = 4I_1 I_{RIF} - 4I_1^2$$

Ho così una equazione di secondo grado nella incognita I_1 funzione della tensione di comando, $v_1 - v_2$, che si sta applicando al circuito del tipo

$$4I_1^2 - 4I_1 I_{RIF} + c = 0$$

le cui soluzioni sono:

$$I_1 = \frac{4I_{RIF} \pm \sqrt{16 \cdot I_{RIF}^2 - 16 \cdot [k^2 \cdot (v_1 - v_2)^4 + I_{RIF}^2 - 2I_{RIF}k \cdot (v_1 - v_2)^2]}}{8}$$

Semplificando si ottiene

$$I_1 = \frac{1}{2}I_{RIF} \pm \frac{1}{2}(v_1 - v_2) \cdot \sqrt{2 \cdot k \cdot I_{RIF} - k^2(v_1 - v_2)^2} \quad (10.24)$$

Ricordando lo sviluppo binomiale :

$$(1 + X)^\alpha = 1 + \alpha X + \frac{\alpha(\alpha-1)}{2!} X^2 + \frac{\alpha(\alpha-1)(\alpha-2)}{3!} X^3 + \dots$$

conviene riscrivere la (10.24) nella seguente forma:

$$I_1 = \frac{1}{2}I_{RIF} \pm \frac{1}{2}(v_1 - v_2) \cdot \sqrt{2 \cdot k \cdot I_{RIF}} \left(1 - \frac{k^2(v_1 - v_2)^2}{2 \cdot k \cdot I_{RIF}} \right)^{1/2}$$

così da poterla sviluppare come

$$I_1 = \frac{1}{2} I_{RIF} \pm \frac{1}{2} (v_1 - v_2) \cdot \sqrt{2 \cdot k \cdot I_{RIF}} \cdot \left[1 - \frac{k(v_1 - v_2)^2}{4 \cdot I_{RIF}} - \frac{k^2 (v_1 - v_2)^4}{32 \cdot I_{RIF}^2} + \dots \right]$$

La corrente totale presente nel ramo di sinistra (T1) della coppia differenziale può così essere descritta dalla seguente espressione finale:

$$I_1 = \frac{1}{2} I_{RIF} \pm \frac{1}{2} (v_1 - v_2) \cdot \sqrt{2 \cdot k \cdot I_{RIF}} \mp \frac{k \sqrt{2k} (v_1 - v_2)^3}{8 \sqrt{I_{RIF}}} \mp \dots \quad (10.25)$$

dove:

- i) il primo termine rappresenta la corrente di polarizzazione di T1, pari a metà della corrente del generatore di coda dello stadio differenziale;
- ii) il secondo termine rappresenta la ben nota risposta lineare di T1, pari a

$$i_1 = g_m \cdot v_{gs} = 2\sqrt{k} \sqrt{\frac{I_{RIF}}{2}} \cdot \frac{(v_1 - v_2)}{2}$$
- iii) il terzo termine rappresenta la componente in eccesso rispetto alla risposta lineare e quantifica la distorsione introdotta dalla coppia differenziale. Si noti che questo termine è una potenza cubica del segnale applicato all'ingresso, essendo nulla invece la potenza quadratica.

Ne consegue che, in analogia con quanto visto nel Cap.5 per gli stadi ad un transistor, possiamo introdurre i seguenti indicatori della non-linearità:

$$\varepsilon'' = \frac{\text{Ampiezza ter min e quadratico}}{\text{Ampiezza fondamentale}} = 0$$

$$\varepsilon''' = \frac{\text{Ampiezza ter min e cubico}}{\text{Ampiezza fondamentale}} \cong (v_1 - v_2)^2 \cdot \frac{k}{4I_{RIF}} = \left(\frac{v_1 - v_2}{2 \cdot V_{OD}} \right)^2 \cdot \frac{1}{2} = \left(\frac{v_{gs}}{2 \cdot V_{OD}} \right)^2 \cdot 2 \quad (10.26)$$

Come anticipato all'inizio del paragrafo, concludiamo che *lo stadio differenziale produce una distorsione ridotta rispetto all'equivalente stadio Source a massa*.

All'ingresso di uno stadio differenziale possiamo pensare quindi di applicare un segnale di tensione molto elevato a parità di non-linearità prodotta. Ad esempio se si volesse mantenere $\varepsilon < 1\%$ in un amplificatore Source a massa avente una tensione di overdrive $V_{OD}=1V$, il massimo segnale sarebbe di $v_{in}=v_{gs}=20mV$ mentre in uno stadio differenziale il massimo segnale sarebbe $(v_1-v_2)=280mV$, vale a dire dell'ordine di $v_{gs}=140mV$ ad ogni transistor !

DISTORSIONE DI 3° ARMONICA

Ricordiamoci che $(\sin x)^3 = \frac{1}{4}(3 \cdot \sin x - \sin 3x)$

Se all'ingresso della coppia differenziale del tipo della Fig.10.17 applicassimo una sinusoide pura, alla sua uscita otterremmo le armoniche con le seguenti ampiezze:

$$1^\circ \text{ armonica : } +\frac{1}{2}(v_1 - v_2) \cdot \sqrt{2 \cdot k \cdot I_{RIF}} - \frac{k\sqrt{2k}(v_1 - v_2)^3}{8\sqrt{I_{RIF}}} \cdot \frac{3}{4} \quad (10.27)$$

$$3^\circ \text{ armonica : } +\frac{k\sqrt{2k}(v_1 - v_2)^3}{8\sqrt{I_{RIF}}} \cdot \frac{1}{4} \quad (10.28)$$

La distorsione di 3° armonica, HD_3 , è quindi data dal rapporto tra queste due espressioni. Quando è possibile trascurare il 2° termine della 1° armonica (cioè avviene quando $V_{OD} > 1$), una buona stima di HD_3 è la seguente:

$$HD_3 \cong \left(\frac{v_1 - v_2}{2V_{OD}} \right)^2 \frac{1}{8} \cong \frac{\varepsilon'''}{4} \quad (10.29)$$

L'esempio appena visto nel testo ci porterebbe a stimare per un segnale differenziale di 280mV una $HD_3 \cong 0.25\%$.

10.4.2 Circuiti non simmetrici a due ingressi

NON tutti i circuiti a due ingressi hanno la distorsione piccola come quella del circuito della Fig.10.17. In generale, bisogna sempre analizzare come si adattano le tensioni di comando v_{gs1} e v_{gs2} dei due transistori della coppia. La Fig.10.18 mostra come la distorsione possa essere molto diversa a seconda della topologia della coppia di transistori di ingresso (con stessa V_T e stesso k). Non è difficile verificare che i due circuiti della figura hanno lo stesso guadagno differenziale lineare, G_{diff} , lo stesso guadagno di modo comune, $G_{cm}=0$, la stessa impedenza di ingresso. Per quanto riguarda la distorsione, il segnale differenziale del circuito nella Fig.10.18° impone che il punto dei Source della coppia deve rimanere sempre necessariamente fermo in tensione. Infatti, a differenza dello stadio differenziale classico visto fino ad ora, la corrente totale nei due transistori è ora sempre necessariamente la stessa e quindi i due transistori variano la loro v_{gs} sempre nella stessa maniera, comunque non lineare essa sia. Il punto di Source starà quindi sempre fermo. Pertanto la distorsione di questo stadio sarà molto più grande, in particolare pari alla distorsione di uno stadio Source a massa singolo:

$$\varepsilon'' = \frac{\text{Ampiezza ter min e quadratico}}{\text{Ampiezza fondamentale}} = \left(\frac{v_1 - v_2}{2} \right) \cdot \frac{1}{2 \cdot V_{OD}} = \frac{v_{gs}}{2 \cdot V_{OD}}$$

Non solo quindi la distorsione è molto maggiore ma essa contiene anche il termine quadratico:

$$HD_2 \cong \left(\frac{v_1 - v_2}{2} \right) \frac{1}{4 \cdot V_{OD}} \cong \frac{\varepsilon''}{2}$$

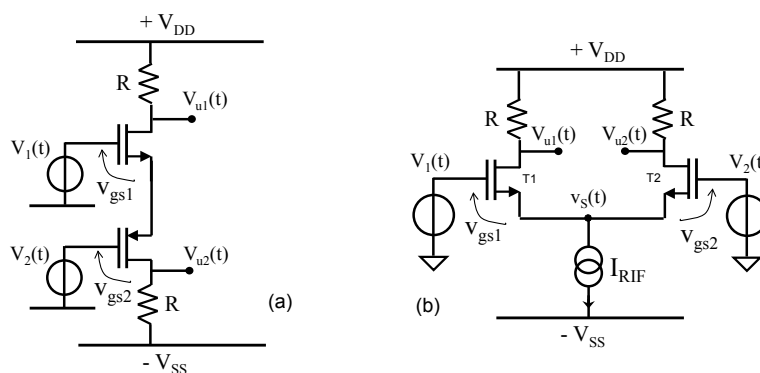
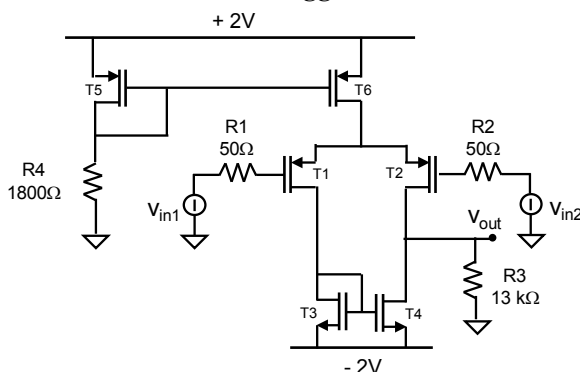


Fig. 10.18 Confronto tra due circuiti a due ingressi: stesso G_{diff} , stesso G_{CM} , stessa impedenza di ingresso, **molto** diversa distorsione.

E10.12 Con riferimento al circuito seguente, in cui i MOSFET hanno $V_T=0.6V$, $k=2mA/V^2$ and $V_a=\infty$:

- Calcolare la tensione dell'uscita V_u in assenza di segnale.
- Calcolare l'ampiezza della sinusoide all'uscita, A_{out} , quando in ingresso viene applicato un segnale sinusoidale puramente differenziale $v_{in1}=-v_{in2}=A_{in}(\sin \omega t)$ con $A_{in}=10mV$.
- Calcolare la massima ampiezza $A_{in|max}$ della sinusoide del punto precedente applicabile al circuito
- Disegnare e commentare l'andamento nel tempo della tensione nel punto di Source di T1 e T2 quando in ingresso viene applicato il segnale del punto b). Calcolare in questa situazione la distorsione della corrente in T2. Riflettere sulla distorsione di V_{out} rispetto alla distorsione della sola corrente di Drain di T2. Sarà maggiore o minore?

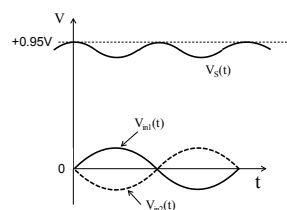


- $I_{T6}=500\mu A$, $g_{m1}=g_{m2}=1.4mA/V$; $V_{out}=0V$ perchè non c'è corrente in R3.
- $A_{out}=367mV$.
- V_{out} non può salire oltre una soglia sopra $V_G(T2)$: $2g_m R3 v_{in2} + v_{in2} = 0.6$ da cui si otterrebbe $A_{in|max}=16mV$. V_{out} non può scendere oltre una soglia sotto $V_G(T4)$: $2g_m R3 v_{in2} = (0.95V + 0.6V)$ da cui si otterrebbe $A_{in|max}=43mV$. La condizione più stringente è quindi $A_{in|max}=16mV$.

- Il potenziale del Source del differenziale oscilla a frequenza doppia rispetto all'ingresso e è sempre negativa rispetto al suo valore di polarizzazione.

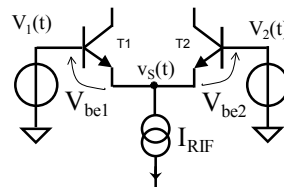
La distorsione $HD_3 \cong 0.01\%$.

La distorsione della corrente di T2 e della tensione V_{out} sono uguali: infatti la distorsione della corrente si manifesta come una forma diversa dalla perfetta sinusoide. La presenza dello specchio raddoppia l'ampiezza di questo segnale ma non ne cambia la forma lasciando quindi invariato il rapporto tra la sua terza armonica e la principale, entrambe raddoppiate.



10.4.2 Circuiti a BJT

Nel caso di un circuito con BJT come mostrato accanto il punto di partenza è il bilancio di tensioni sulla maglia che comprende i due transistori ed i due generatori:



$$v_1 - V_{be1} + V_{be2} - v_2 = 0$$

che può essere riscritta, ricordando che $I_c = I_0 e^{\frac{V_{be}}{V_{th}}}$ come :

$$v_1 - V_{th} \ln \frac{I_{c1}}{I_0} + V_{th} \ln \frac{I_{c2}}{I_0} - v_2 = 0$$

ottenendo:

$$v_1 - v_2 = V_{th} \ln \frac{I_{c1}}{I_{c2}}$$

o equivalentemente:

$$\frac{I_{c1}}{I_{c2}} = e^{\frac{v_1 - v_2}{V_{th}}}$$

Esso ci riconferma che se non ci fosse segnale ($v_1=v_2=0$) le due correnti dei BJT sarebbero uguali. Poiché $I_{c1}+I_{c2}=I_{RIF}$ (a meno del fattore $1/\beta$ che distingue I_c da I_e) possiamo riscrivere l'equazione nella seguente forma:

$$\frac{I_{c1}}{I_{RIF}-I_{c1}} = e^{\frac{v_1 - v_2}{V_{th}}} \rightarrow I_{c1} = I_{RIF} \frac{e^{\frac{v_1 - v_2}{V_{th}}}}{1 + e^{\frac{v_1 - v_2}{V_{th}}}}$$

che può essere riscritta nelle seguenti due forme:

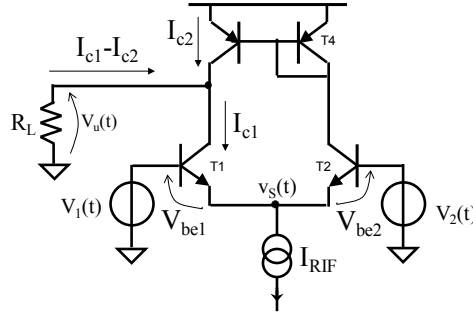
$$I_{c1} = \frac{I_{RIF}}{1 + e^{-\frac{v_1 - v_2}{V_{th}}}} \quad \text{oppure} \quad I_{c1} = I_{RIF} \frac{e^{\frac{v_1 - v_2}{2V_{th}}}}{e^{\frac{v_1 - v_2}{2V_{th}}} + e^{-\frac{v_1 - v_2}{2V_{th}}}}$$

Quest'ultima è stata ottenuta ricordando che $e^{\frac{v_1 - v_2}{V_{th}}} = e^{\left[\frac{v_1 - v_2}{2V_{th}} + \frac{v_1 - v_2}{2V_{th}}\right]}$ e svolgendo il minimo comune denominatore. Analogamente per I_{c2} :

$$I_{c2} = \frac{I_{RIF}}{1 + e^{\frac{v_1 - v_2}{V_{th}}}} \quad \text{oppure} \quad I_{c2} = I_{RIF} \frac{e^{-\frac{v_1 - v_2}{2V_{th}}}}{e^{\frac{v_1 - v_2}{2V_{th}}} + e^{-\frac{v_1 - v_2}{2V_{th}}}}$$

Esse ci danno quindi la corrente totale in ognuno dei BJT in funzione del segnale applicato e potrebbero essere sviluppate in serie per analizzare i termini delle armoniche.

Come caso particolare pensiamo ad una applicazione in cui il differenziale abbia il carico a specchio e quindi una uscita single ended (si suppongano trascurabili tutte le correnti di Base):



In questo caso la grandezza utile è la differenza tra le due correnti ($I_{c1} - I_{c2}$) :

$$(I_{c1} - I_{c2}) = I_{RIF} \frac{e^{+\frac{v_1 - v_2}{2V_{th}}} - e^{-\frac{v_1 - v_2}{2V_{th}}}}{e^{+\frac{v_1 - v_2}{2V_{th}}} + e^{-\frac{v_1 - v_2}{2V_{th}}}} = I_{RIF} \cdot \tanh\left(\frac{v_1 - v_2}{2V_{th}}\right)$$

Ricordando l'espansione in serie $\tanh X = X - \frac{1}{3}X^3 + \frac{2}{15}X^5 - \dots$ (essa deriva dall'espansione in serie di $e^X - e^{-X} = \left[1 + X + \frac{X^2}{2!} + \frac{X^3}{3!} + \dots\right] - \left[1 + (-X) + \frac{(-X)^2}{2!} + \frac{(-X)^3}{3!} + \dots\right]$ in cui è evidente che si elida il termine in DC e che grazie al quadrato si elidano i termini pari) si ottiene :

$$(I_{c1} - I_{c2}) = I_{RIF} \left[\frac{v_1 - v_2}{2V_{th}} - \frac{1}{3} \left(\frac{v_1 - v_2}{2V_{th}} \right)^3 + \frac{2}{15} \left(\frac{v_1 - v_2}{2V_{th}} \right)^5 - \dots \right]$$

La corrente differenziale disponibile sul carico a valle dello specchio può così essere descritta dalla seguente espressione finale:

$$(I_{c1} - I_{c2}) = g_m(v_1 - v_2) - \frac{I_{RIF}}{3} \left(\frac{v_1 - v_2}{2V_{th}} \right)^3 + \frac{2I_{RIF}}{15} \left(\frac{v_1 - v_2}{2V_{th}} \right)^5 - \dots$$

dove:

- i) manca il termine di polarizzazione perché, in assenza di segnale, è corretto che non passi corrente nel carico;
- ii) il primo termine rappresenta la ben nota risposta lineare di T1 e T2 in serie, i cui segnali di corrente si sommano in R_L ;
- iii) i termini successivi rappresentano le componenti in eccesso rispetto alla risposta lineare e quantificano la distorsione introdotta dalla coppia differenziale. Si noti come manchino i termini a potenze pari.

Ne consegue che, in analogia con quanto già visto per gli stadi ad un transistor, possiamo introdurre i seguenti indicatori della non-linearità:

$$\varepsilon''(\%) = \frac{\text{Ampiezza termine quadratico}}{\text{Ampiezza fondamentale}} = 0$$

$$\varepsilon'''(\%) = \frac{\text{Ampiezza termine cubico}}{\text{Ampiezza fondamentale}} = -\frac{1}{3} \left(\frac{v_1 - v_2}{2V_{th}} \right)^2$$

Le distorsioni trovate sono piccole, come ci aspettiamo che sia in base a quanto accennato all'inizio del paragrafo, e molto inferiori a quelle di un equivalente stadio Emettitore a massa.

All'ingresso di uno stadio differenziale possiamo pensare quindi di applicare un segnale di tensione molto elevato a parità di non-linearità prodotta. Ad esempio se si volesse mantenere $\varepsilon < 1\%$ in un amplificatore Emettitore a massa, il massimo segnale sarebbe di $v_{in}=v_{be}=0.5\text{mV}$ mentre in uno stadio differenziale il massimo segnale sarebbe $(v_1-v_2)=8.7\text{mV}$!

E10.13 Considerare l'amplificatore a due ingressi della figura sotto, in cui i BJT abbiano (Please consider the following amplifier whose BJTs have) $\beta=200$, $V_a=\infty$.

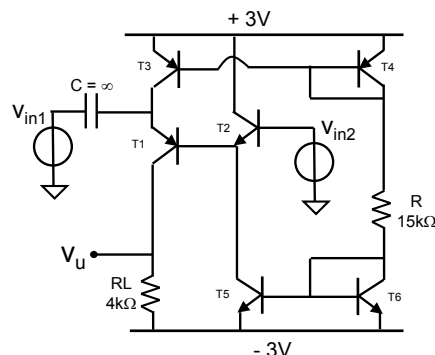
a) Calcolare la tensione all'uscita in assenza di segnale (Find the output voltage V_u).

b) Calcolare il guadagno del circuito, $G_{diff}=V_u/(V_{in1}-V_{in2})$, per un segnale differenziale ($V_{in1}-V_{in2}$) applicato all'ingresso (Find the gain $G_{diff}=V_u/(V_{in1}-V_{in2})$ of the circuit for a differential input signal)

c) Calcolare il guadagno $G_{CM}=V_u/V_{CM}$ per un segnale uguale in ampiezza e fase ai due ingressi ($V_{CM}=V_{in1}=V_{in2}$) e calcolare il massimo valore positivo e negativo di V_{CM} applicabile all'ingresso (Find the gain $G_{CM}=V_u/V_{CM}$ for an input signal equal on both inputs ($V_{CM}=V_{in1}=V_{in2}$) and find the maximum value of $V_{in1}=V_{in2}$ that can be applied before transistors exit their proper region of operation)

d) Stimare la distorsione che si otterrebbe all'uscita V_u con un segnale differenziale all'ingresso ($V_{in1}-V_{in2}$)=10mV (Estimate the distortion at the output V_u in the case of a differential input signal of ($V_{in1}-V_{in2}$)=10mV).

e) Supporre che il carico R_L abbia una componente capacitiva $C_L=25$ pF. Calcolare il valore rms del rumore all'uscita dovuto solo ad R_L e calcolare l'ampiezza del segnale differenziale in ingresso $V_{diff}=(V_{in1}-V_{in2})$ che consenta di ottenere un $S/N=1$. (Suppose that R_L has a capacitance $C_L=25$ pF in parallel. Find the rms noise at the output due to R_L alone and find the value of the differential signal at the input that sets $S/N=1$).



(a) – $V_u=-1.77$ V

(b) – $G_{diff}=48$. Notare che il BJT T2 è sostanzialmente un follower.

(c) – $G_{CM}=0$; $V_{CM+}=+2.8$ V; $V_{CM-}=-1.6$ V

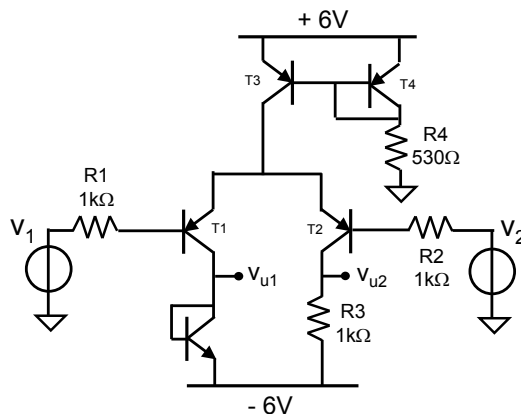
(d) – 10% . In pratica il circuito distorce come un Emettitore a massa in virtù del fatto che T2 riporta tutta la tensione della sua Base sulla Base di T1.

(e) – Il valore rms del rumore all'uscita è:

$$RMS = \sqrt{\frac{kT}{C_L}} = 12.6\mu V. \text{ Se in questo punto del circuito voglio avere } S/N=1,$$

il segnale all'uscita dovrà essere ampio 12.6μV e quindi il segnale differenziale da dare all'ingresso dovrà essere 12.6/ G_{diff} =263nV.

E10.14 Si riprenda il circuito dell'esercizio E10.5 i cui BJT abbiano $\beta=250$ e $V_A=\infty$ (Consider again the amplifier of E10.5 whose BJT have $\beta=250$ and $V_A=\infty$)



Con un ingresso (v_1-v_2) ampio 10mV, calcolare la distorsione HD del segnale all'uscita V_{u2} (Find the distortion at the output for a differential input sinusoid (v_1-v_2) of amplitude 10mV). Come pensi che sia la distorsione all'uscita V_{u1} , maggiore, minore o uguale a quella misurata in V_{u2} ?

Data la presenza delle due resistenze R1 ed R2 di valore non trascurabile rispetto a $\beta/g_m=1250\Omega$ dei due BJT, l'effettiva tensione differenziale applicata agli ingressi dei transistori è ridotta a 5.5mV. Si ottiene così una $HD_3=0.15\%$.

Poiché il carico all'uscita V_{u1} non è lineare come in V_{u2} (in cui c'è R3), e poiché la sua relazione I-V ha un andamento funzionale simile a quello di T1 e T2 che hanno generato la corrente non lineare (l'andamento di tipo esponenziale della corrente compensato dalla relazione logaritmica per riottenere la tensione V_{u1}), mi aspetto che la distorsione sia minore in V_{u1} rispetto a quella calcolata in V_{u2} .

10.5 RUMORE DI UN DIFFERENZIALE

L'analisi del rumore in un circuito a due ingressi non differisce in alcun modo da quanto visto per un qualsiasi circuito elettronico. La presenza di due ingressi invece di uno infatti non ha alcuna implicazione sul trasferimento del rumore da un componente del circuito all'uscita. Ciò che merita attenzione e che quindi distingue un circuito differenziale da un normale circuito è invece la possibile presenza di due uscite, tra cui il segnale viene letto per differenza.

Per cogliere questo aspetto, facciamo riferimento al circuito della Fig.10.19 e ci poniamo l'obiettivo di calcolare il rumore presente all'uscita differenziale dovuto alla sola resistenza di coda R .

Seguendo la solita strada per l'analisi del rumore vista nel Cap.9, mettiamo in evidenza il generatore di corrente di rumore in parallelo a R e calcoliamo la funzione di trasferimento di un "guizzo" di corrente verso l'uscita del circuito. Scopriamo che esso si divide in parti uguali tra i due rami dello stadio e che raggiunge le due uscite nello stesso istante con uguale verso ed intensità. Le due uscite pertanto si muoveranno in tensione della stessa quantità e nella stessa direzione, perfettamente sincrone ed in fase tra di loro, in ogni istante di tempo.

Se l'uscita di nostro interesse fosse la tensione differenziale tra i due morsetti (*double ended*), allora il RUMORE DIFFERENZIALE sarebbe NULLO. Questa conclusione è interessante: se all'ingresso venisse applicata una sinusoide differenziale, la ritroveremmo all'uscita (se vado a guardarla come differenza tra le

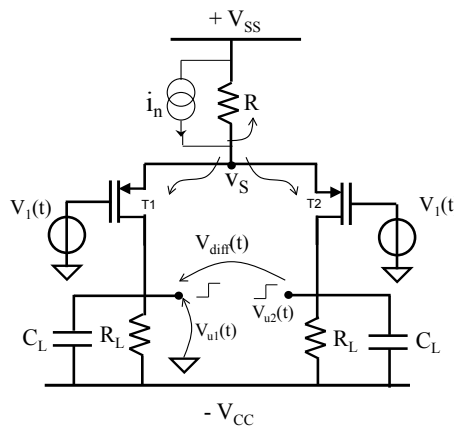


Fig. 10.19 Guida per il calcolo del rumore in uscita dovuto alla resistenza di coda, R , come sorgente del rumore. Il segnale di rumore percorre i due rami del circuito con la stessa ampiezza e fase in ogni istante di tempo per cui le due uscite si muovono con uguale verso ed intensità.

Se viceversa prendessimo il segnale da una sola uscita (uscita single-ended), essa sarà rumorosa, con densità spettrale

$$S_{UI}(f) = \frac{4kT}{R} \cdot \left(\frac{R}{R + \frac{1}{\frac{1}{2} g_m}} \cdot \frac{1}{2} \right)^2 \cdot R_L^2 \quad (10.27)$$

$$BW = \frac{1}{4R_I C_I} \text{ da cui si calcolerebbe la barba di rumore } RMS = \sqrt{S_{U_I}(f) \cdot BW}.$$

Come esercizio calcoliamo il rumore presente all'uscita differenziale dovuto al solo MOSFET T2. Con riferimento alla Fig.10.20, messo in evidenza il generatore di corrente ed il verso della corrente di rumore, si vede che le due uscite si muovono in controfase (una va su e l'altra va giù) ed hanno valori diversi perché i cammini sono diversi. Quindi le due uscite sono correlate nel tempo a dare un segnale differenziale sempre presente in ogni istante di tempo e pari alla somma istante per istante delle ampiezze di ogni singola uscita

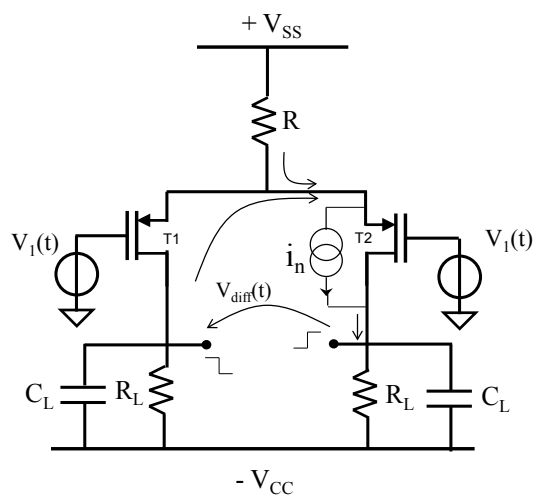


Fig. 10.20 Guida per il calcolo del rumore in uscita dovuto al transistor T_2 . Si noti come le due correnti nei carichi si muovano in controfase mostrando in ogni istante un grande segnale differenziale.

$$V_{U|diff} = i_n \frac{1/g_{m2}}{1/g_{m2} + 1/g_{m1} \parallel R} \cdot R_L + i_n \frac{1/g_{m2}}{1/g_{m2} + 1/g_{m1} \parallel R} \cdot \frac{R}{1/g_{m1} + R} R_L$$

E' di questo segnale somma che dobbiamo fare la densità spettrale di potenza e non della densità spettrale di ogni uscita (!) :

$$S_U(f) = \frac{4kT}{1/g_m} \left(\frac{1/g_{m2}}{1/g_{m2} + 1/g_{m1} \parallel R} \cdot R_L + \frac{1/g_{m2}}{1/g_{m2} + 1/g_{m1} \parallel R} \cdot \frac{R}{1/g_{m1} + R} R_L \right)^2 \quad (10.28)$$

Il rumore trovato giustamente con la (10.28) è più grande di quello che avrei trovato erroneamente se avessi considerato scorrelati i due movimenti delle due uscite e ne avessi sommato le due densità spettrali. In effetti il guizzo differenziale all'uscita è sempre ampio circa il doppio di quello che avrei guardando una sola uscita verso massa e non beneficio mai della casuale elisione tra le due uscite (quando esse si muovono nella stessa direzione) che avrei se i due spostamenti fossero incorrelati.

“SEGNALI DI RUMORE” CORRELATI

Quando si analizza il rumore, SEMPRE pensare al “segnale di rumore” nel tempo, seguirlo nel circuito e vedere se e quanto sia correlato con se stesso in un altro punto del circuito.

E10.15 *Con riferimento al
e calcolare il trasferimento v_u/v_{in} ;
c) discuterne la.*

(a) - Trascurando la corrente di Base di T_1 , e quindi la caduta

10.6 COMPORTAMENTO IN FREQUENZA DI UNO STADIO DIFFERENZIALE

Benchè l'analisi in frequenza di un circuito a due ingressi non differisca da quello ad un solo ingresso, tuttavia è opportuno rivedere alcuni casi particolari alla luce del fatto che l'applicazione di segnali differenziali o di modo comune può evidenziare capacità che non intervengono nella funzione di trasferimento pur essendo presenti nel circuito.

10.6.1 Considerazioni che semplificano l'analisi in frequenza

Si pensi ad esempio ai due casi proposti nella Fig.10.20. A sinistra è il caso di uno stadio pilotato da un segnale differenziale. Poiché il punto di Source dobbiamo considerarlo fisso (ricordiamoci che quando si analizza in frequenza un circuito elettronico necessariamente lo si deve considerare lineare) la capacità eventualmente presente in parallelo alla resistenza di coda R non introduce alcun polo e zero. In essa infatti non deve essere fornita carica ed è quindi trasparente al funzionamento del segnale differenziale.

Analogamente le due capacità C_{be} presenti nel circuito a destra della Fig.10.20 non introducono alcuna limitazione in banda per il trasferimento di modo comune. Anche in questo caso infatti la tensione ai capi dei due transistori, tra Base ed Emettitore, non varia nel tempo e quindi non si deve modificare la carica presente sui piatti dei condensatori.

Anche il caso mostrato nella Fig.10.21 merita qualche considerazione.

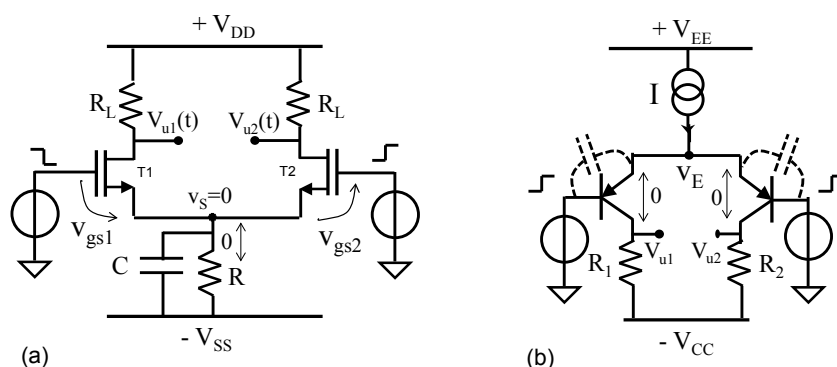


Fig. 10.20 (a) Stadio pilotato da segnale differenziale in cui la capacità C non partecipa al trasferimento verso l'uscita; (b) Stadio pilotato da segnale di modo comune in cui le due capacità C_{eb} non partecipano al trasferimento verso l'uscita.

Vediamo che ci sono due capacità indipendenti e quindi ci aspettiamo due poli nella funzione di trasferimento ed eventualmente uno o due zeri. Supponiamo inizialmente che le due resistenze di carico, R_L , siano uguali e le due capacità di carico, C_1 e C_2 , siano diverse tra loro in modo da produrre due costanti di tempo diverse, così da affrontare il problema in termini abbastanza generali. Supponiamo che in ingresso al circuito venga applicato un segnale differenziale.

Se l'uscita fosse presa single-ended, le funzioni di trasferimento sarebbero molto semplici:

$$\frac{v_{u1}(s)}{v_{diff}(s)} = -\frac{1}{2}g_m R_L \frac{1}{1+s\tau_1} \quad \frac{v_{u2}(s)}{v_{diff}(s)} = \frac{1}{2}g_m R_L \frac{1}{1+s\tau_2} \quad (10.29)$$

dove $\tau_1=R_L C_1$ e $\tau_2=R_L C_2$. Ogni singola funzione di trasferimento avrebbe un polo e l'ottimizzazione della banda passante verso una delle due uscite sarebbe indipendente dal carico sull'altra uscita.

Se l'uscita venisse presa differenziale, la funzione di trasferimento sarebbe invece:

$$\frac{v_{u1}(s) - v_{u2}(s)}{v_{diff}(s)} = -\frac{1}{2}g_m R_L \left[\frac{1}{1+s\tau_1} + \frac{1}{1+s\tau_2} \right] = -g_m R_L \left[\frac{1+s\left(\frac{\tau_1+\tau_2}{2}\right)}{(1+s\tau_1)(1+s\tau_2)} \right] \quad (10.30)$$

Effettivamente la funzione di trasferimento verso l'uscita differenziale presenta

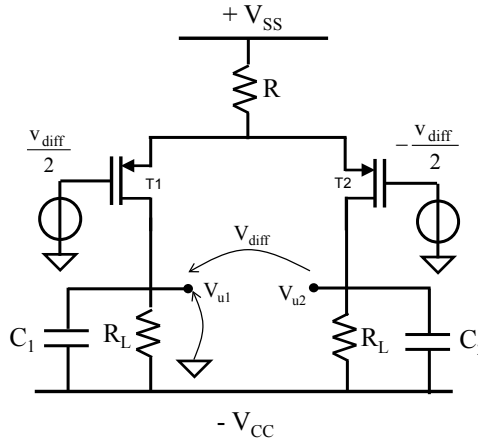


Fig. 10.21 Guida al calcolo della funzione di trasferimento del circuito avente due carichi capacitivi.

due poli ed uno zero intermedio tra i due.

Se però ci mettiamo nel caso particolare di $\tau_1=\tau_2=\tau$ (nell'esempio $C_1=C_2$), allora la funzione di trasferimento si semplifica e diventa:

$$\frac{v_{u1}(s) - v_{u2}(s)}{v_{diff}(s)} = -g_m R_L \left[\frac{1}{1 + s\tau} \right] \quad (10.31)$$

Il risultato può essere interpretato come dovuto al fatto che l'evoluzione temporale dei due morsetti di uscita dovrà essere uguale perché uguali sono le correnti che giungono al carico ed uguali sono le costanti di tempo del carico. La somma di due evoluzioni temporali uguali produce una evoluzione di ampiezza doppia ma stessa costante di tempo.

L'esempio appena visto evidenzia come la simmetria e l'uguaglianza delle capacità non solo aiuti a rendere il circuito più facilmente analizzabile ma anche lo renda più semplice nella sua risposta. Da qui l'utilità pratica ad individuare le simmetrie ed a sfruttarle in fase di progetto.

10.6.2 Calcolo della risposta ad un segnale differenziale

Qualora si volesse svolgere i calcoli, dovremmo valutare la corrente prodotta su segnale differenziale, aiutandoci dallo schema su segnale della Fig.10.22:

$$v_{gs1}(s) = \frac{v_{diff}}{\frac{R_1}{1+sR_1C_1} + \frac{R_2}{1+sR_2C_2}} \cdot \frac{1}{1+sR_1C_1} = \frac{v_{diff}(1+sR_1C_1)(1+sR_2C_2)}{R_1+sR_1R_2C_2+R_2+sR_1R_2C_1} \cdot \frac{1}{1+sR_1C_1}$$

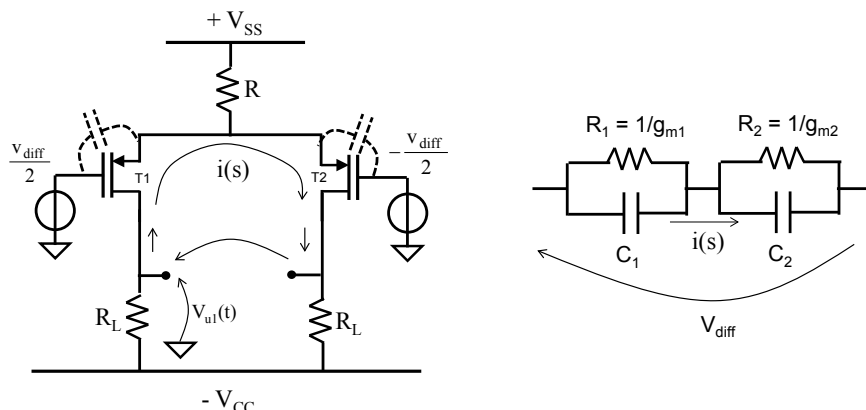


Fig. 10.22 Guida al calcolo della risposta in frequenza di un circuito differenziale.

La corrente ai Drain dei MOSFET è quindi :

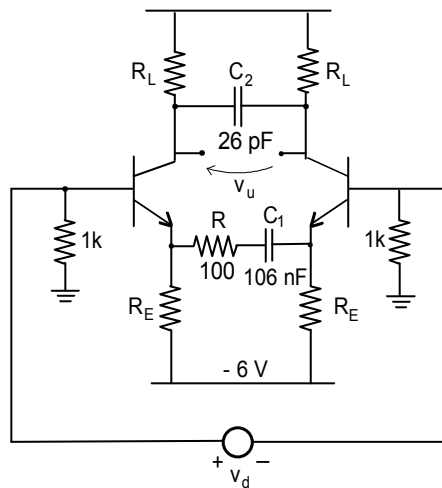
$$i_d(s) = g_m v_{gs1}(s) = \frac{v_{diff} \cdot R_1}{R_1 + R_2} \cdot \frac{(1 + sR_2C_2)}{(1 + sR_1\|R_2(C_1 + C_2))}$$

Se $\tau_1 = \tau_2$ ($C_1 = C_2$, $R_1 = R_2$) si ottiene la semplice espressione:

$$i_d(s) = g_m \frac{v_{diff}}{2}$$

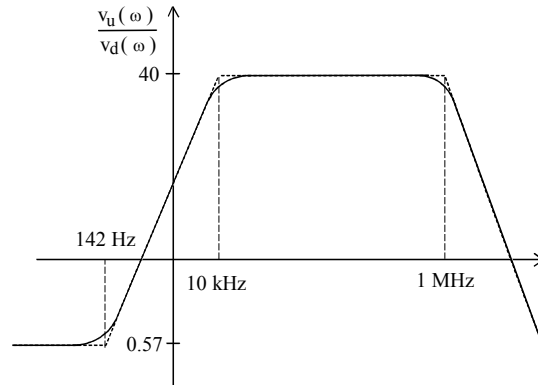
A questa espressione (senza costanti di tempo !) si sarebbe potuto arrivare subito ricordandoci che il punto di Source sta fisso in tensione ed analizzando solo mezzo circuito. La risposta della corrente è immediata perché le capacità sono pilotate direttamente da un generatore di tensione ideale. Di nuovo è importante sottolineare come il risultato sia così semplice solo perché il circuito è ben bilanciato, come è opportuno sempre fare quando si progettano circuiti a due ingressi.

- E10.16** *Si consideri il circuito proposto nella figura seguente, uguale a quello dell'esercizio E5.5 con l'aggiunta delle due capacità C_1 e C_2 .*
- Studiare come variano la polarizzazione ed il guadagno differenziale v_u/v_d a media frequenza, ovvero per le frequenze per cui C_2 è ancora un circuito aperto e C_1 è un cortocircuito.*
 - Disegnare i diagrammi di Bode dell'ampiezza e della fase del trasferimento $v_u(\omega)/v_d(\omega)$.*
 - Disegnare qualitativamente la risposta del circuito ad un segnale $v_d(t) = E1(t)$ con $E = 2mV$.*



(a) - Nello studio della polarizzazione i condensatori sono dei circuiti aperti. Poiché anche nel circuito dell'esercizio E5.5 in R non scorreva corrente, la polarizzazione non cambia. Alle frequenze per cui l'impedenza di C_1 è trascurabile, lo stadio diventa uno stadio differenziale del tutto analogo al precedente.

(b) - Al variare della frequenza del segnale, il trasferimento v_u/v_d varia a causa dell'impedenza variabile dei condensatori. A bassissima frequenza, quando sia C_1 che C_2 sono dei circuiti aperti, il circuito *non* si comporta da differenziale ma è semplicemente composto da una coppia di Emitter follower. Poiché la corrente i_d del generatore di tensione è prelevata da T_2 ed iniettata in T_1 , i segnali alle due giunzioni Base-Elettore devono essere uguali ed opposti e quindi pari a $|v_d/2|$. Pertanto a bassissime frequenze $v_u/v_d \approx -R_L/R_E = -0.57$. Alla frequenza $f = 1/(2\pi C_1(R + 2/g_m)) = 10\text{kHz}$ si ha il polo associato a C_1 . Per frequenze maggiori di 10kHz, C_1 tende ad avere un'impedenza trascurabile rispetto ad R e quindi lo stadio incomincia ad operare come uno stadio differenziale e v_u/v_d tende al valore di -40 già valutato nell'esercizio E5.5. Alla frequenza $f = 1/(2\pi C_2 R_L) = 1\text{MHz}$ si ha il polo associato a C_2 . Per frequenze più alte, v_{u1} e v_{u2} sono cortocircuitati sul segnale e quindi il trasferimento v_u/v_d tende a 0. Il diagramma di Bode del modulo di $v_u(\omega)/v_d(\omega)$ è riportato nella figura seguente

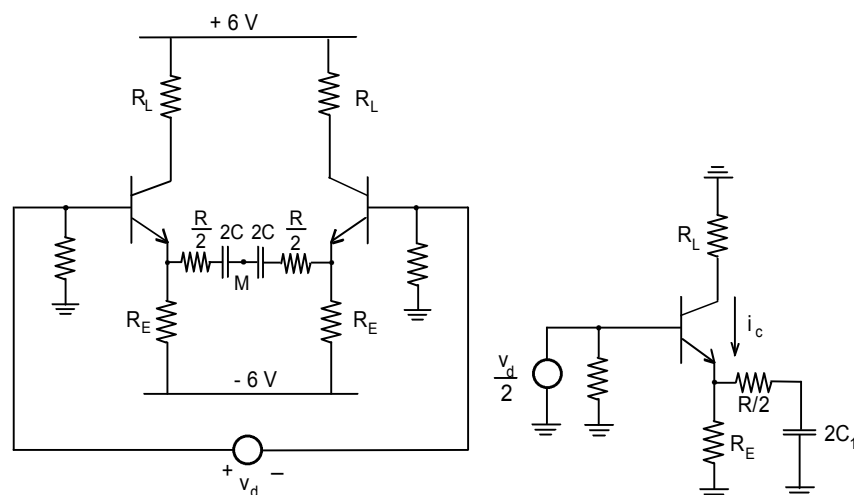


Si noti come, per raccordare i valori dell'amplificazione a bassa e media frequenza, sia necessario non solo un polo ma anche uno zero. Per ottenere la frequenza caratteristica di questo zero si può immaginare di sezionare idealmente a metà sia la resistenza R che la capacità C_1 , sostituendo quest'ultima con due capacità $2C_1$ in serie, come mostrato nella figura della pagina seguente. Lo zero corrisponde alla frequenza complessa z per cui la trasformata di Laplace del segnale di tensione di uscita è nulla, cioè $i_c(z)=0$. Affinché questo avvenga, l'impedenza complessiva della rete collegata tra Emittitore e massa deve essere infinita. Questa condizione è verificata per

$$z = -\frac{2}{C_1(R_e + R/2)}$$

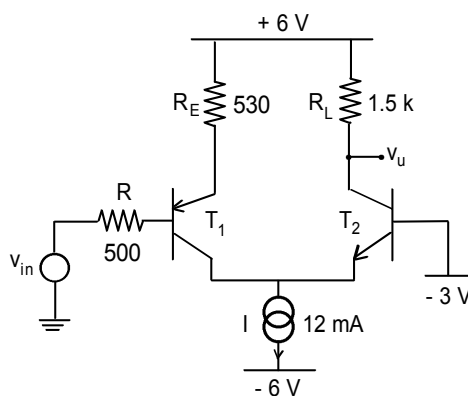
che corrisponde ad una frequenza di 142Hz.

La frequenza dello zero poteva anche essere ottenuta direttamente dal diagramma di Bode. Infatti il rapporto tra l'amplificazione a media e quella a bassa frequenza è $40/0.57=70.2$. Giacché dopo lo zero la pendenza del diagramma di Bode è pari a 20dB/decade, ovvero a 45 gradi su scala bilogaritmica, ad un fattore 70.2 sulle ordinate corrisponde un eguale fattore sulle ascisse, quindi la frequenza dello zero è pari a $10\text{kHz}/70.2=142\text{Hz}$.



(c) - La risposta del circuito è quella di una rete con due poli ed uno zero. Tracciarla qualitativamente indicando il valore della tangente per $t \rightarrow 0$ ed il valore asintotico per $t \rightarrow \infty$. La risposta ha un massimo o è monotona?

- E10.17** Con riferimento al seguente circuito,
 a) studiarne la polarizzazione (BJT con $\beta=200$);
 b) illustrarne il funzionamento e calcolare il trasferimento v_u/v_{in} ;
 c) discuterne la dinamica.



(a) - Trascurando la corrente di Base di T_1 , e quindi la caduta di tensione su R , il potenziale stazionario della Base di T_1 è $0V$. L'Emettitore è a $0.7V$ e quindi in R_E fluisce una corrente pari a $10mA$ ($1/g_{m1}=2.5\Omega$, $r_{\pi1}=500\Omega$). La corrispondente corrente di Base è di appena $50\mu A$ e la caduta di tensione su R sarebbe di $25mV$.

Lo spostamento di 25mV del potenziale dell'Emettitore è trascurabile rispetto a 5.3V. In T_2 , per differenza, fluisce una corrente di 2mA ($1/g_{m2}=12.5\Omega$) e quindi il potenziale stazionario V_u del nodo d'uscita è 3V.

(b) - Il circuito *non* è uno stadio differenziale. Il disegno potrebbe ingannare a prima vista, ma i due transistori non hanno gli Emettitori affacciati. Il transistor T_1 si comporta come uno stadio ad Emettitore comune con resistenza di degenerazione sull'Emettitore. La variazione della corrente sul suo Collettore determina una corrispondente variazione della corrente di T_2 (essendo la somma delle correnti costante e pari a 12mA) e quindi una variazione del potenziale del nodo d'uscita. Precisamente, la corrente

$$i_{c1} = \frac{v_{in}}{R + r_{\pi_1} + (\beta + 1)R_E} \cdot \beta$$

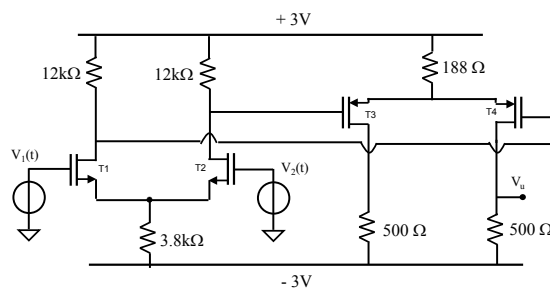
viene letta dall'Emettitore di T_2 , che è uno stadio Base a massa, e trasferita sulla resistenza di carico R_L . Quindi $v_u = -i_{c1} \cdot R_L$ e l'amplificazione di tensione realizzata dallo stadio è pari a -2.78.

(c) - All'aumentare di v_{in} , la corrente in T_2 aumenta e v_u diminuisce. Il limite a tale diminuzione è pari a -3.5V, determinato dalla necessità di far permanere T_2 in zona attiva. L'escursione negativa di v_u è quindi da +3V (valore stazionario) a -3.5V. In questo caso in T_2 fluiscono 6.33mA ed in T_1 5.67mA. Ai capi di R_E si hanno 2.84V. Trascurando la caduta di tensione ai capi di R , si trova che $v_{in}=2.47V$. Se si fosse semplicemente divisa l'escursione dell'uscita (6.5V) per il guadagno lineare, si sarebbe trovato $v_{in}=2.34V$. La differenza minima tra i valori di v_{in} trovati con le due procedure indica che l'approssimazione lineare del trasferimento dello stadio è valida, cioè che i transistori operano *per piccoli segnali* nonostante le escursioni di v_{in} e di v_u siano dell'ordine del Volt, grazie alla presenza della resistenza di degenerazione. E' infatti possibile verificare che a fronte di un segnale $v_{in}=2.4V$, la variazione di V_{be1} è solo di 11mV < $2V_T$. La diminuzione della corrente in T_1 nell'approssimazione lineare è di 4.44mA, che corrisponde all'aumento di corrente di T_2 . Per aumentare di 4.44mA la sua corrente, la V_{be2} deve aumentare di 55mV. Quindi è per T_2 che l'approssimazione di piccolo segnale vale meno.

Al diminuire di v_{in} , la corrente in T_1 aumenta e quella di T_2 diminuisce. Al limite in T_2 non passa più corrente, quindi $v_u=+6V$. In questo caso i 12mA fluiscono interamente in T_1 e quindi ai capi di R_e si hanno 6.36V a cui corrisponde $v_{in}=-1.06V$. In questa condizione limite $V_{be1}=2.64V$, conservando T_1 in zona attiva. Si conclude che l'escursione negativa di v_{in} è limitata dall'interdizione di T_2 . La dinamica dello stadio è limitata all'escursione $-1.06V < v_{in} < 2.47V$.

E10.18 Il seguente circuito, costituito da due stadi differenziali in cascata accoppiati in continua, è realizzato con MOSFET a canale n aventi $V_T=0.6V$ e $k=1mA/V^2$ e con MOSFETs a canale p aventi $V_T=0.5V$ e $I_{DSS}=4mA/V^2$.

- Calcolare il valore della tensione stazionaria del morsetto di uscita in assenza del segnale d'ingresso.
- Calcolare il valore del CMRR di tutto il circuito.
- Calcolare la dinamica di ingresso del circuito.
- Supponendo di poter sostituire le resistenze poste tra il Source e le alimentazioni di entrambi gli stadi con due generatori di corrente aventi resistenza di uscita $r_o=40k\Omega$, calcolare il miglioramento ottenibile nel CMRR.



(a) - $I_{T1}=I_{T2}=250\mu A$, $g_{m1}=g_{m2}=1mA/V$, $V_{GT3}=V_{GT4}=0V$, $I_{T3}=I_{T4}=4mA$ e $g_{m3}=g_{m4}=8mA/V$, da cui si ottiene $V_u=-1V$.

(b) - Un segnale differenziale all'ingresso viene amplificato per -12 dalla prima coppia differenziale e poi per -2 dalla seconda coppia. Complessivamente, il guadagno differenziale, dato dal prodotto dei guadagni differenziali di ogni singolo stadio, vale $G_d=+24$.

Un segnale di modo comune all'ingresso viene amplificato di -1.4 dal primo stadio e di -1 dal secondo, fornendo un guadagno di modo comune complessivo pari a $G_{cm}=+1.4$. Quindi $CMRR \approx 25dB$.

(c) - Se considerassi il solo 1° stadio la $v_{diff}=(v1-v2)|_{max}=92mV$. Con il 2° stadio questo valore porterebbe in zona Ohmica il transistor di uscita. Pertanto, partendo da quest'ultima

(d) - La sostituzione delle due resistenze da $6.6k\Omega$ e da $1k\Omega$ con il generatore avente $r_o=40k\Omega$ non altera il comportamento su segnale differenziale, ma riduce notevolmente il guadagno di modo comune elevando il rapporto di reiezione di modo comune a $CMRR \approx 93dB$.

NOTE AVANZATE di PROGETTO

Anche un circuito differenziale trae giovamento dalla configurazione Cascode per ampliare la sua banda passante.

Come realizzare uno specchio di corrente con alta resistenza di uscita ?

Ci sono tanti modi. Uno semplice è mostrato qui accanto e consiste nell'aggiungere una uguale resistenza R_S al Source di entrambi i MOSFET.

Se R_S fosse di valore elevato, il miglioramento sarebbe interessante. Ma più R_S è grande e più viene limitata la dinamica di uscita.

Soluzioni alternative ?

Perché non pensare di utilizzare proprio una r_0 come resistenza al posto di R_S ? Essa infatti può essere di valore elevato senza “occupare” troppa tensione ai suoi capi.

Qui di fianco è mostrata una proposta: poiché uno specchio va sempre fatto bilanciato, bisogna aggiungere il MOSFET su entrambi i rami.

Quale pensi sia il vantaggio di collegare lo specchio come nello schema qui a fianco rispetto a quello appena visto? Sappi che questa soluzione è quella effettivamente preferita dai progettisti di circuiti integrati. Perché ?

10.7 COMPORTAMENTO CON GRANDI SEGNALI IN INGRESSO

Si consideri ora il caso in cui i segnali applicati all'ingresso dello stadio differenziale non siano dei piccoli segnali. In questi casi non si può più utilizzare la relazione lineare, caratterizzata dalla transconduttanza g_m , nel trasferimento del segnale tra ingresso ed uscita, bensì la relazione caratteristica propria del transistor impiegato, esponenziale nel caso del BJT o quadratica nel caso dei FET.

Se ad esempio si vuole studiare il comportamento del circuito della Fig.5.1 in risposta ad un segnale differenziale d'ingresso di ampiezza qualsiasi, si deve imporre che

$$v_d = v_1 - v_2 = v_{be1} - v_{be2} \text{ e } I_{c1} + I_{c2} = I \quad (5.9)$$

e scrivere che

$$I_{c1} = I_{s1} e^{\frac{V_{be1}}{V_T}} \quad I_{c2} = I_{s2} e^{\frac{V_{be2}}{V_T}} \quad (5.10)$$

È facile verificare che, se $R_1=R_2=R_L$, il segnale di uscita è dato da

$$v_u = v_{u1} - v_{u2} = I \cdot R_L \cdot \tanh\left(-\frac{v_d}{2V_T}\right)$$

il cui andamento è riportato nella Fig.5.8. Quindi la corrente I di polarizzazione dello stadio differenziale fluisce in uno o nell'altro dei due transistori bipolari se $V_d \cong \pm 2V_T \cong \pm 50\text{mV}$.

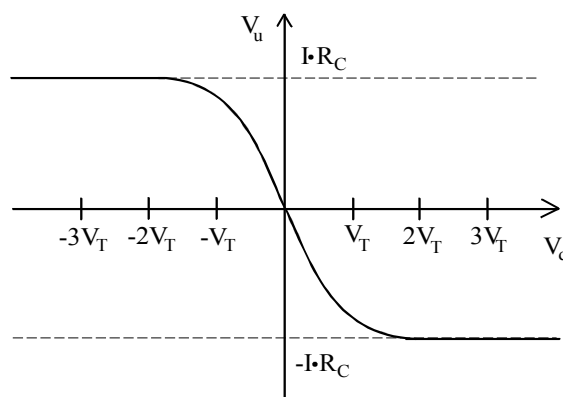


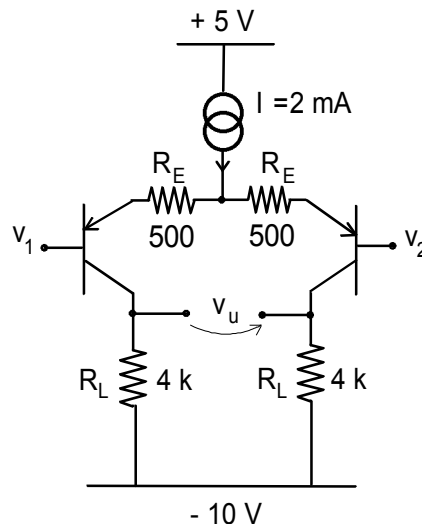
Fig. 5.8 Andamento della tensione differenziale all'uscita di uno stadio differenziale a BJT, in funzione del segnale differenziale di ingresso.

Considerazioni analoghe si applicano agli stadi differenziali a FET (E5.11), utilizzando al posto della (5.10) le rispettive relazioni quadratiche. Si può verificare che se lo stadio differenziale fosse a JFET, lo sbilanciamento richiesto per avere la completa commutazione della corrente da un transistor all'altro dello stadio sarebbe dell'ordine di V_p . Nel progettare stadi differenziali con JFET bisogna fare attenzione che la corrente I erogata dal generatore sia minore della I_{DSS} . Se così non fosse, quando all'ingresso viene applicato un segnale tale da commutare tutta la corrente in uno solo dei due transistori, questo sarebbe forzato a polarizzare direttamente la sua giunzione Gate-Source con un conseguente aumento della corrente di Gate.

Da ultimo, giova ricordare che tutti gli stadi differenziali, sia a BJT che a FET, traggono vantaggio dalla introduzione delle resistenze di degenerazione R_E in serie all'Emettitore (Source) in quanto esse fanno aumentare la dinamica differenziale di ingresso, estendendola da $2V_T$ o V_p a circa $R_E \cdot I$ (cfr. E5.10).

E10.19 Si consideri il seguente stadio differenziale.

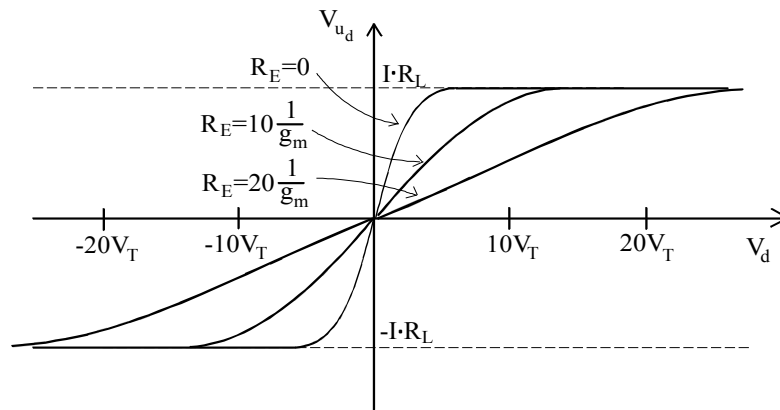
- Valutare il trasferimento v_u/v_d per piccoli segnali differenziali.
- Costruire per punti il grafico della relazione per grandi segnali, v_u/v_d evidenziando il valore asintotico della tensione di segnale in uscita.
- Calcolare il massimo valore di v_{in} che garantisca una non linearità $< 5\%$.



(a) - La presenza delle resistenze R_E determina un guadagno differenziale

$$G_d = \frac{v_u}{v_d} = \frac{R_L}{1/g_m + R_E} = 7.62$$

(b) - La funzione di trasferimento tra $v_d=v_1-v_2$ e v_u può essere considerata lineare fintanto che la frazione di segnale ai capi della giunzione Base-Emettitore è minore di circa V_T . Poiché nel circuito in esame $R_E=20/g_m$, la curva v_u/v_d è pressoché lineare fino a circa $20V_T$. Oltre questo valore essa si discosta dalla linearità e satura al valore $v_u=I \cdot R_L$, corrispondente alla situazione in cui la corrente in un transistor è pari ad I e nell'altro è nulla.



(c) - Affinché la non linearità sia inferiore al 5% bisogna che sia soddisfatta la seguente relazione

$$v_{be} = \frac{v_d}{2} \cdot \frac{1/g_m}{1/g_m + R_E} < 2.5mV$$

da cui si ricava un valore $v_d < 110mV$.