## 同济大学课程考核试卷 (A卷)

# 2021 — 2022 学年第二学期

命题教师签名:

审核教师签名:

课号: 10101601

课名: 计算机组成原理

考试:

此卷选为:期中考试()、期终考试(√)、重考()试卷				
年级	专业	学号	姓名	
_				
	选择题(单选题,每题1分	STATE AND ADDRESS OF THE PARTY	七十主二 甘畑口	HE ( )
	E今为止,计算机中的所有信 i约元件	Inc. Still-spinosia versory		日疋()。
	7理器件性能决定		0.7	
2. 能	直接让计算机接受的语言是	<u>I</u> ( ) <sub>°</sub>		
A: 机	器语言	B: BASIC		
C: C	语言	D: 汇编语言		
3. 下	列关于冯•诺依曼结构计算	和基本思想的	叙述中,错误的是	<u>t</u> ( ).
A: 程	是序的功能都通过中央处理器	<b>B</b> 执行指令实现		
B: 指	台令和数据都用二进制数表示	长,形式上无差别	别	
C: 指	6令按地址访问,数据都在指	台令中直接给出		
D: 程	程序执行前,指令和数据需到	员先存放在存储	器中	
4. 在	定点二进制运算中,减法运	5 算一般通过 (	) 来实现。	
	码运算的二进制减法器	1000000 1000000 10000000 1000000000000	补码运算的二进制	]减法器
	、码运算的十进制加法器	D: 4	补码运算的二进制	<b></b>
	出知带符号整数用补码表示, 论中,正确的是()。	变量 x、y、z	的机器数分别为	FFFDH、FFDFH、7FFCH,下
A:若	x、y和z为无符号整数,贝	] z <x<y< td=""><td></td><td></td></x<y<>		
B:若	x、y和z为无符号整数,贝	x < y < z		
C:若	x、y和z为带符号整数,贝	x < y < z		
D:若	x、y和z为带符号整数,贝	IJ y <x<z< td=""><td></td><td></td></x<z<>		
6. 下	列数值中,不能用二进制格	8式精确表示的	( )。	
A: 1.	2 B: 1.3	25	C: 2.0	D: 2.5

7. 能发现两位错并能纠正一位错的编码为(

B: 海明码

D: 偶校验码

A: CRC 码

C: 奇校验码

8.	某计算机的存储	诸总线中有 24 位地址线	和 32 位	2数据线, 按字编址,	字长为32位。 若	
00	0000H—3F FFF	FH为RAM区,则需要5	512K X 8	8的 RAM 芯片数为(	)。	
A:	8	B: 16		C: 32	D: 64	
9.	下列存储器中,	汇编语言程序员可见的	的是(	)。		
Ι.	指令寄存器;	II. 微指令寄存器;	III. 基	址寄存器; IV. 标志等	存器	
A:	仅I、II	B: 仅I、IV		C: 仅II、IV	D: 仅III、IV	
		地址为 32 位, 按字节编射方式, 则 Cache 的标			B, 主存块大小为 32B,	
Α:	17	B: 18		C:19	D:20	
11.	下列元件中存	取速度最快的是 (	) 。			
A:(	Cache	B:寄存器				
C:	内存	D: 外存				
A: C:	磁盘存储器的磁盘旋转半周所磁盘旋转 2/3 周 描令周期是指	所需要的时间	B: 磁	炫盘旋转一周所需要的盘旋转 1/3 周所需要的		
	THE THEORY OF THE PROPERTY OF THE PARTY OF T	R取出一条指令时间				
	CPU 执行一条指	7 12/15/2004/200				
	ALCOHOL: ALCOHOL:	器取出一条指令时间加上	- 执行—	<b>条</b> 指		
	时钟周期时间	THYCH I'M Y HINK	-1/4/13	W11 4 111-1		
14.	. 采用虚拟存储	器的主要目的()。				
A:	提高主存储器的	內存储速度	B: -	扩大存储器空间,并	能进行自动管理	
C:	提高外存储器的	的存储速度	D: 3	扩大存储器空间		
15.	. 下列关于数据	通路的叙述中,错误的	]是(	) .		
A:	: 数据通路包含ALU等组合逻辑(操作)元件					
В:	数据通路包含智	寄存器等时序逻辑(状态	态) 元件	5		
C:	数据通路不包含	含用于异常事情检测及中	响应的电	已路		
D:	数据通路中的数	数据流动路径由控制信息	号进行招	区制		
16.	水平微指令和	垂直微指令相比,(	)。			
<b>A</b> :	前者一次只能是	完成一个操作	B: 后	音者一次只能完成一个	操作	
C:	两者都是一次只	只能完成一个操作	D: 两	有者都能一次完成多个	操作	

若

条指令, 支持直接 围是 ( )。	、间接、立即、相对4种	寻址方式,单地址指令中	中直接寻址方式可寻址范
A:0-255;	B:0-1023;	C:-128—127;	D:-512-511
18. 下列关于 TLB A: 命中率与程序局 B: 缺失后都要去证 C: 缺失处理都可以 D: 都由 DRAM 存储	方问主存; 从由硬件实现;	星( )。	
接寻址方式。对于 I. 通用寄存器组 III. 存储器 (Mem A: 仅 I、II		马器 (ID) I、III	
		方问一维数组元素的是( C: 直接寻址	
		1只有两种指令格式,其	
地址指令 107 条, A: 24 位		则指令字长至少应该是( C: 28 位	
A: MM 在 CPU 外, (B: MM 按地址访问, C: MM 存储指令和)	S 在 CPU 内	CS)的叙述中,错误的是	
w E. alle S S San	重中断系统中 CPU 响应中 执行用户程序)下,CPU	中断的叙述, 其中错误的 才能检测和响应中断	是 ( )。
STANK IS NO ADDRESS VONTAGENSO	到中断请求信号后,才	Was us the house of property that the same	
	周期时,CPU 一定处于中国 中断请求信号,则一定存	析允许(升中断)状态 在未被屏蔽的中断源请求	总信号
24. 下列选项中不	属于 I/0 接口的是 ( )	o o	
A: 磁盘驱动器	SPECIAL CONTRACTOR OF THE SECOND CONTRACTOR OF	印机适配器	
C: 网路控制器	D: 可	编程中断控制器	

17. 某计算机采用 16 位定长指令字格式,操作码位数和寻址方式位数固定,指令系统有 48

D:	突发(Burst)传送总线事务可以在总线上连续传送多个数据
	<b>、填空题(每空 1 分)15%</b> 设有两浮点数 X, Y 实现 X±Y 运算, 其中: X=M <sub>X</sub> 2 <sup>EX</sup> ; Y=M <sub>Y</sub> 2 <sup>EY</sup> 。均为规格化数。
	执行 (1); (2); (3);
	(4)
27.	假设数据位的个数为 k, 校验位的个数为 r, 如要能检测与自动校正一位错, k 和 r 要满
	足关系:。
28.	多体交叉存储器使用地址码的
	址分布。
29.	计算机指令系统分为: (1); (2)。
30.	微指令控制字段的编译法主要有:(1);(2)。
31.	磁盘存储器读写一块信息所需总的时间:。
32.	CPU 对中断的响应是在, DMA 的响应则可以
在_	

25. 下列关于总线的叙述中,错误的是()。

A: 总线是在两个或多个部件之间进行数据交换的传输介质

同步总线由时钟信号定时,时钟频率不一定等于工作频率

C: 异步总线由握手信号定时,一次握手过程完成一次数据交换

### 三、简答题 (每题 5 分) 30%

33. 在 4 位超前进位加法器中,得到的公式如下:

$$C_1 = G_1 + P_1 C_0$$

$$C_2 = G_2 + P_2G_1 + P_2P_1C_0$$

$$C_3 = G_3 + P_3G_2 + P_3P_2G_1 + P_3P_2P_1C_0$$

$$C_4 = G_4 + P_4G_3 + P_4P_3G_2 + P_4P_3P_2G_1 + P_4P_3P_2P_1C_0$$

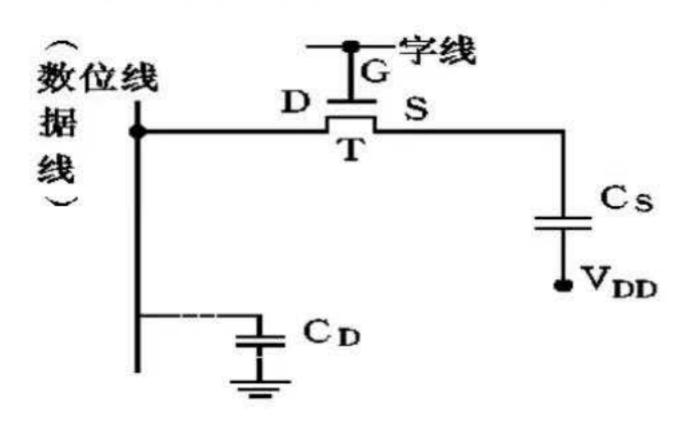
其中  $G_i = A_i B_i$   $P_i = A_i + B_i$ ,  $A \times B$  为相加两数, $C_0$ 进位输入 如果改为 8 位超前进位加法器,按照上述思路,写出  $C_5$  的公式

### 34. 简述原码乘法的规则

$$[X]_{\mathbb{R}} = X_0 X_1 X_2 ... X_n$$

$$[Y]_{\mathbb{R}}=Y_0Y_1Y_2...Y_n$$

35. 写出一位动态存储器的读写过程,说明其主要刷新方式



36. 试比较主存、辅存、高速缓冲存储器、控存、虚存

37. 设某机器共能完成 78 种操作,若指令字长为 16 位,试问单地址格式的指令其地址码可取几位?若想使指令的寻址范围扩大到 2<sup>16</sup>,可采用什么方法?举出三种不同的例子加以说明。

38. 在单周期 CPU 和多周期 CPU 的数据通路设计上,它们最大区别是什么?

#### 四、综合题 30%

- 39. 假设计算机 M 的主存地址为 24 位,按字节编址;采用分页存储管理方式,虚拟地址为 30 位,页的大小为 4KB; TLB 采用 2 路组相联方式和 LRU 替换策略,共 8 组。请回答下列问题。(15 分)
  - (1) 虚拟地址中哪几位表示虚页号?哪几位表示页内地址? (4分)
- (2) 已知访问 TLB 时虚页号高位部分用作 TLB 标志,低位部分用作 TLB 组号, M 的虚拟 地址中哪几位是 TLB 标记?哪几位是 TLB 的组号? (4分)
- (3) 假设 TLB 初始值为空,访问的虚页号依次为 10、12、16、7、26、4、12 和 20,在此过程中,哪一个虚页号对应的 TLB 表项被替换?说明理由(5分)
  - (4) 若将 M 中的虚拟地址位数增加到 32 位,则 TLB 表项的位数增加几位? (2分)

40. 下图是 MIPS 指令集多周期 CPU 的数据通路, 画出以下条指令的指令流程图并标出相应的控制信号(15分)(ALUC2=0, ALUC1=0, ALUC0=0, ALU 完成+; ALUC2=0, ALUC1=0, ALUC1=0, ALUC0=1, 完成-)

SW Rt,offset (base); (memory[base+offset] +Rt)

指令格式:

31 26 25 21 20 16 15 0
Sw(101011) base rt offset

