13주차 예비보고서

전공: 컴퓨터공학과 학년: 4학년 학번: 20191583 이름: 김태곤

**1. Shift register 에 대해 조사하시오.**

Shift Register는 전자 회로에서 데이터를 저장하고 이동시키는 중요한 장치이다. Shift Register의 기본 개념은 입력된 데이터를 클럭 신호에 따라 순차적으로 이동시키는 것이다. 데이터 이동은 주로 직렬(Serial) 또는 병렬(Parallel) 방식으로 이루어지며, 이에 따라 다양한 유형으로 구분된다.

Shift Register의 구성 요소는 주로 플립플롭(flip-flop)으로 이루어진다. 각 플립플롭은 하나의 비트를 저장하며, 클럭 신호에 의해 동작한다. D 플립플롭이 주로 사용되지만, 때로는 T 플립플롭이나 JK 플립플롭이 사용되기도 한다. 기본적인 구조는 여러 개의 플립플롭이 직렬 또는 병렬로 연결되어 있는 형태로, 데이터 입력, 클럭 입력, 출력 등이 포함된다.

Shift Register는 여러 가지 유형으로 나뉘며, 각 유형은 특정한 데이터 처리 방식에 맞추어 설계된다. 첫 번째로 Serial-In Serial-Out (SISO) Shift Register는 데이터가 직렬로 입력되고 직렬로 출력되는 형태이다. 이 유형은 주로 데이터 전송과 같은 간단한 직렬 데이터 처리에 사용된다. 두 번째 유형인 Serial-In Parallel-Out (SIPO) Shift Register는 데이터가 직렬로 입력되지만 병렬로 출력되는 형태이다. 이는 직렬 데이터를 병렬 데이터로 변환할 때 유용하며, 여러 비트의 데이터를 한 번에 읽어들여야 하는 상황에서 사용된다. 세 번째 유형은 Parallel-In Serial-Out (PISO) Shift Register로, 데이터가 병렬로 입력되고 직렬로 출력되는 형태이다. 이 유형은 병렬 데이터를 직렬로 전송해야 하는 경우에 사용되며, 여러 비트의 데이터를 동시에 입력받아 한 비트씩 순차적으로 출력하는 방식이다. 마지막으로 Parallel-In Parallel-Out (PIPO) Shift Register는 데이터가 병렬로 입력되고 병렬로 출력되는 형태이다. 주로 데이터 저장과 버퍼링에 사용되며, 입력된 데이터를 그대로 유지하고 필요 시 병렬로 읽어들일 수 있는 장점이 있다.

이와 같은 다양한 유형의 Shift Register는 각각의 특성에 맞게 데이터의 저장, 이동, 변환 등을 효율적으로 처리하며, 디지털 회로 설계에서 필수적인 구성 요소로 널리 사용된다.

아래 사진은 각각 SIPO, SISO, PISO, PIPO의 회로도이다.

도표, 평면도, 기술 도면, 라인이(가) 표시된 사진

자동 생성된 설명도표, 라인, 직사각형, 평면도이(가) 표시된 사진

자동 생성된 설명

도표, 평면도, 기술 도면, 스케치이(가) 표시된 사진

자동 생성된 설명도표, 평면도, 스케치, 기술 도면이(가) 표시된 사진

자동 생성된 설명

**2. Ring Counter 에 대해서 조사하시오.**

Ring Counter는 시프트 레지스터의 특수한 형태로, 디지털 회로에서 주기적인 순환 패턴을 생성하는 데 사용된다. 이 카운터는 N개의 플립플롭(flip-flop)으로 구성되며, 각 플립플롭은 하나의 비트를 저장한다. Ring Counter의 동작 원리는 하나의 1 비트가 레지스터 내에서 순환하면서 각 플립플롭을 차례로 활성화하는 것이다. 초기 상태에서 하나의 플립플롭만 1로 설정되고 나머지 플립플롭은 0 상태를 유지한다.

Ring Counter는 클럭 신호에 따라 동작하며, 각 클럭 신호가 입력될 때마다 1 비트가 한 단계씩 오른쪽으로 이동하여 순환한다. 예를 들어, 4비트 Ring Counter의 경우 초기 상태가 1000이라면, 첫 번째 클럭 신호에서 상태는 0100으로 변하고, 두 번째 클럭 신호에서는 0010, 세 번째 클럭 신호에서는 0001, 네 번째 클럭 신호에서는 다시 1000으로 순환된다.

이와 같은 순환 패턴으로 인해 Ring Counter는 주기적인 신호를 생성하는 데 유용하다. 주로 상태 기계(State Machine)에서 사용되며, 특정 상태가 일정한 주기로 반복될 때 적합하다. 예를 들어, 회전하는 기계 장치의 제어 시스템에서 각 위치를 순차적으로 활성화하는 데 사용할 수 있다.

Ring Counter의 장점은 구조가 간단하고 구현이 용이하다는 점이다. 또한 각 상태가 고유하기 때문에 복잡한 상태 변화를 쉽게 관리할 수 있다. 그러나 플립플롭의 수가 많아질수록 회로가 복잡해지고, 사용되지 않는 상태가 많아질 수 있다는 단점도 존재한다.

이와 같이 Ring Counter는 주기적인 상태 변화를 구현하고자 할 때 매우 유용한 디지털 회로 구성 요소이다. 특히 간단한 구조와 명확한 상태 전이 특성 덕분에 다양한 응용 분야에서 널리 사용되고 있다.

아래 사진은 Ring Counter의 회로도이다.

도표, 평면도, 기술 도면, 직사각형이(가) 표시된 사진

자동 생성된 설명

**3. UP DOWN Counter 에 대해서 조사하시오.**

Up Down Counter는 디지털 전자 회로에서 값을 증가시키거나 감소시키는 기능을 갖춘 카운터이다. 이 카운터는 클럭 신호에 따라 카운트 업(count up) 또는 카운트 다운(count down)을 수행하며, 제어 신호에 의해 동작 모드가 결정된다. 기본적으로 N비트의 플립플롭(flip-flop)들로 구성되며, 각 플립플롭은 1비트를 저장한다.

Up Down Counter의 동작 원리는 클럭 신호와 업/다운 제어 신호에 의해 결정된다. 업 모드에서는 클럭 신호가 입력될 때마다 카운터의 값이 1씩 증가하고, 다운 모드에서는 1씩 감소한다. 예를 들어, 초기 값이 0000인 4비트 Up Down Counter가 업 모드에서 클럭 신호를 받을 때 값은 0001, 0010, 0011, 0100 순으로 증가한다. 반대로 다운 모드에서는 0000, 1111, 1110, 1101 순으로 감소한다.

Up Down Counter는 다양한 응용 분야에서 사용된다. 디지털 회로에서 이벤트나 동작의 횟수를 셀 때 유용하며, 주로 타이머, 분주기(divider), 디지털 계수기 등으로 활용된다. 또한, 전자 기기에서 증가 및 감소 조절 기능을 필요로 하는 다양한 애플리케이션에 적용될 수 있다. 예를 들어, 전자 장비의 볼륨 조절, 디지털 디스플레이의 숫자 조작 등이 이에 해당된다.

구조적으로 Up Down Counter는 여러 플립플롭과 논리 게이트로 구성된다. 기본적인 구성 요소는 T 플립플롭 또는 JK 플립플롭이며, 업/다운 제어 신호에 따라 플립플롭의 입력이 변하게 된다. 이러한 제어 신호는 AND, OR, XOR와 같은 논리 게이트를 통해 조합된다. 또한, 캐리(carry) 및 보로우(borrow) 신호를 사용하여 상위 비트로의 전파를 관리한다.

Up Down Counter는 동기식 및 비동기식 형태로 나뉜다. 동기식 Up Down Counter는 모든 플립플롭이 동일한 클럭 신호에 의해 동작하여 동작 속도가 빠르고 정확하다. 비동기식 Up Down Counter는 각 플립플롭이 이전 플립플롭의 출력에 의해 동작하여 구조가 단순하지만 전파 지연 문제가 발생할 수 있다.

이와 같이 Up Down Counter는 디지털 회로 설계에서 매우 중요한 역할을 하며, 다양한 형태와 구조로 구현되어 여러 응용 분야에서 널리 사용되고 있다. 간단한 카운터부터 복잡한 디지털 시스템까지, Up Down Counter는 필수적인 구성 요소로 자리잡고 있다.

아래 사진은 3bit up down counter의 상태 전이 다이어그램이다.

원, 도표이(가) 표시된 사진

자동 생성된 설명

**4. Ripple Counter 에 대해서 조사하시오.**

Ripple Counter는 비동기 카운터의 일종으로, 각 플립플롭의 출력이 다음 플립플롭의 클럭 입력으로 사용되는 구조를 갖는다. 이 카운터는 클럭 신호가 각 플립플롭을 순차적으로 동작시키며, 하나의 플립플롭이 변화할 때 그 신호가 다음 플립플롭으로 전파되는 방식이다. 이 전파되는 신호가 마치 파동처럼 흐른다고 해서 Ripple Counter라는 이름이 붙었다.

Ripple Counter는 주로 T 플립플롭이나 JK 플립플롭으로 구성된다. 예를 들어, 4비트 Ripple Counter의 경우, 첫 번째 플립플롭의 클럭 입력은 외부 클럭 신호에 연결되고, 나머지 플립플롭들의 클럭 입력은 이전 플립플롭의 출력 신호에 연결된다. 첫 번째 플립플롭이 외부 클럭 신호에 의해 토글되면, 그 출력이 다음 플립플롭의 클럭 입력으로 전달되어 다음 플립플롭도 토글된다. 이 과정이 연쇄적으로 일어나면서 카운터의 값이 증가하거나 감소하게 된다.

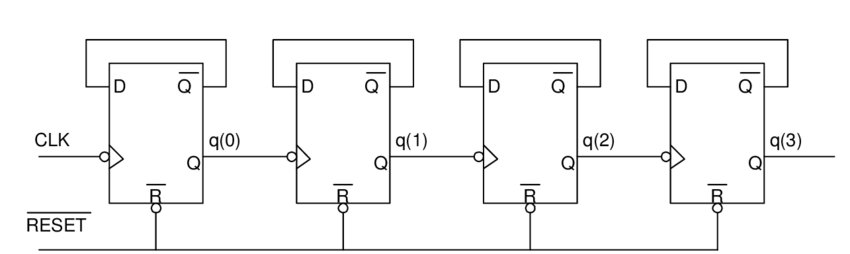
Ripple Counter는 주로 비동기 카운터로 분류되며, 이는 모든 플립플롭이 동일한 클럭 신호에 의해 동작하지 않고, 순차적으로 동작하기 때문이다. 이로 인해 전파 지연이 발생할 수 있는데, 이는 각 플립플롭이 토글되는 시간이 누적되어 전체 카운터의 동작 속도에 영향을 미친다. 따라서 Ripple Counter는 고속 동작이 필요한 경우보다는 저속 동작이 가능한 응용 분야에 적합하다.

Ripple Counter는 간단한 구조로 인해 구현이 용이하며, 소규모 회로에서 많이 사용된다. 주로 디지털 시계, 간단한 타이머, 이벤트 카운터 등의 응용 분야에서 사용된다. 예를 들어, 디지털 시계에서 초, 분, 시간을 세는 카운터로 사용될 수 있다. 또한, 주파수를 나누는 분주기(divider)로도 많이 사용되는데, 이는 특정 주파수의 클럭 신호를 낮은 주파수로 변환하는 역할을 한다.

Ripple Counter의 장점은 설계와 구현이 간단하다는 점이다. 각 플립플롭이 순차적으로 동작하므로 추가적인 논리 회로가 필요하지 않다. 그러나 전파 지연 문제가 발생할 수 있어, 많은 비트로 구성된 카운터에서는 동기식 카운터가 선호될 수 있다. 동기식 카운터는 모든 플립플롭이 동일한 클럭 신호에 의해 동시에 동작하여 전파 지연 문제를 해결할 수 있다.

이와 같이 Ripple Counter는 간단한 구조와 구현의 용이성으로 인해 다양한 디지털 회로에서 널리 사용된다. 비록 전파 지연 문제로 인해 고속 동작이 필요한 경우에는 제한적일 수 있지만, 저속 동작이 가능한 많은 응용 분야에서는 여전히 유용하게 사용되고 있다.

아래 사진은 4 bit ripple counter의 회로도이다. 비동기식 counter와 동일하다.



**5. 기타 이론**

Presettable Counter는 디지털 회로에서 특정 값으로 초기화할 수 있는 카운터이다. 일반적인 카운터와 달리 사용자가 원하는 값을 미리 설정할 수 있어, 다양한 응용 분야에서 유용하게 사용된다. 이 카운터는 특정한 값을 기준으로 카운트를 시작하거나, 필요한 시점에 값을 리셋할 수 있는 기능을 제공한다.

Presettable Counter는 보통 플립플롭(flip-flop)과 논리 게이트로 구성된다. 주요 구성 요소는 입력 데이터 레지스터, 제어 신호, 클럭 신호, 출력 레지스터로 나뉜다. 사용자는 프리셋(pre-set) 입력을 통해 초기값을 설정하며, 이 값은 레지스터에 저장된다. 클럭 신호가 입력될 때마다 카운터는 이 초기값을 기준으로 증가하거나 감소한다.

이 카운터의 동작은 다음과 같다. 초기 설정 값이 입력되면, 제어 신호를 통해 프리셋 값이 레지스터에 로드된다. 이후 클럭 신호에 따라 카운트가 시작되며, 필요 시 리셋 신호를 통해 다시 초기 값으로 돌아갈 수 있다. 이러한 기능을 통해 특정 이벤트나 조건에 따라 카운트를 시작하거나 재설정하는 것이 가능하다.

Presettable Counter는 다양한 응용 분야에서 사용된다. 대표적인 예로는 디지털 타이머, 이벤트 카운터, 주파수 분주기, 시퀀스 제어 등이 있다. 디지털 타이머에서는 특정 시간 동안의 이벤트를 카운트하여 타이밍 작업을 수행할 수 있다. 이벤트 카운터에서는 특정 조건에 맞춰 카운트를 시작하거나 리셋하여 이벤트 발생 횟수를 기록할 수 있다. 주파수 분주기에서는 특정 주파수를 기준으로 신호를 나누어 원하는 주파수를 생성할 수 있으며, 시퀀스 제어에서는 복잡한 제어 작업을 단계별로 수행하는 데 사용된다.

Presettable Counter는 또한 다양한 형태로 구현될 수 있다. 동기식 프리셋 카운터는 모든 플립플롭이 동일한 클럭 신호에 의해 동작하여 빠르고 정확한 카운팅을 제공한다. 비동기식 프리셋 카운터는 각 플립플롭이 순차적으로 동작하므로 구현이 간단하지만, 전파 지연 문제가 발생할 수 있다.

Presettable Counter의 주요 장점은 초기값을 설정할 수 있는 유연성에 있다. 이를 통해 다양한 초기 조건을 설정할 수 있으며, 특정 조건에서 카운트를 시작하거나 멈출 수 있다. 이러한 특성 덕분에 다양한 디지털 시스템에서 중요한 역할을 하며, 복잡한 제어 작업을 단순화하고 효율적으로 처리할 수 있게 한다.

결론적으로, Presettable Counter는 초기값 설정 기능을 통해 다양한 응용 분야에서 유용하게 사용되는 디지털 회로의 핵심 구성 요소이다. 간단한 이벤트 카운트부터 복잡한 시퀀스 제어까지, 다양한 형태와 기능을 통해 디지털 시스템의 성능을 향상시키는 중요한 역할을 한다.

아래 사진은 Presettable Synchronous Binary Counters의 회로도이다.

