

# Historischer Überblick

| Parameter | Kursinformationen |
|-----------|-------------------|
|-----------|-------------------|

| Veranstaltung: | @config.lecture || Semester: | @config.semester || Hochschule: | Technische Universität Freiberg || Inhalte: | Übersicht der historischen Entwicklung von Rechentechnik || Link auf GitHub: | [https://github.com/TUBAF-Ifl-LiaScript/VL\\_EingegebetteteSysteme/blob/master/01\\_HistorischerUeberblick.md](https://github.com/TUBAF-Ifl-LiaScript/VL_EingegebetteteSysteme/blob/master/01_HistorischerUeberblick.md) || Autoren: | |

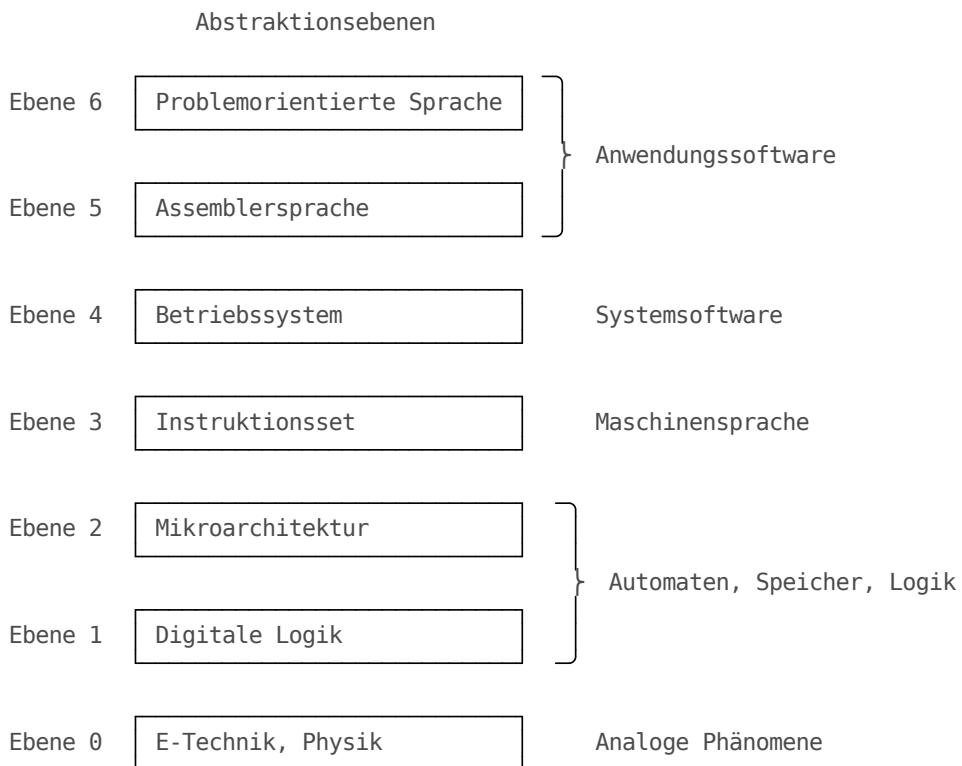


## Fragen an die Veranstaltung

- Worin lag der „große Wurf“ des Intel 4004?
- Was bedeutet die Angabe 8bit, 16bit usw. ?
- Erklären Sie die Schichten der Rechnerstruktur.
- Worin unterschieden sich ENIAC und die Z3?
- ...

## Weiterführende Literaturhinweise

- Dirk W. Hoffmann, Grundlagen der Technischen Informatik, Hanser-Verlag, 2007
- Raul Rojas, Sechzig Jahre Computergeschichte - Die Architektur der Rechenmaschinen Z1 und Z3 [Link](#)
- Webseiten zur Rechnergeschichte
  - <http://www.horst-zuse.homepage.t-online.de/z1.html>
  - <http://www.computerhistory.org/babbage/adalovelace>



## Reflexion Ihrer Fragen

Partizipative Materialentwicklung mit den Informatikern ...

| Format                 | Informatik Studierende | Nicht-Informatik Studierende |
|------------------------|------------------------|------------------------------|
| Verbesserungsvorschlag | 1                      | 0                            |
| Fragen                 | 0                      | 0                            |
| generelle Hinweise     | 0                      | 0                            |

Die Informatik wird gewinnen!!!

## Begrifflichkeiten

*Ein Computer oder Digitalrechner ist eine Maschine, die Probleme für den Menschen lösen kann, indem sie die ihr gegebenen Befehle ausführt. (Tannenbaum, Computerarchitektur)*

*Ein Computer oder Rechner ist ein Gerät, das mittels programmierbarer Rechenvorschriften Daten verarbeitet. (Wikipedia)*

*Rechenanlage (Computer) ... Die Gesamtheit der Baueinheiten, aus denen ein Datenverarbeitungssystem aufgebaut ist. (DIN 44300)*

Welche Gemeinsamkeiten und Unterschiede sehen Sie in diesen Definitionen?

## Rechenmaschinen

Ausgangspunkt für die Vereinfachung des Rechnens ist das Konzept des Stellenwertsystems. In einer positionsunabhängigen Darstellung bedarf es immer neuer Symbole um größere Zahlen auszudrücken. Im römischen Zahlensystem sind dies die bekannten Formate **MDCCLXV**. Können Sie den Zahlenwert rekonstruieren - es ist das Gründungsjahr der Bergakademie.

Die Idee, den Wert einer Ziffer von ihrer Position innerhalb der ganzen Zahl abhängig zu machen, geht auf den indischen Kulturkreis zurück. Die sogenannten "arabischen" Zahlen integrieren dafür einen zentrale Voraussetzung, die "0". Ohne die Null ist es nicht möglich, den Wert einer einzelnen Ziffer zu vervielfachen.

Der Abakus greift diesen Ansatz auf und strukturiert den Rechenprozess. Dabei unterscheidet man verschiedene Systeme. Es existieren Vorgehensmuster für die Umsetzung der Grundrechenarten und des Wurzelziehens.



Abakus im Stadtzentrum von Lübeck [Abakus]

Eine weitreichendere Unterstützung beim eigentlichen Rechenprozess bieten die Napierischen Rechenstäbe (John Napier 1550 - 1617), die insbesondere die Multiplikation einer Ziffer mit einer beliebig großen Zahl unterstützen.



Taschenrechner mal anders - Die Napierschen Rechenstäbchen

|    | 3  | 4  | 5  | 6  | 7  | 8  | 9  | 10  |
|----|----|----|----|----|----|----|----|-----|
| 6  | 6  | 8  | 10 | 12 | 14 | 16 | 18 | 20  |
| 9  | 9  | 12 | 15 | 18 | 21 | 24 | 27 | 30  |
|    | 12 | 16 | 20 | 24 | 28 | 32 | 36 | 40  |
| 5  | 5  | 10 | 15 | 20 | 25 | 30 | 35 | 40  |
| 6  | 6  | 12 | 18 | 24 | 30 | 36 | 42 | 48  |
| 7  | 7  | 14 | 21 | 28 | 35 | 42 | 49 | 56  |
| 8  | 8  | 16 | 24 | 32 | 40 | 48 | 56 | 64  |
| 9  | 9  | 18 | 27 | 36 | 45 | 54 | 63 | 72  |
| 10 | 10 | 20 | 30 | 40 | 50 | 60 | 70 | 80  |
|    |    |    |    |    |    |    |    | 100 |

[Copy link](#)

Watch on [YouTube](#)

Die notwendige manuelle Addition bei größeren Faktoren löste die Rechenmaschine von Wilhelm Schickard. Die Automatisierung der Addition ist mechanisch gelöst und zum Beispiel unter [Link](#) beschrieben.



Nachbau der Rechenmaschine von Wilhelm Schickard [\[Schickard\]](#)



Blair Pascal, Gottfried Wilhelm Leibniz und andere Entwickler trieben die Entwicklung weiter, erweiterten die Stellensysteme, integrierten weitere Rechenarten hatten aber insgesamt mit den mechanischen Herausforderungen und fehlender Fertigungsgenauigkeit zu kämpfen.

*Es ist unwürdig, die Zeit von hervorragenden Leuten mit knechtischen Rechenarbeiten zu verschwenden, weil bei Einsatz einer Maschine auch der Einfältigste die Ergebnisse sicher hinschreiben kann. (Gottfried Wilhelm Leibniz)*

---

[Abakus] Dietmar Rabich, Abakus des Wissenschaftspfads, Lübeck, Schleswig-Holstein, Deutschland,  
[https://commons.wikimedia.org/wiki/File:L%C3%BCbeck,\\_Wissenschaftspfad,\\_Abakus\\_-\\_2017\\_-\\_0373.jpg](https://commons.wikimedia.org/wiki/File:L%C3%BCbeck,_Wissenschaftspfad,_Abakus_-_2017_-_0373.jpg)

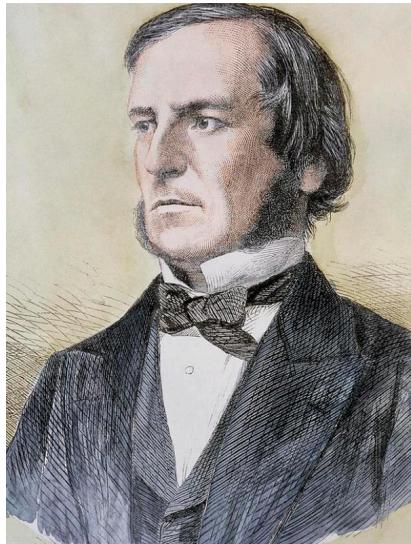
[Schickard] Herbert Klaeren, Nachbau der Rechenmaschine von Wilhelm Schickard,  
<https://commons.wikimedia.org/wiki/File:Schickardmaschine.jpg>

## Abstraktere Konzepte

Bisher stand die Berechnung von einzelnen Ergebnissen auf der Basis einer Sequenz von Eingaben im Vordergrund. Ende des 18. Jahrhunderts entwarfen Visionäre neue Konzepte, die allgemeingültige Lösungen integrierten.

Diesen Aspekt kann man auf technischer und theoretischer Ebene betrachten.

Die Grundlagen moderner Rechner legten die Arbeiten von Georg Boole (1815 - 1864), der eine boolesche Algebra (oder einen booleschen Verband) definierte, die die Eigenschaften der logischen Operatoren UND, ODER, NICHT sowie die Eigenschaften der mengentheoretischen Verknüpfungen Durchschnitt, Vereinigung, Komplement verallgemeinert. Gleichwertig zu booleschen Algebren sind boolesche Ringe, die von UND und ENTWEDER-ODER (exklusiv-ODER) beziehungsweise Durchschnitt und symmetrischer Differenz ausgehen.



Georg Boole [Boole]

---

[Boole] Autor unbekannt, George Boole, [https://commons.wikimedia.org/wiki/File:George\\_Boole\\_color.jpg](https://commons.wikimedia.org/wiki/File:George_Boole_color.jpg)

## **Joseph-Marie Jacquard (1752 - 1834) - Automatischer Webstuhl**

Jacquards "Musterwebstuhl" realisierte die Ansteuerung der Webmechanik durch eine Lochkartensteuerung. Im Jahr 1805 wurde das Verfahren erstmals vorgestellt. Dadurch konnten endlose Muster von beliebiger Komplexität mechanisch hergestellt werden.



Die Lochkartensteuerung einer Jacquard-Maschine im Historischen Zentrum Wuppertal [Jacquard]

Auf den Karte waren Informationen über das in einem Schritt zu webende Muster enthalten. Ein Loch bedeutete Fadenhebung, kein Loch eine Fadensenkung. Dabei konnten die Lochkarten in einer Endlosschleife gekoppelt werden, um wiederkehrende Strukturen umzusetzen.

---

[Jacquard] Markus Schweiß, Die Lochkartensteuerung einer Jacquard-Maschine im Historischen Zentrum Wuppertal, [https://de.wikipedia.org/wiki/Joseph-Marie\\_Jacquard#/media/Datei:Jacquard01.jpg](https://de.wikipedia.org/wiki/Joseph-Marie_Jacquard#/media/Datei:Jacquard01.jpg)

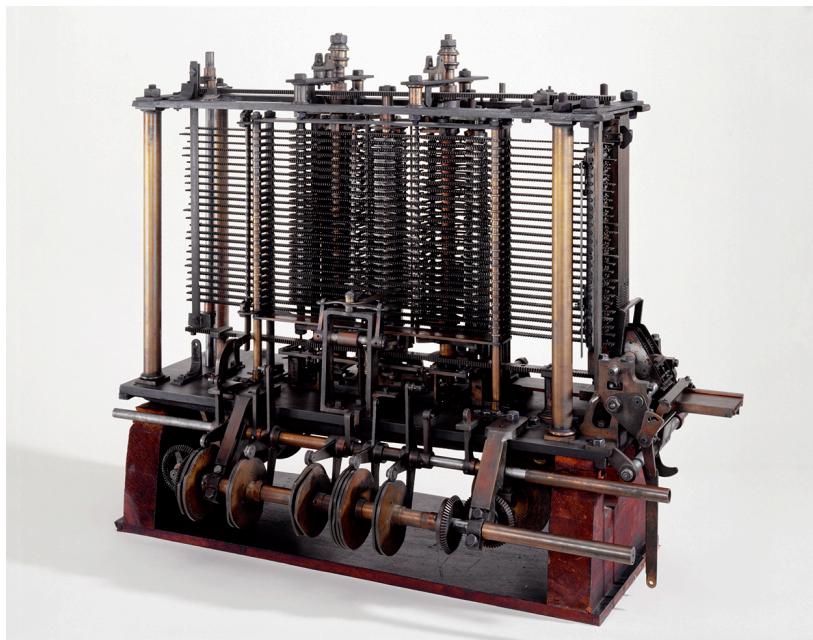
## Charles Babbage (1791 - 1871) - Analytical Engine

Ausgangspunkt war die Konstruktion einer Rechenmaschine für die Lösung polynomialer Funktionen. Dabei entstand die Vision einer universellen Rechenapparatur, die auf der Basis eines programmierbaren Systems Berechnungen löst. Die erste Beschreibung wurde 1837 veröffentlicht.

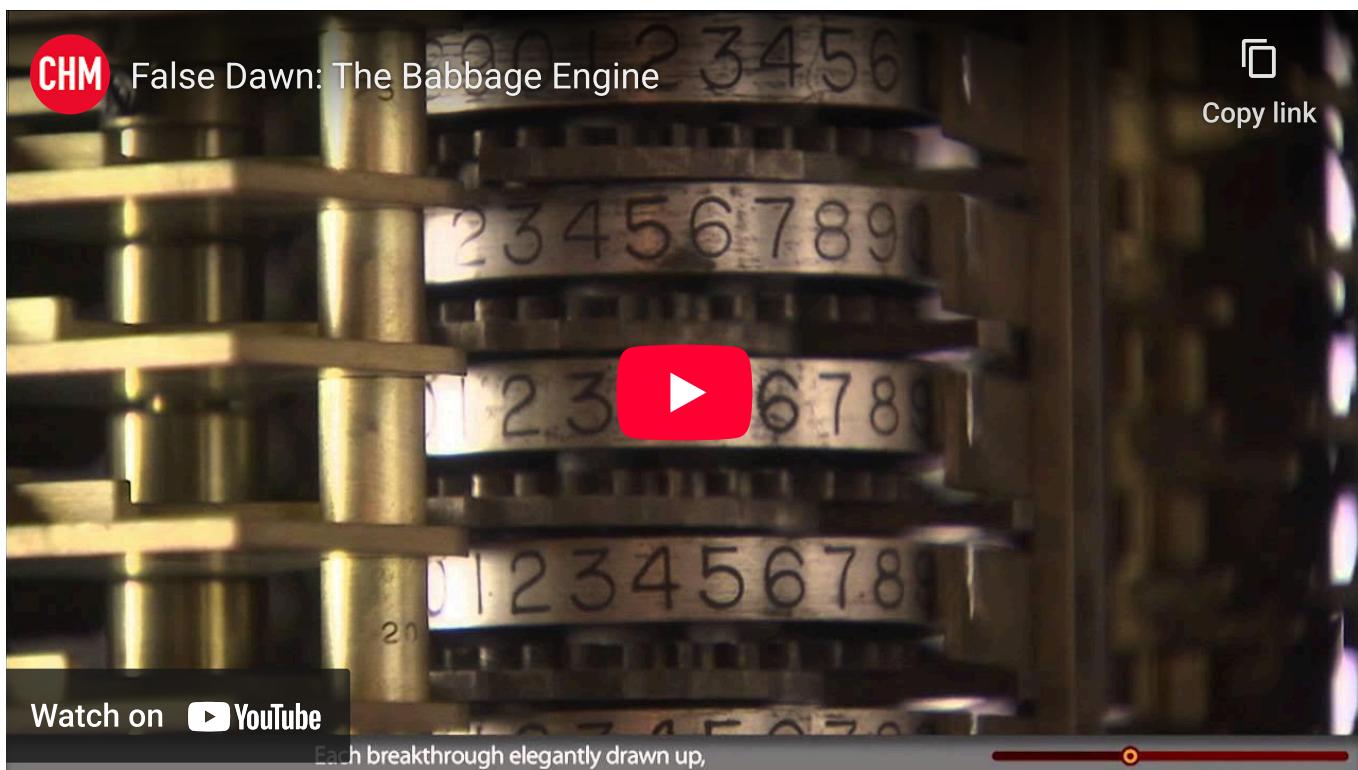
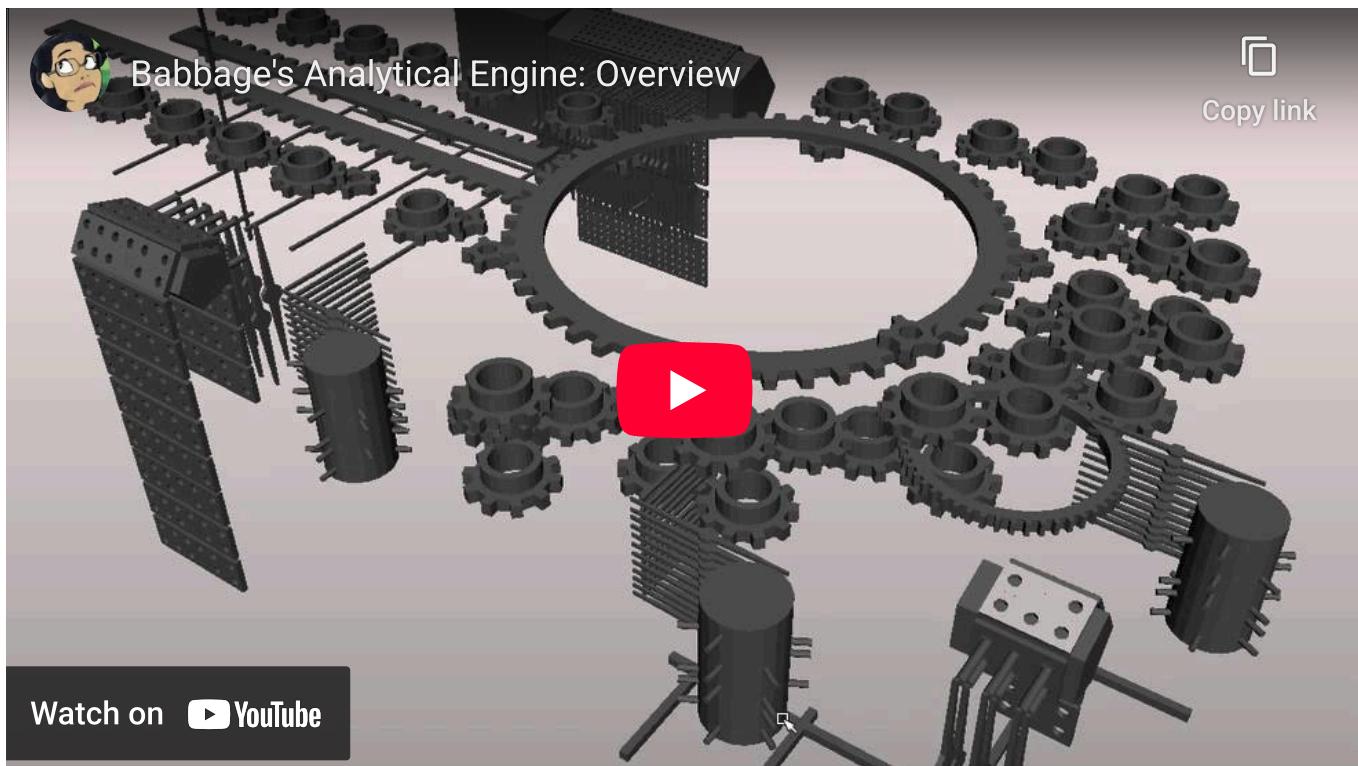
- Energiebereitstellung über eine Dampfmaschine
- 8000 mechanische Komponenten
- Eingabe der Daten und Befehle über Lochkarten
- Nutzerinterface: Drucker, ein Kurvenplotter und eine Glocke
- Zahlendarstellung: dezimale Festkommazahlen, pro Stelle ein Zahnrad
- Arbeitsspeicher zwischen 1,6 und 20 kB (umstritten)

*The result of my reflections has been that numbers containing more than thirty places of figures will not be required for a long time to come.*

Die Maschine wurde zu Lebzeiten von Babbage nicht realisiert und nur in Teilen durch seinen Sohn implementiert. Aktuell existieren in verschiedenen Museen unterschiedliche Neubauten.



Rekonstruktionsversuch der Analytical Engine im Science Museum London [\[AnalyticalEngine\]](#)



Eine der zentralen Persönlichkeiten, die die Möglichkeiten der Analytical Engine erkannte, war Ada Lovelace.

*„[Die Analytical Engine] könnte auf andere Dinge als Zahlen angewandt werden, wenn man Objekte finden könnte, deren Wechselwirkungen durch die abstrakte Wissenschaft der Operationen dargestellt werden können und die sich für die Bearbeitung durch die Anweisungen und Mechanismen des Gerätes eignen.“*

Ada Lovelace legte in den Notes zu einem Vortrag von Babbage einen schriftlichen Plan zur Berechnung der Bernoulli-Zahlen in Diagrammform vor, welcher als das erste veröffentlichte formale Computerprogramm gelten kann.

---

[AnalyticalEngine] Science Museum London / Science and Society Picture Library ,  
[https://commons.wikimedia.org/wiki/File:Babbages\\_Analytical\\_Engine,\\_1834-1871..\\_\(9660574685\).jpg](https://commons.wikimedia.org/wiki/File:Babbages_Analytical_Engine,_1834-1871.._(9660574685).jpg)

## **Es werde Licht ... elektrische Systeme**

Der Verfügbarkeit des elektrischen Stromes als Energiequelle löste einige der technischen Hürden bei den mechanischen Rechenmaschinen, eröffnete aber auch neue Möglichkeiten bei der Eingabe von Daten.

Herman Hollerith (1860 - 1929) interpretierte die Lochkarten als Medium neu. Sein Konzept für die Lösung/Auswertung von organisatorischen Problemstellungen sah diese als Basis für die Datenerfassung.

Das System für die Erfassung von Daten auf Lochkarten bestand aus der Tabelliermaschine, dem Lochkartensortierer, dem Lochkartenlocher und dem Lochkartenleser. Damit konnte die Volkszählung in den USA 1890 innerhalb von 2 Jahren ausgewertet werden.

1924 wurde die von ihm gegründete Firma schließlich in International Business Machines Corporation (IBM) umbenannt.



Nachbau einer Hollerith Maschine [\[Hollerith\]](#)

Hollerith Electric Tabulating System (HETS)

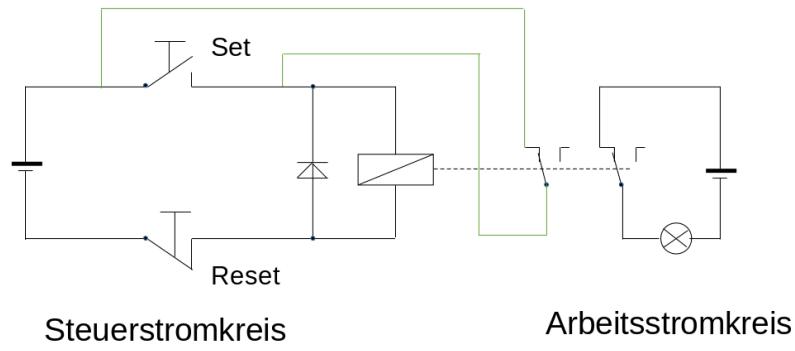
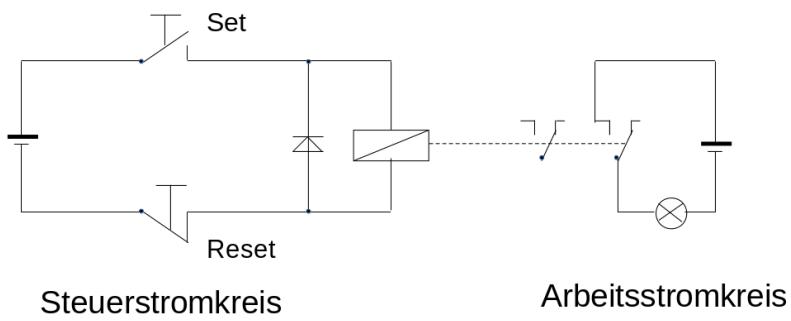
Copy link

Hollerith  
Electric Tabulating  
System 1890

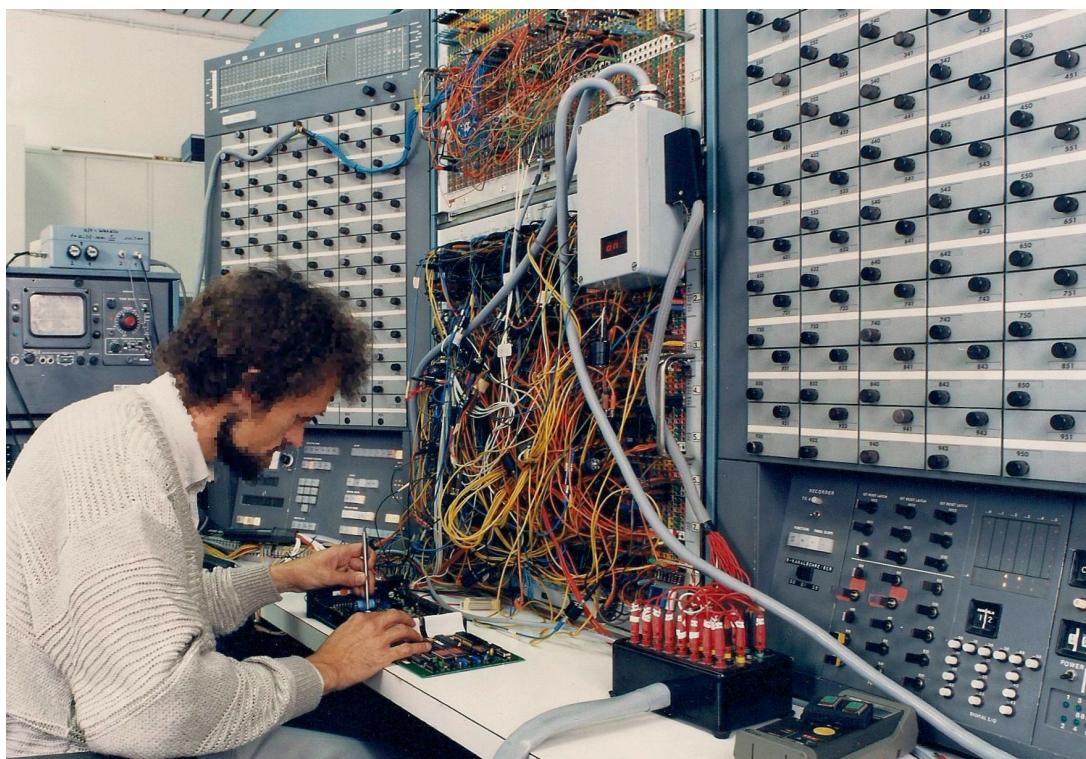
Watch on YouTube

A composite image featuring a portrait of Herman Hollerith on the right and a reconstruction of his Electric Tabulating System (HETS) on the left. The reconstruction is a dark wood cabinet with a keyboard and a paper feed mechanism. A red YouTube play button icon is overlaid on the machine. The text "Hollerith Electric Tabulating System 1890" is displayed prominently on the right side. A small circular profile picture of a person is in the top left corner. A "Copy link" button is in the top right corner. A "Watch on YouTube" button is at the bottom left.

Nicht nur auf der Ebene der Datenerfassung, sondern auch für die Datenspeicherung eröffnete sich auf der Basis des elektrischen Stromes eine Revolution. Relais konnten Zustände nun speichern und logische Operationen abbilden. Damit manifestierte sich aber auch die Festlegung auf eine binäre Informationsdarstellung - An, Aus (1 und 0).



Bis in die 80er Jahre bildeten Analogrechner einen alternativen Ansatz. Anders als bei den diskret arbeitenden Digitalrechnern wurde hier im Werte- und Zeitverlauf kontinuierlich gearbeitet. Dabei wurde das Systemverhalten von komplexen Systemen mit elektrischen Schaltungen nachgebildet.



Analogrechneranwendung für die Simulation der Regelstrecke für einen Regelkreis [AnalogRechner]

---

[AnalogRechner] SchmiAlf, Analogrechneranwendung für die Simulation der Regelstrecke für einen Regelkreis mit einem externen Steuengerät (Mikrocontroller) angeschlossen als Hardware-in-the-Loop, mit Analogrechner EAI-8800, ca. 1985,  
[https://commons.wikimedia.org/wiki/File:Analogrechner\\_HW-in-Loop\\_Ausschnitt.jpg](https://commons.wikimedia.org/wiki/File:Analogrechner_HW-in-Loop_Ausschnitt.jpg)

[Hollerith] Adam Schuster, Replica of early Hollerith punched card tabulator and sorting box (right) at Computer History Museum,  
<https://commons.wikimedia.org/wiki/File:HollerithMachine.CHM.jpg>

## Zuse Z3

Die Z3 war der erste funktionsfähige Digitalrechner weltweit und wurde 1941 von Konrad Zuse in Zusammenarbeit mit Helmut Schreyer in Berlin gebaut. Die Z3 wurde in elektromagnetischer Relaistechnik mit 600 Relais für das Rechenwerk und 1400 Relais für das Speicherwerk ausgeführt.

- 10 Hertz Taktfrequenz
- basierend auf 2200 Relais
- 22-stellige Binärzahlen (im Gleitkomma-Format !)
- dezimale Ein-/Ausgabe
- Speicher mit 64 Worten
- Steuereinheit mit Sequenzer
- Addition in 3 Takten, Multiplikation in 16 Takten
- keine Sprungoperationen!



Bereits Vorwegname der Kernelemente moderner Architekturen:

- Gleitkommaformat
- Mikroprogrammierung
- Pipeline-Konzept
- Carry-Look-Ahead Addierer

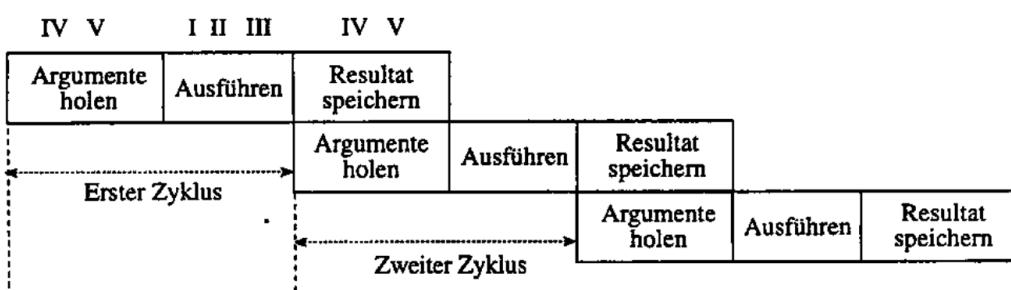


Abbildung 5: Die Ausführungspipeline der Z3

Sechzig Jahre Computergeschichte [Rojas]

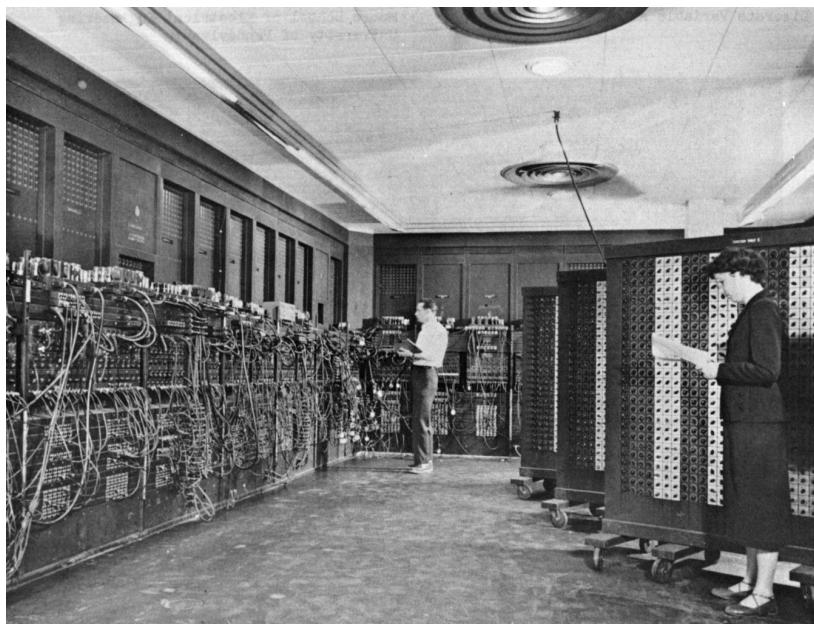
---

[Rojas] Raul Rojas, Sechzig Jahre Computergeschichte - Die Architektur der Rechenmaschinen Z1 und Z3  
[Link](#)

## Eniac

Electronic Numerical Integrator and Computer (ENIAC)

- 18000 Röhren, 1500 Relais
- $130 \text{ m}^2$ , 30 Tonnen, 140 kW
- dezimale Kodierung
- ca. 5000 Additionen je Sek.
- 20 Akkumulatoren, 1 Multiplizierer, 3 Funktionstabellen
- programmiert durch Kabel-Verbindungen
- E/A mittels Lochkarten
- gebaut für ballistische Berechnungen



ENIAC Betriebsraum [ENIAC]

Ein großes Problem bei der Entwicklung des ENIAC war die Fehleranfälligkeit der Elektronenröhren. Wenn nur eine der 17.468 Röhren ausfiel, rechnete die gesamte Maschine fehlerhaft.

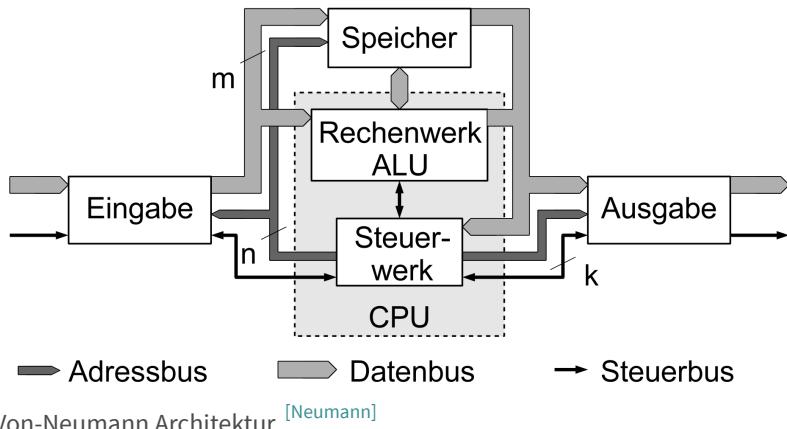
---

[ENIAC] Autor unbekannt, ENIAC in Philadelphia, Pennsylvania. Glen Beck (background) and Betty Snyder (foreground) program the ENIAC in building 328 at the Ballistic Research Laboratory ,  
<https://commons.wikimedia.org/wiki/File:Eniac.jpg>

## Konzeptionelle Entwürfe

In seinem Papier *First Draft on the Report of EDVAC* beschreibt John von Neumann 1945 die Basiskomponenten eines Rechners:

- ALU (Arithmetic Logic Unit) – Rechenwerk für die Durchführung mathematischer/logischer Operationen
- Control Unit – Steuerwerk für die Interpretation der Anweisungen eines Programmes
- BUS – Bus System, dient zur Kommunikation zwischen den einzelnen Komponenten (Steuerbus, Adressbus, Datenbus)
- Memory – Speicherwerk sowohl für Programme als auch für Daten
- Ein-/Ausgabe – Nutzerinterface




---

[Neumann] Medvedev, Schaltbild einer Von-Neumann-Architektur auf deutsch.:

[https://commons.wikimedia.org/wiki/File:%22von\\_Neumann%22\\_Architektur\\_de.svg](https://commons.wikimedia.org/wiki/File:%22von_Neumann%22_Architektur_de.svg)

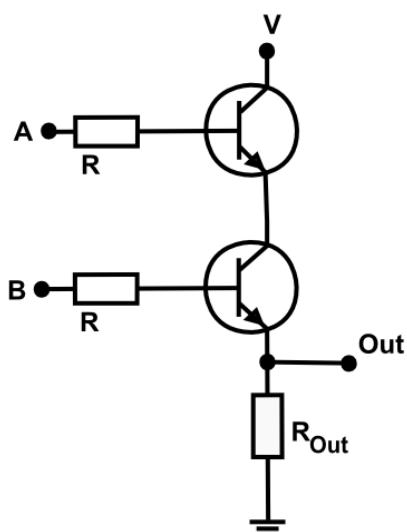
## Die Transistor-Ära

1948 stellen Shockley, Bardeen und Brattain den ersten Transistor an den Bell Labs her. Dafür erhalten sie 1956 den Nobelpreis für Physik. Der Transistor verdrängt langsam die Röhre als Verstärker und Schalter. Die neue Technik ermöglicht die Erstellung integrierter Schaltungen.



Und wie wird daraus nun ein Rechner? Die intelligente Verschaltung mehrerer Transistoren ermöglicht die Umsetzung von logischen Schaltungen wie AND, OR usw.

#### Transistor AND Gate



Transistorverschaltung für AND-Logik [ANDTransistor]

Diese wiederum fassen wir nun in entsprechenden ICs zusammen. Wir haben die elektrische Ebene verlassen und sind endgültig auf der logischen Ebene angekommen.

## DM7408

### Quad 2-Input AND Gates

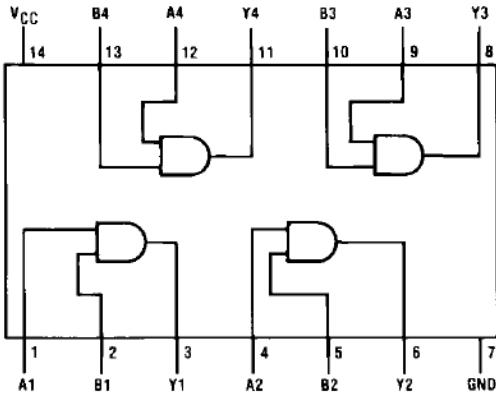
#### General Description

This device contains four independent gates each of which performs the logic AND function.

#### Ordering Code:

| Order Number | Package Number | Package Description  |
|--------------|----------------|--|
| DM7408N      | N14A           | 14-Lead Plastic Dual-In-Line Package (PDIP), JEDEC MS-001, 0.300" Wide |

#### Connection Diagram



#### Function Table

| Inputs |   | Output |
|--------|---|--------|
| A      | B | Y      |
| L      | L | L      |
| L      | H | L      |
| H      | L | L      |
| H      | H | H      |

H = HIGH Logic Level  
 L = LOW Logic Level

Datenblatt der Firma Fairchild [Fairchild]

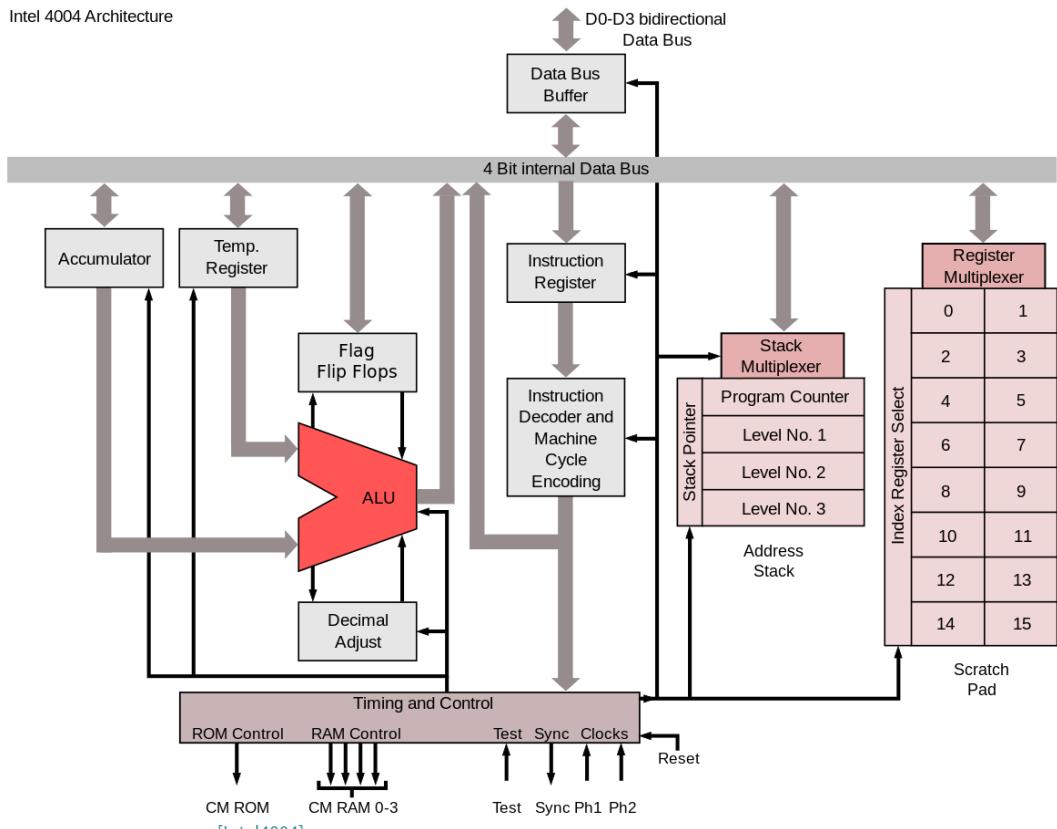
---

[ANDTransistor] EBattleP, diagram of a transistor AND gate. Reference: <http://hyperphysics.phy-astr.gsu.edu/hbase/electronic/and.html#c1>, <https://commons.wikimedia.org/wiki/File:TransistorANDgate.png>

[Fairchild] Datenblatt der Firma Fairchild, DM7408, August 1986

## Intel 4004

Beispiel: Intel 4004-Architektur (1971)



Intel 4004 Architekturdarstellung [\[Intel4004\]](#)

- Anzahl Transistoren: 2300
- Taktfrequenz: 500 bis 740 kHz
- Zyklen pro Instruktion: 8
- Daten-Adressraum: 5120 Bit (Harvard-Architektur)
- Anzahl Befehle: 46
- Bauform: 16 Pin (DIP)

Halten Sie nach der GoldCap-Variante Ausschau!

Unterstützung für die Interpretation aus dem Nutzerhandbuch, dass das Instruction set beschreibt:

# 4004 Instruction Set

## BASIC INSTRUCTIONS (\* = 2 Word Instructions)

| Hex<br>Code | MNEMONIC | OPR            |                |                |                | OPA<br>D <sub>3</sub> D <sub>2</sub> D <sub>1</sub> D <sub>0</sub>   | DESCRIPTION OF OPERATION   |
|-------------|----------|----------------|----------------|----------------|----------------|--|--|
|             |          | D <sub>3</sub> | D <sub>2</sub> | D <sub>1</sub> | D <sub>0</sub> |  |  |
| 00          | NOP      | 0              | 0              | 0              | 0              | 0  | No operation.  |
| 1 -         | *JCN     | 0              | 0              | 0              | 1              | C, C <sub>2</sub> C <sub>3</sub> C <sub>4</sub><br>A <sub>2</sub> A <sub>2</sub> A <sub>2</sub> A <sub>2</sub> | Jump to ROM address A <sub>2</sub> A <sub>2</sub> A <sub>2</sub> A <sub>2</sub> , A, A, A, A, (within the same ROM that contains this JCN instruction) if condition C, C <sub>2</sub> C <sub>3</sub> C <sub>4</sub> is true, otherwise go to the next instruction in sequence. |
| 2 -         | *FIM     | 0              | 0              | 1              | 0              | R R R 0<br>D <sub>2</sub> D <sub>2</sub> D <sub>2</sub> D <sub>2</sub>   | Fetch immediate (direct) from ROM Data D <sub>2</sub> D <sub>2</sub> D <sub>2</sub> D <sub>2</sub> , D, D, D, D, to index register pair location RRR.  |

■ ■ ■

|     |     |   |   |   |   |           |  |
|-----|-----|---|---|---|---|-----------|--|
| 8 - | ADD | 1 | 0 | 0 | 0 | R R R R R | Add contents of register RRRR to accumulator with carry.               |
| 9 - | SUB | 1 | 0 | 0 | 1 | R R R R R | Subtract contents of register RRRR to accumulator with borrow.         |
| A - | LD  | 1 | 0 | 1 | 0 | R R R R R | Load contents of register RRRR to accumulator.                         |
| B - | XCH | 1 | 0 | 1 | 1 | R R R R R | Exchange contents of index register RRRR and accumulator.              |
| C - | BBL | 1 | 1 | 0 | 0 | D D D D D | Branch back (down 1 level in stack) and load data DDDD to accumulator. |
| D - | LDM | 1 | 1 | 0 | 1 | D D D D D | Load data DDDD to accumulator.   |
| F0  | CLB | 1 | 1 | 1 | 1 | 0 0 0 0 0 | Clear both. (Accumulator and carry)                                    |
| F1  | CLC | 1 | 1 | 1 | 1 | 0 0 0 1 0 | Clear carry.   |
| F2  | IAC | 1 | 1 | 1 | 1 | 0 0 1 0 0 | Increment accumulator.   |

Intel 4004 Instruction Set [\[Instruction\]](#)

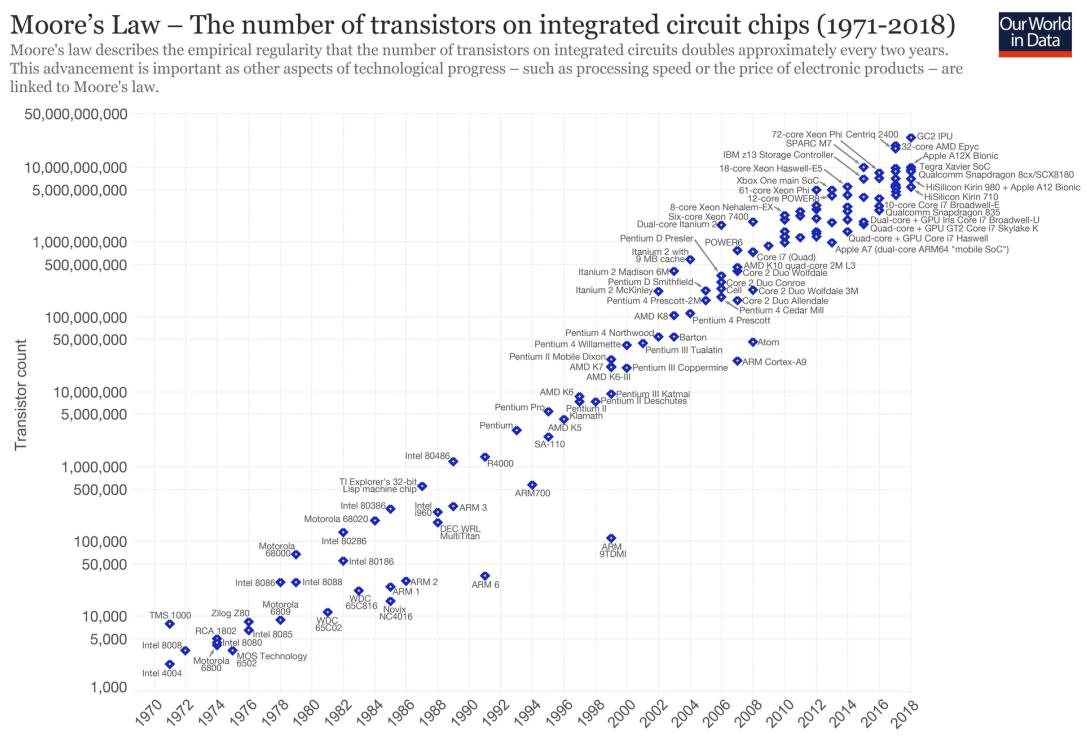
[Instruction] Intel 4004 Assembler, <http://e4004.szyc.org/asm.html>

[Intel4004] Autor Appaloosa, Intel 4004,  
[https://upload.wikimedia.org/wikipedia/commons/thumb/8/87/4004\\_arch.svg/1190px-4004\\_arch.svg.png](https://upload.wikimedia.org/wikipedia/commons/thumb/8/87/4004_arch.svg/1190px-4004_arch.svg.png)

## Weitere Entwicklung

| Jahr | Entwicklung                                     | Beschreibung   |
|------|---|--|
| 1971 | Intel 4004                                      | Erste kommerzielle CPU auf einem einzigen Chip (4-Bit).  |
| 1978 | Intel 8086                                      | 16-Bit-Architektur und Grundlage für die x86-Architektur.  |
| 1979 | Motorola 68000 mit 32-Bit interner Architektur  |  |
| 1985 | RISC-Architektur                                | Einführung der RISC (Reduced Instruction Set Computer)-Architektur für effizientere CPU-Designs. |
| 1989 | Intel i860 und erste GPUs                       | Erste Grafikprozessoren (GPUs) für 3D-Beschleunigung und spezielle Berechnungen.                 |
| 1993 | Intel Pentium                                   | Einführung von Super-Skalaren und schnellerer Rechenleistung bei x86-Prozessoren.                |
| 1999 | Nvidia GeForce 256                              | Erste „GPU“ zur Hardware-Beschleunigung von 3D-Grafikberechnungen.                               |
| 2000 | AMD Athlon 64                                   | Erste 64-Bit-Desktop-CPU.  |
| 2006 | Mehrkernprozessoren (Intel Core, AMD Athlon X2) | Einführung von Mehrkernprozessoren für verbesserte Leistung und parallele Verarbeitung.          |
| 2010 | Nvidia Fermi-Architektur                        | CUDA-Architektur für Parallelverarbeitung und GPGPU (General Purpose GPU Computing).             |
| 2011 | Intel Sandy Bridge                              | Einführung der integrierten Grafik mit CPU und GPU auf demselben Chip für höhere Effizienz.      |

| Technologie                                 | Jahr | Beschreibung  |
|---|------|---|
| AMD HBM (High Bandwidth Memory)             | 2015 | Einführung von HBM für schnelle und effiziente Speichernutzung bei GPUs.                  |
| Nvidia Pascal-Architektur und Deep Learning | 2016 | GPUs mit optimierter Leistung für KI und Deep Learning (Tesla P100).                      |
| Apple M1 SoC                                | 2020 | Erster ARM-basierter Desktop-Prozessor von Apple  |
| Nvidia Ada Lovelace-Architektur             | 2022 | Fortschrittliche Architektur für Raytracing und KI-Beschleunigung mit DLSS 3-Technologie. |



Moore's Law [MooresLaw]

[MooresLaw] Quelle: [https://commons.wikimedia.org/wiki/File:Moore%27s\\_Law\\_Transistor\\_Count\\_1971-2018.png](https://commons.wikimedia.org/wiki/File:Moore%27s_Law_Transistor_Count_1971-2018.png), Max Roser

**Und warum ist das nun alles für uns wichtig?**

- Die historische Entwicklung der Rechentechnik ist eine Übersicht über erfolgreiche und vergangene Trends oder korrekte und weniger korrekte Prognosen.

*I think there is a world market for about five computers.* (Thomas J. Watson Jr., chairman of IBM, 1943)

*Where a calculator as the ENIAC is equipped with 18000 vacuum tubes and weighs 30 tons, computers in the future may have only 1000 vaccum tubes and weigh 1 1/2 tons.* (Popular Mechanics, 1949)

*640 KBytes [of main memory] ought to be enough for anybody.* (Bill Gates, Microsoft, 1981)

- Eine Einordnung der vielzitierten Pioniere einer Wissenschaft ist für deren objektive Bewertung zwingend notwendig.
- Entwicklungen wiederholen sich ...

## Hausaufgabe

- Setzen Sie sich mit den Unterschieden zwischen der Z1 und der Z3 auseinander.
- Woher stammt der Begriff "Bug" in Bezug auf die Programmierung?