FAKULTA MECHATRONIKY, INFORMATIKY A MEZIOBOROVÝCH STUDIÍ TUL



Redundantní uložiště pro CubeSat

Téma: Obhajoba magisterská práce

Autor: Jaroslav Körner

Vedoucí práce: Ing. Lenka Kosková Třísková, Ph.D.

jaroslav.korner@tul.cz

Realizace úložiště souborového systému Linux odolného proti poruchám určeného pro CubeSat

Cíle práce:

- 1. Seznámit se s problematikou malých satelitů CubeSat.
- Navrhnout řešení vhodné pro malý satelit na LEO.
- 3. Provést analýzu FMECA daného řešení.
- 4. Implementovat a otestovat řešení na demonstračním HW s OS Linux.

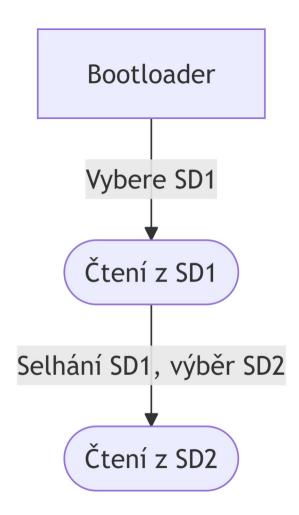
Redundantní uložiště pro CubeSat

Problém: úložiště satelitu

Jedno SD/MMC uložiště není dostatečně spolehlivé pro misi CubeSatu.

Stávající řešení (VZLUSAT-2):

- 2 SD/MMC uložiště
- Modifikovaný Bootloader

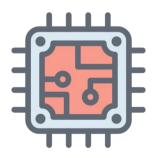


Myšlenka

- Nahrazení 2 SD karty za 3 SD karty.
- Vytvoření rozhraní řadiče
 - Ten zprostředkovává přístup k uložišti, jako by to byla jedna karta.
- Implementace algoritmu odolného proti chybám čtení poškozených dat.

Možná řešení:

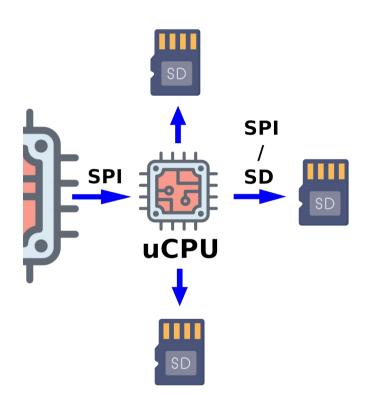
- Softwarové řešení
 - Přidání uCPU a vytvoření SW pro ovládání SD karet
- Hardwarové řešení
 - Vytvoření IP jádra pro FPGA





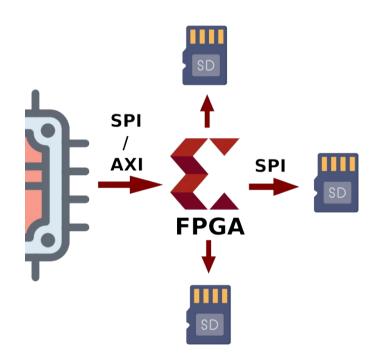
SW řešení

- Softwarové řešení
- uCPU
 - SPI/SD
- Rozhraní:
 - SPI slave



HW řešení (IP core)

- IP jádro pro FPGA
- FPGA
 - PMOD na SD
- Rozhraní:
 - AXI-MM / SPI slave



Algoritmus:

- Při poškození dat -> majority vote
- Při poškození 1 karty -> přestane z ní číst a odešle data pokud jsou shodná na obou kartách
- Při poškození 2 karet -> přestane z nich číst a odešle data z jedné karty







Porovnání paměťových medií

Medium	Rozhraní	Cena licence	Rychlost	Verze	Počet pinů	Rozměry (mm)
uSD	SPI, One-bit SD, Four-bit SD	1000 USD	~10 MB/s	1.01	8-16	11x15
MMC	SPI, One-bit SD, MMC	327 USD	~125 MB/s	5.1	7-13	24x32
UFS Card	UFS -> UniPro -> M-PHY	3643 USD	1200 MB/s	4.0	12	11x15

Redundantní uložiště pro CubeSat

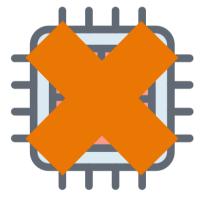
Realizace

Výsledek analýzy FMECA

• FPGA - ANO



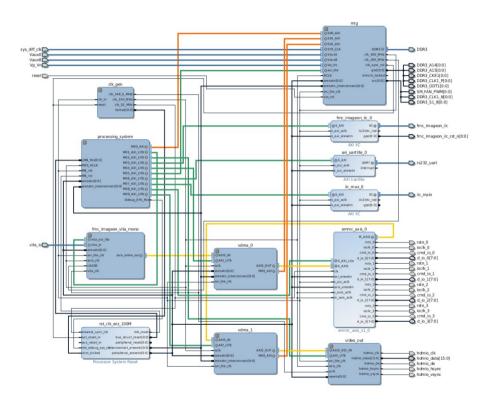
• uCPU - NE



Vivado: propojení IP jader

Bloky návrhu:

- CPU
- DMA
- 3 x SPI řadič



Demonstrace na HW

 Vývojová deska se zapojenými SD kartami.



Závěr práce

- Implementoval jsem IP jádro obsahující 3 x SPI řadič pro komunikaci s SD kartami.
- Řadič se stará paralelní čtení a opravu dat.
- Využití tří samostatných pamětí přineslo zvýšení odolnosti uložiště.
- Paměť je čitelná z OS Linux.

Rozšíření do budoucna

- Zaplacení licence proprietárního protokol jednoho z pamětlivých medií či pořízení IP jádra implementující řadič.
- -> navýšení datové propustnosti systému.





FAKULTA MECHATRONIKY, INFORMATIKY A MEZIOBOROVÝCH STUDIÍ <u>TUL</u>



Děkuji za pozornost

Jaroslav Körner jaroslav.korner@tul.cz