

Rechnerarchitekturgroßpraktikum

Entwicklung eines RISC-V-Prozessors

Pflichtenheft

Dominik Fuchsgruber

Charlie Groh

Franz Rieger

Jan Schuchardt

19. November 2016

1 Erreichte Ziele

Folgende Ziele wurden bereits implementiert und grundlegend getestet:

- Es wurde ein Prozessor entwickelt, der auf dem FPGA des gegebenen Entwicklungsboards (Spartan-3A FPGA Starter Kit Board) funktioniert.
- Dieser Prozessor führt die Befehle des *RV32I Base Integer Instruction Set* (ohne *FENCE*, *FENCE.I*, *SCALL*, *SBREAK*) und der *RV32M Standard Extension for Integer Multiplication and Division* aus.
- Des weiteren wurde eine rudimentäre Debugging-Ausgabe implementiert, sodass die Inhalte der Register des Prozessors auf einem externen VGA-Monitor ausgegeben werden.
- Um die Entwicklung von Programmen zu vereinfachen wurde ein einfacher Assembler erstellt.

2 Geplante Ziele

2.1 Ziele, die wahrscheinlich erreicht werden

Die folgenden Ziele werden vermutlich bis zum Ende des Praktikums erreicht:

- Ausführliches Testen der bereits implementierten Einheiten.
- Erweiterung der MMU, sodass die Ein- und Ausgänge des FPGA in den Speicher eingeblendet werden.
- Ersetzung der Debugging-Ausgabe durch eine Memory-Mapped-ASCII-Ausgabe auf dem VGA-Monitor.
- Entwicklung eines Demo-Programms, welches auf dem Prozessor ausgeführt wird und mit dem dann gezeigt werden kann, dass der Prozessor korrekt arbeitet.

2.2 Ziele, die wahrscheinlich nicht erreicht werden

Die nun folgenden Ziele werden vermutlich nicht bis zum Ende des Praktikums erreicht. Es ist jedoch geplant, dass deren Entwicklung angefangen wird, damit sie als Grundlage für andere Teams dienen können:

- Implementierung der *RV32F Standard Extension for Single-Precision Floating-Point*.
- Entwicklung einer seriellen Schnittstelle, über die der Prozessor programmiert werden kann.