

به نام خدا

۱.

۲.

۳. یک پردازنده که از تکنیک pipeline استفاده می‌کند که N مرحله نیز دارد، افزایش سرعت ایده آل آن N است یعنی سرعت N برابر می‌شود در مقایسه با پردازنده‌های غیر pipeline این افزایش سرعت با هزینه بسیار کم سخت افزاری بدست می‌آید که تنها هزینه‌ی آن pipeline register ها هستند.

۴. (آ) افزایش block-size مهارت cache را در بهره‌گیری از هم‌جواری مکانی افزایش خواهد داد. این کار نرخ برخورد را برای کاربردها با هم‌جواری مکانی افزایش خواهد داد. همچنین زمانی که طول می‌کشد تا داده را از حافظه نهان بیرون بیاورد را افزایش خواهد داد.

(ب) افزایش associativity سخت افزار مورد نیاز را افزایش می‌دهد ولی در اکثر مواقع miss-rate را کاهش می‌دهد.

(ج) افزایش اندازه حافظه نهان miss های مربوط به ظرفیت و مربوط به یکسان بودن باقی‌مانده آدرس درخواستی به اندازه حافظه نهان را کاهش می‌دهد.

۵. (آ) $1000\ 1101.1001\ 0000 = 0x8D90$

(ب) $0010\ 1010.0101\ 0000 = 0x2A50$

(ج) $1001\ 0001.0010\ 1000 = 0x9128$

قدرت گرفته از L^AT_EX