

دانشگاه فردوسی مشهد

دانشكده‌ي مهندسي

بهار 1400

تکلیف کامپیوتری شماره 5 (اختیاری)  
**طراحی پردازنده خط لوله ای (pipelined)**

موعد تحويل: حدود 16 تیر 1400

**به موارد زير توجه كنيد:**

* **پروژه می تواند حداکثر دو نفری انجام شود.**

در این آزمایش به طراحي و مدلسازي پردازنده خط لوله ای با زبان Verilog خواهيم پرداخت. دراین آزمایش همان پردازنده خط تک سیکل در تکلیف کامپیوتری شماره 4 به خط لوله ای تبدیل می‌شود. پروژه می تواند در سه سطح متفاوت تحویل داده شود که نمره‌های متفاوت دارد. نمرات بخشهای اختیاری این تکلیف به نمره نهایی اعضای گروه اضافه می شود. پروژه‌های اختیاری توسط خودم تحویل گرفته می شود. در صورتی که تشخیص داده شود پروژه توسط اعضا انجام نشده باشد، **نمره درس** برای اعضای گروه **صفر** ثبت خواهد شد.

سطح یک - طراحی یک پردازنده خط لوله ای ایده آل پنج مانند آنچه که در کلاس درس داده شده است. در این سطح نیاز به پشتیبانی از مخاطرات داده و کنترلی نیست و فقط باید نشان دهید که دنباله ای از دستورات که **شامل دستورات پرش** **نیستند و وابستگی داده ندارد** درست اجرا میشوند. (هفت دهم نمره به اضافه نمره نهایی از 20 نمره کل)

سطح دو - طراحی یک پردازنده خط لوله ای پنج مرحله ای مانند آنچه که در کلاس درس داده شده است با قابلیت پشتیبانی و رفع مخاطرات داده ای. مخاطرات داده ای می توانند به کمک forwarding یا stall رفع شوند. انتخاب با شماست. در این سطح نیاز به پشتیبانی از مخاطرات کنترلی نیست و فقط باید نشان دهید که دنباله ای از دستورات که شامل دستورات پرش نیستند ولی وابستگی داده دارند درست اجرا میشوند. (یک و چهاردهم نمره به اضافه نمره نهایی از 20 نمره کل)

سطح سه - طراحی یک پردازنده خط لوله ای پنج مرحله ای مانند آنچه که در کلاس درس داده شده است با قابلیت پشتیبانی و رفع مخاطرات داده ای و کنترلی. مخاطرات داده ای می توانند به کمک forwarding یا stall رفع شوند. انتخاب با شماست. در این سطح مخاطرات کنترلی نیز باید رفع شوند و باید نشان دهید که هر دنباله ای از دستورات درست اجرا میشود. (دو نمره به اضافه نمره از 20 نمره کل)

موفق باشید.

نوری