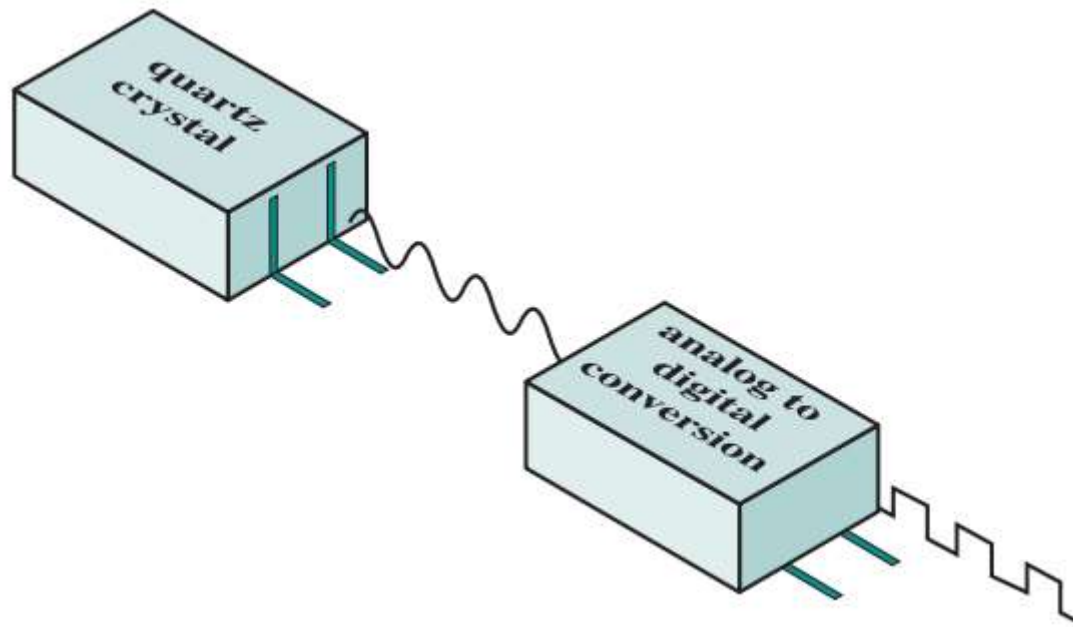


Chương 3:

CLOCK VÀ BUS

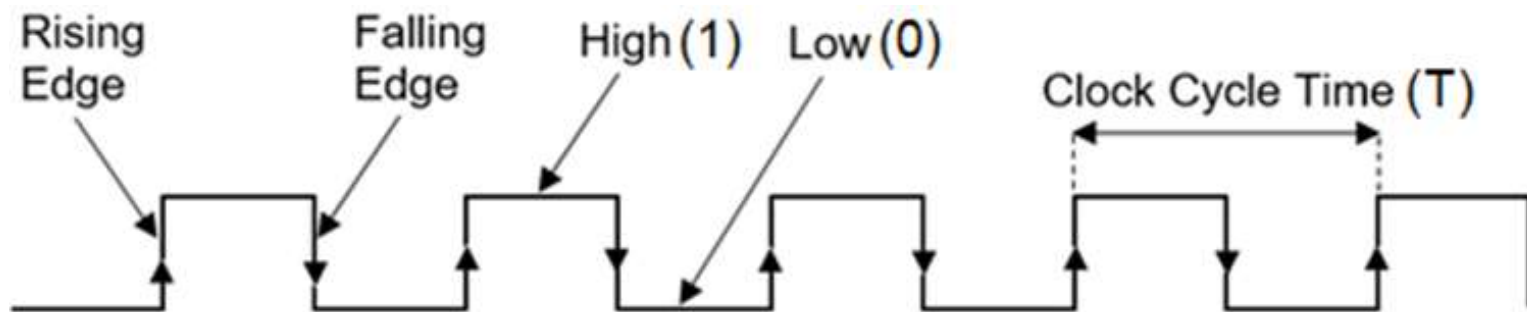
Khái Niệm Về Clock

- ❖ Một clock là một mạch điện tử mà nó phát ra một loạt các xung (*pulse*) với độ rộng xung nhất định và khoảng thời gian giữa các xung liên tiếp là như nhau.



Khái Niệm Về Clock

- ❖ Xung nhịp (*clock*) để đồng bộ hoá sự thực hiện các thành phần trên mạch.
- ❖ Khoảng thời gian giữa các cạnh (cạnh lên - *rising edge*) hay cạnh xuống - *falling edge*) tương ứng của hai xung liên tiếp nhau được gọi là “thời gian chu kỳ xung nhịp” (*clock cycle time - T*) – xem Hình 3.1.

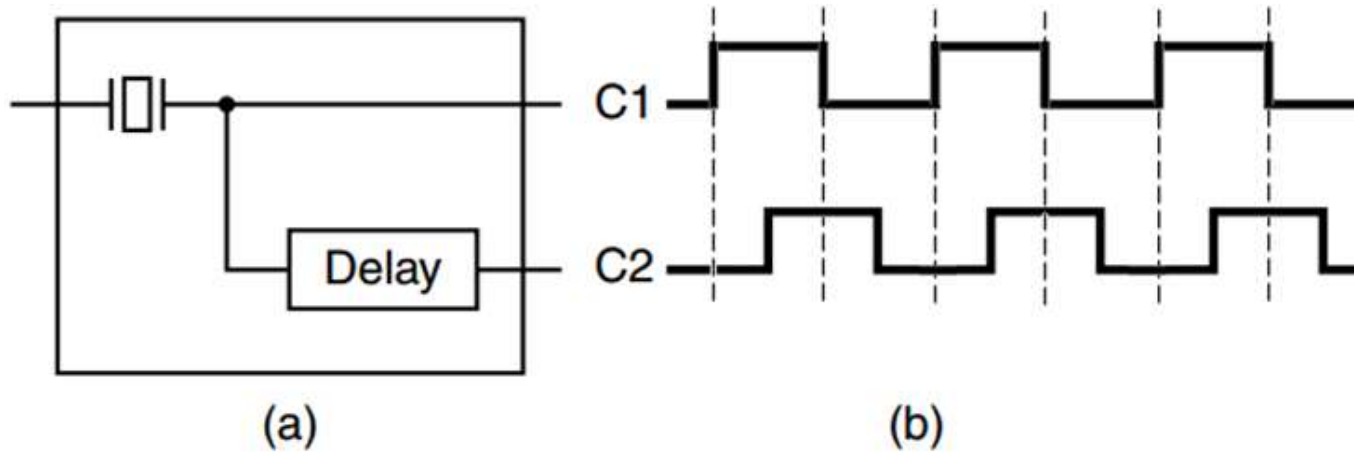


Hình 3.1: Chu kỳ xung nhịp.

Khái Niệm Về Clock

- ❖ Tần số xung (*clock frequency* hay *clock rate*) thường trong khoảng từ 100 MHz đến 4 GHz, tương ứng với chu kỳ xung nhịp từ $T = 1/(100 \times 10^6) = 10 \times 10^{-9} \text{ s} = 10 \text{ ns}$ đến $T = 1/(4 \times 10^9) = 250 \times 10^{-12} \text{ s} = 250 \text{ ps}$ (pico second).
- ❖ Để có được độ chính xác cao, tần số xung nhịp thường được điều khiển bằng bộ dao động tinh thể (*crystal oscillator*).
- ❖ Để tạo sự lệch pha, mắc thêm mạch trì hoãn (*delay*) – Hình 3.2 (a), (b).

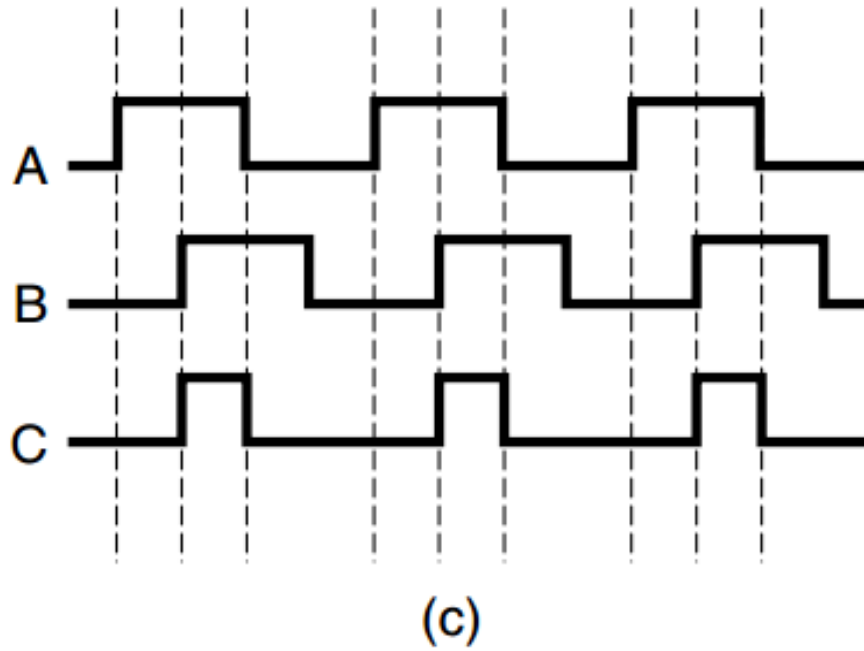
Khái Niệm Về Clock



Hình 3.2: (a) Xung nhịp. (b) Biểu đồ thời gian của xung nhịp.

Khái Niệm Về Clock

- ❖ Thông thường, các xung nhịp thì đối xứng (*symmetric*). Để sinh ra một dãy các xung bất đối xứng (*asymmetric*), dịch xung ban đầu - Hình 3.2 (c).

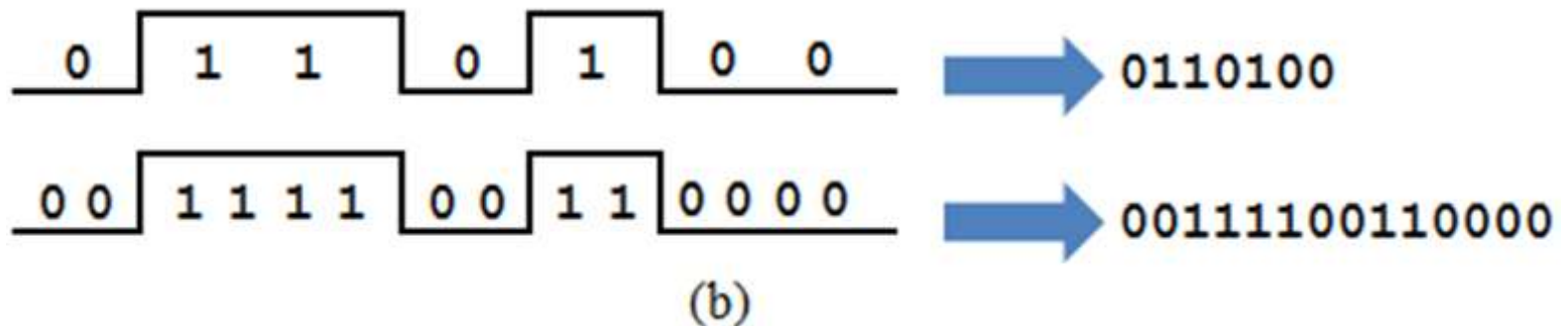
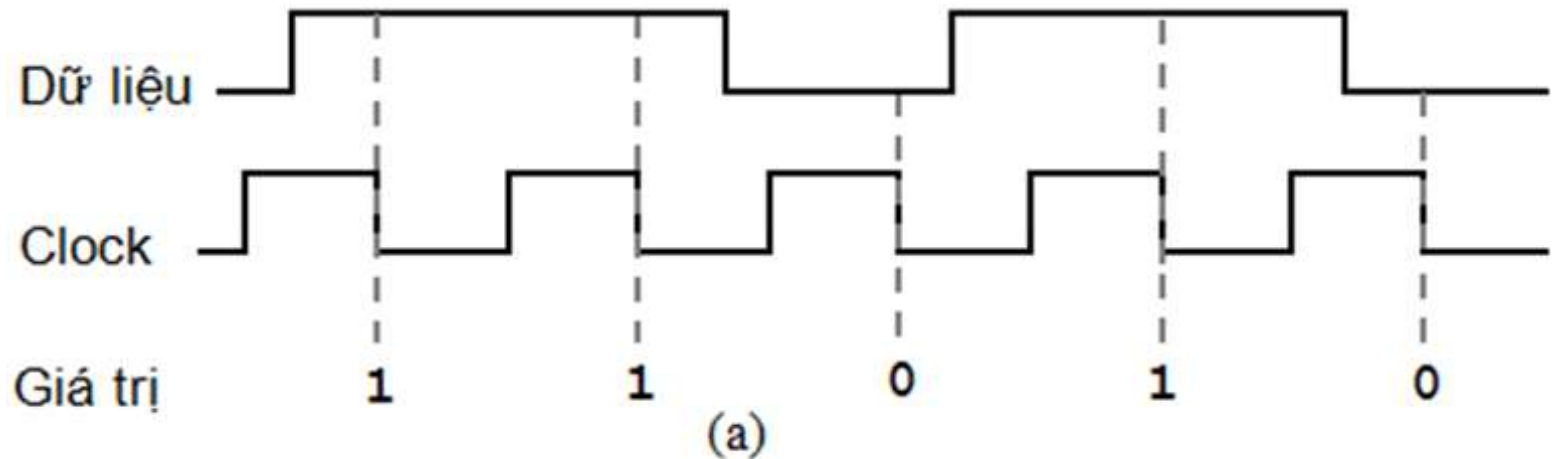


Hình 3.2: Các xung nhịp bất đối xứng.

Khái Niệm Về Clock

- ❖ Xung nhịp trên máy tính có ý nghĩa hết sức quan trọng, nó dùng để định nghĩa giá trị cho dữ liệu – Hình 3.3.

Khái Niệm Về Clock



**Hình 3.3: (a) Dữ liệu có xung nhịp đi kèm.
(b) Dữ liệu không có xung nhịp đi kèm.**

Tốc Độ Thực Thi Lệnh

- ❖ Một bộ xử lý được điều khiển bởi xung nhịp có tần số cố định là f , thời gian chu kỳ $t = 1/f$. Tham số I_c được định nghĩa là số lệnh máy được thực thi của một chương trình cho đến khi nó hoàn tất.
- ❖ Xét định nghĩa số chu kỳ trung bình mỗi lệnh (*average cycles per instruction* - CPI) của một chương trình. Nếu tất cả các lệnh trong chương trình có cùng số chu kỳ xung nhịp (*clock cycle*), thì CPI là một giá trị hằng.
- ❖ Tuy nhiên, với một bộ xử lý bất kỳ, số chu kỳ xung nhịp thay đổi với các kiểu lệnh khác nhau (như lệnh nạp, lưu, rẽ nhánh, ...). Chúng ta có thể tính được CPI như sau:

Tốc Độ Thực Thi Lệnh

$$CPI = \frac{\sum_{i=1}^n (CPI_i \times I_i)}{I_c}$$

❖ Ví dụ:

❖ Thời gian T (CPU time) mà bộ xử lý cần để thực thi chương trình đã cho là:

$$T = I_c \times CPI \times t$$

❖ Một đơn vị thường dùng để đo lường hiệu suất của bộ xử lý là tốc độ lệnh được thực thi, được biểu diễn là số triệu lệnh mỗi giây (*millions of instructions per second - MIPS*), còn gọi là tốc độ MIPS (*MIPS rate*).

Tốc Độ Thực Thi Lệnh

- ❖ Chúng ta có thể biểu diễn tốc độ MIPS dưới dạng tốc độ xung nhịp và CPI như sau:

$$\text{MIPS rate} = \frac{I_c}{T \times 10^6} = \frac{f}{CPI \times 10^6}$$

Khái Niệm về Bus

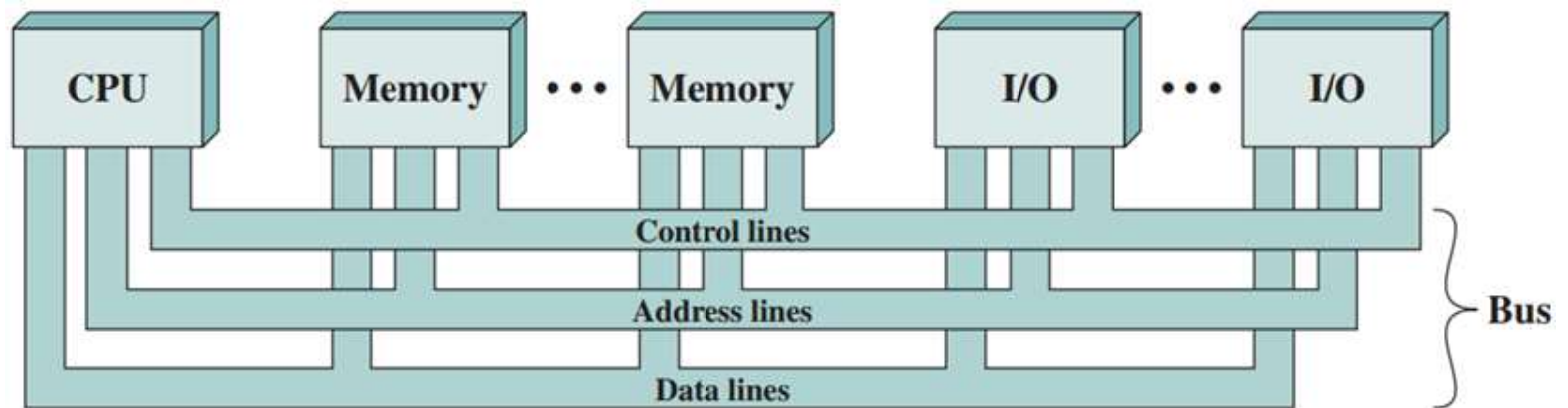
- ❖ Bus là đường truyền để kết nối hai hay nhiều thiết bị. Nó là môi trường chia sẻ truyền dẫn.
- ❖ Các tín hiệu được truyền và nhận bởi bất kỳ thiết bị nào được gắn với bus.
- ❖ Chỉ có một thiết bị trong nhóm thiết bị kết nối với bus được phép truyền tín hiệu trong mỗi thời điểm.
- ❖ Thông thường, một bus bao gồm nhiều đường truyền. Mỗi đường truyền có khả năng truyền các tín hiệu được thể hiện bởi giá trị nhị phân 0 hay 1.
- ❖ Sau một khoảng thời gian, một dãy các số nhị phân được truyền qua mỗi đường truyền.

Khái Niệm về Bus

- ❖ Tập hợp nhiều đường truyền trong một bus, cho phép truyền các tín hiệu đồng thời (song song). Ví dụ, một đơn vị dữ liệu 8-bit có thể được truyền qua bus có tám đường truyền.
- ❖ Các hệ thống máy tính chứa một số bus khác nhau để cung cấp các đường truyền giữa các thành phần ở các cấp độ khác nhau.
- ❖ Bus dùng để kết nối các thành phần chính của máy tính (bộ xử lý, bộ nhớ, nhập/xuất) được gọi là bus hệ thống (system bus).
- ❖ Cấu trúc kết nối máy tính được dựa trên việc sử dụng một hoặc nhiều bus hệ thống.

Cấu Trúc của Bus

- ❖ Một hệ thống bus tiêu biểu từ khoảng năm mươi đến hàng trăm đường truyền tín hiệu riêng biệt.
- ❖ Mỗi đường được gán một ý nghĩa hay chức năng cụ thể.
- ❖ Bus được phân thành ba nhóm chức năng như Hình 3.4.



Hình 3.4: Sơ đồ kết nối của bus.

Cấu Trúc của Bus

- ❖ Bus dữ liệu cung cấp đường di chuyển dữ liệu giữa các thành phần trong hệ thống. Bus dữ liệu có thể gồm 32, 64, 128 hay nhiều hơn các đường truyền riêng biệt.
- ❖ Số đường truyền này được gọi là độ rộng (width) của bus dữ liệu.
- ❖ Độ rộng của bus dữ liệu là nhân tố chính để xác định toàn bộ hiệu suất của hệ thống.
- ❖ Bus địa chỉ được sử dụng để chỉ ra địa chỉ nguồn và đích của dữ liệu trên bus dữ liệu. Cho ví dụ, nếu bộ xử lý muốn đọc một từ (8, 16 hay 32 bit) dữ liệu từ bộ nhớ, nó đặt địa chỉ của từ cần đọc lên bus địa chỉ.

Cấu Trúc của Bus

- ❖ Rõ ràng là độ rộng của bus địa chỉ xác định dung lượng tối đa của bộ nhớ mà bộ xử lý có thể truy cập. Ngoài ra, bus địa chỉ cũng được sử dụng để xác định địa chỉ của các cổng nhập/xuất.
- ❖ Bus điều khiển được dùng để điều khiển sự truy xuất. Bởi vì, bus dữ liệu và địa chỉ được dùng chung cho tất cả các thành phần trong hệ thống nên phải có phương cách để điều khiển việc sử dụng chúng.
- ❖ Các tín hiệu điều khiển tiêu biểu bao gồm:

Cấu Trúc của Bus

- Memory write.
- Memory read.
- I/O write.
- I/O read.
- Transfer ACK (*acknowledge*).
- Bus request.
- Bus grant.
- Interrupt request.
- Interrupt ACK
- Clock.
- Reset.

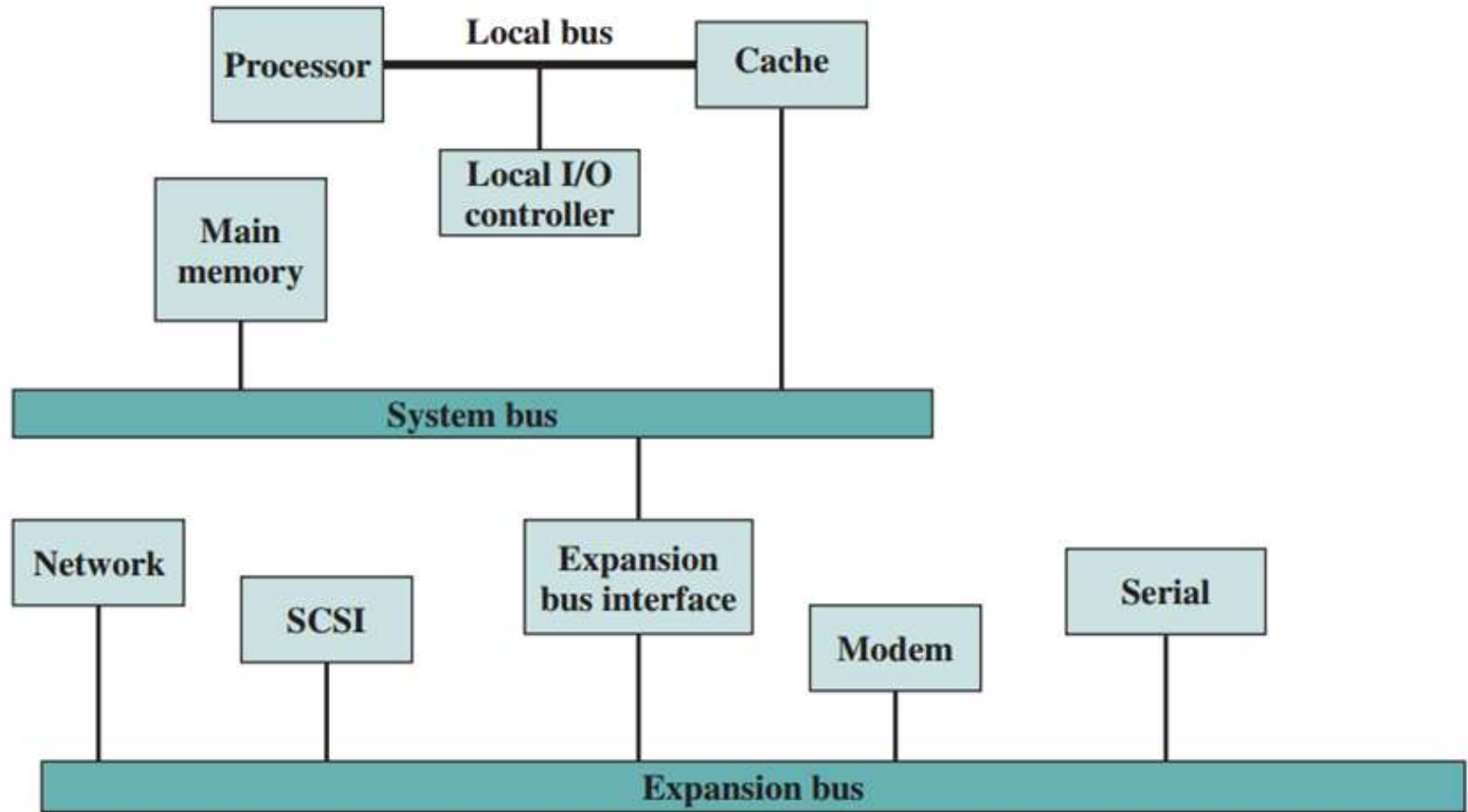
Cấu Trúc của Bus

- ❖ Một thao tác của bus được thực hiện như sau. Nếu thành phần nào muốn gửi dữ liệu đến thành phần khác, nó phải thực hiện hai điều:
 - Chiếm quyền sử dụng bus.
 - Chuyển dữ liệu đến bus.
- ❖ Nếu thành phần nào muốn nhận dữ liệu từ thành phần khác, nó phải thực hiện hai điều:
 - Chiếm quyền sử dụng bus.
 - Chuyển yêu cầu đến thành phần khác thông qua các tín hiệu điều khiển và địa chỉ thích hợp.

Các Kiến Trúc Nhiều Bus

- ❖ Nếu có số lượng lớn thiết bị kết nối với bus, hiệu quả sẽ kém đi. Có hai nguyên nhân chính gây ra:
 - Khi có nhiều thiết bị gắn với bus, chiều dài của bus sẽ lớn hơn khi này sẽ tạo sự trì hoãn của hệ thống.
 - Bus có thể trở thành cổ chai khi nó tập kết tất cả yêu cầu truyền tải dữ liệu.
- ❖ Do vậy, hầu hết các hệ thống máy tính sử dụng nhiều bus. Một kiến trúc truyền thống tiêu biểu cho thấy trên Hình 3.5.

Các Kiến Trúc Nhiều Bus

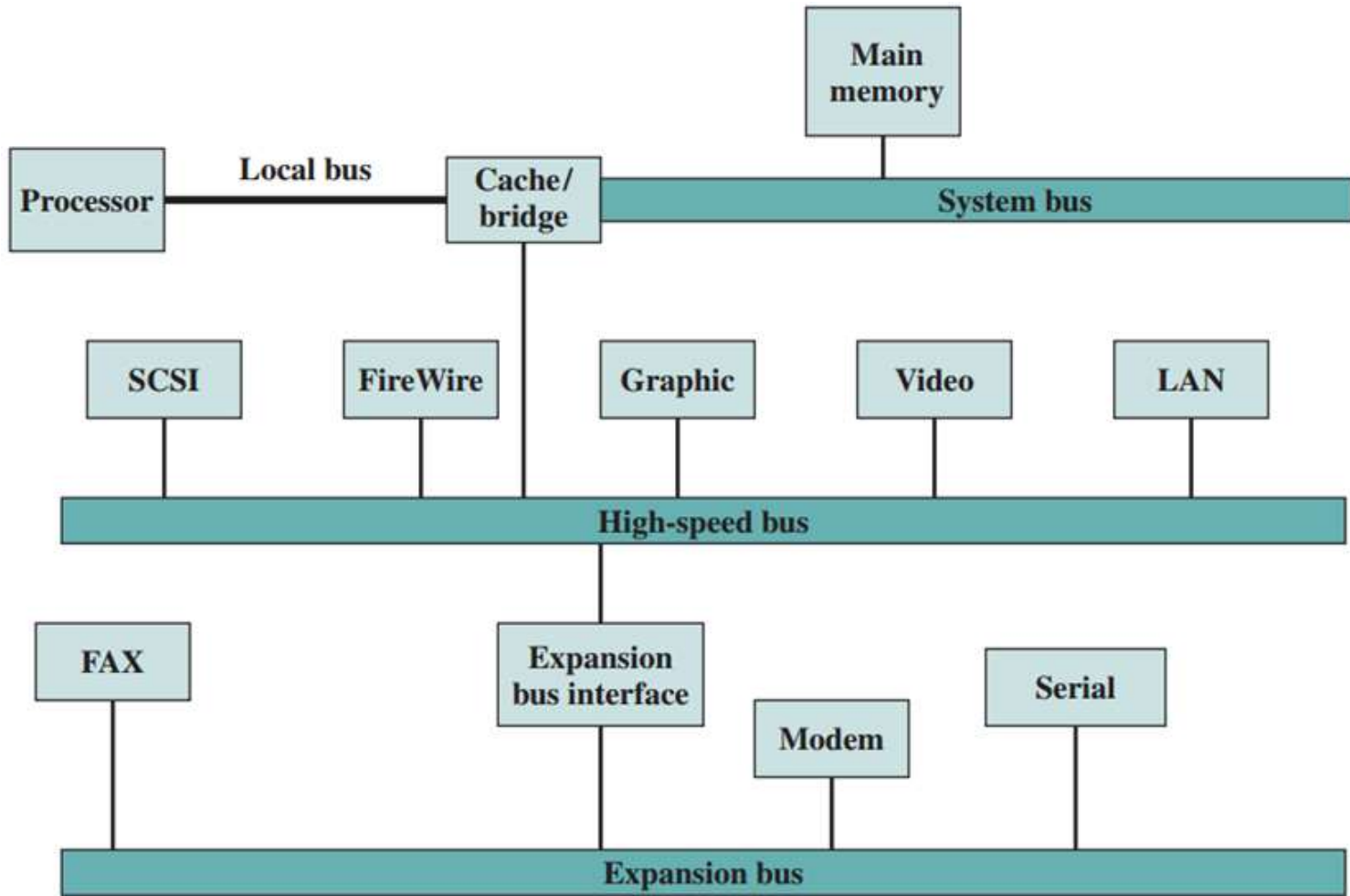


Hình 3.5: Kiến trúc bus truyền thống.

Các Kiến Trúc Nhiều Bus

- ❖ Kiến trúc truyền thống không đáp ứng được tốc độ truy cập của các thiết bị nhập/xuất ngày càng cao.
- ❖ Một phương pháp phổ biến trong công nghệ là xây dựng bus tốc độ cao (*high-speed bus*).
- ❖ Hình 3.6 cho thấy kiến trúc tiêu biểu của phương pháp này.

Các Kiến Trúc Nhiều Bus

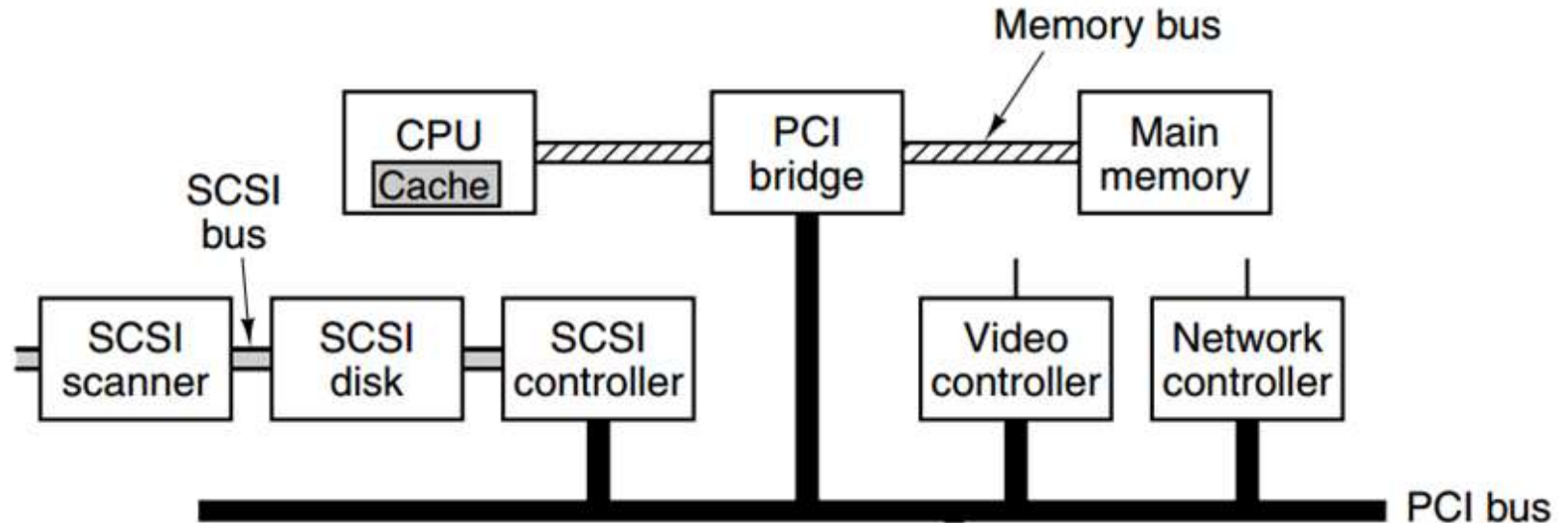


Hình 3.6: Kiến trúc hiệu suất cao.

Bus PCI Và PCI Express

- ❖ Bus PCI (*Peripheral Component Interconnect*) được thiết kế bởi Intel. Ưu điểm nổi bật của bus PCI là cấu trúc 32/64 bit dữ liệu của nó, rộng hơn so với bus ISA (*Industry Standard Architecture* – Kiến trúc chuẩn công nghiệp) và tần số của bus PCI cũng nhanh hơn tần số của ISA.
- ❖ Bus ISA chỉ rộng 16 bit và bus EISA (*Extended ISA*) là bus cải tiến của ISA rộng 32 bit.
- ❖ Bus PCI có thể sử dụng trong nhiều cấu hình, một trong các cấu hình tiêu biểu được minh họa trong Hình 3.7.

Bus PCI Và PCI Express



**Hình 3.7: Cấu hình tiêu biểu của bus PCI.
Bộ điều khiển SCSI là một thiết bị PCI.**

Bus PCI Và PCI Express

❖ Thông số của một số loại bus được cho thấy ở Bảng 3.1.

Bus Type	Bus Width	Bus Speed	MB/sec
ISA	16 bits	8 MHz	16 MB
EISA	32 bits	8 MHz	32 MB
PCI	32 bits	33 MHz	132 MB
PCI	64 bits	33 MHz	264 MB
PCI	64 bits	66 MHz	512 MB
PCI	64 bits	133 MHz	1 GB

Bus PCI Và PCI Express

- ❖ Một máy tính thường chứa hai hay nhiều hơn khe cắm PCI (*PCI slot*) cho phép người dùng cắm các bản mạch nhập/xuất PCI của thiết bị ngoại vi mới (Hình 3.8).

Bus PCI Và PCI Express



Hình 3.8: Các khe cắm PCI.

Bus PCI Và PCI Express

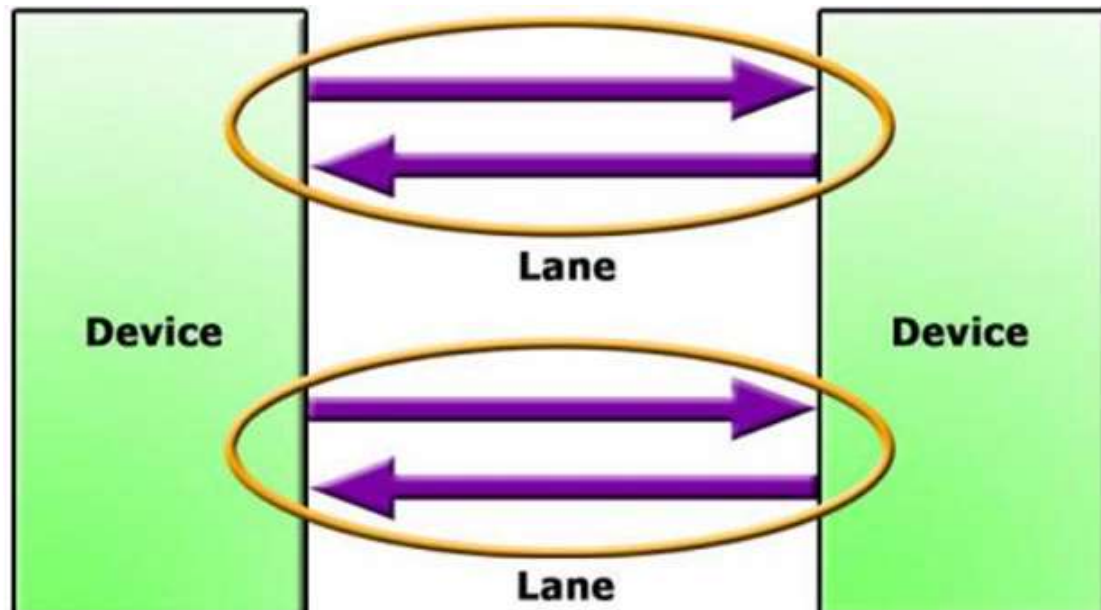
- ❖ Nhiều người cho rằng bus PCI quá chậm, một bus khác ra đời thay thế cho bus PCI là PCI Express, được viết tắt là PCIe.
- ❖ Bus PCI chỉ là sự nâng cấp của bus cũ là ISA thành tốc độ cao hơn và có nhiều bit truyền song song hơn.
- ❖ Nhưng bus PCIe là sự thay đổi triệt để từ bus PCI. Thông số của một số bus PCIe được cho thấy ở bảng 3.2.

Bus PCI Và PCI Express

Bus Type	Bus Width	Bus Speed	MB/sec
PCIe 1.0×1	1 bit	2.5 GHz	250 MB/s
PCIe 1.0×4	4 bit	2.5 GHz	1.000 MB/s
PCIe 1.0×8	8 bit	2.5 GHz	2.000 MB/s
PCIe 1.0×16	16 bit	2.5 GHz	4.000 MB/s
PCIe 2.0×1	1 bit	5 GHz	500 MB/s
PCIe 2.0×4	4 bit	5 GHz	2.000 MB/s
PCIe 2.0×8	8 bit	5 GHz	4.000 MB/s
PCIe 2.0×16	16 bit	5 GHz	8.000 MB/s
PCIe 3.0×1	1 bit	8 GHz	1.000 MB/s
PCIe 3.0×4	4 bit	8 GHz	4.000 MB/s
PCIe 3.0×8	8 bit	8 GHz	8.000 MB/s
PCIe 3.0×16	16 bit	8 GHz	16.000 MB/s

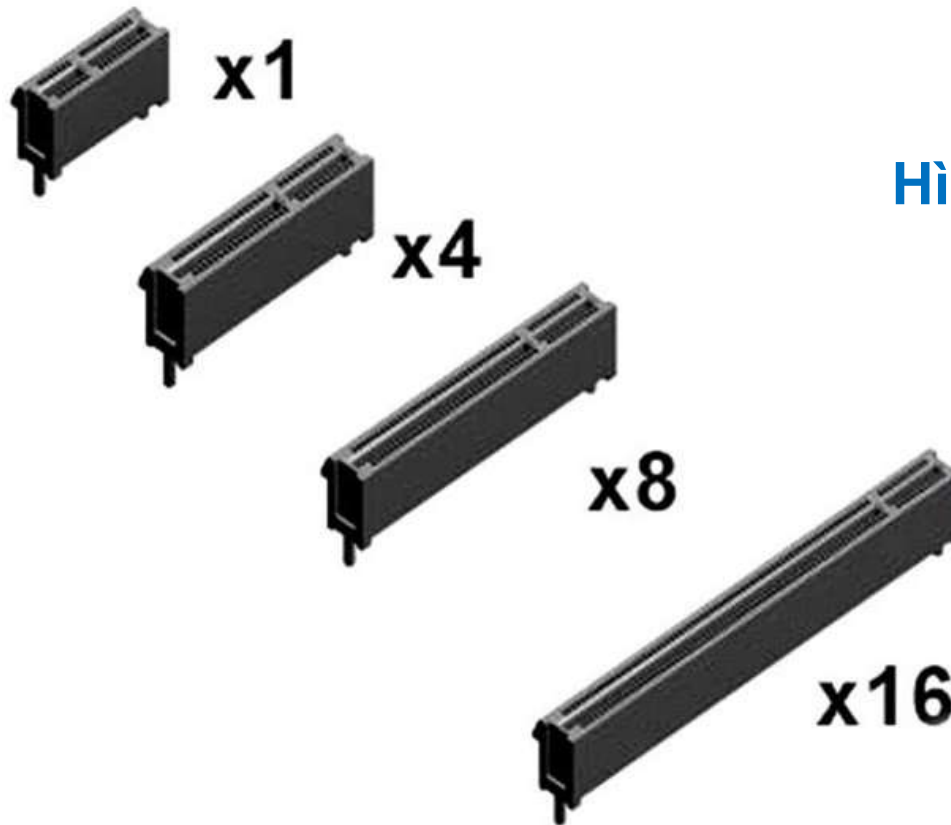
Bus PCI Và PCI Express

- ❖ Kết nối PCIe dựa trên khái niệm "Lane", là truyền thông nối tiếp tốc độ cao. Những Lane có thể nhóm lại để tăng băng thông.
- ❖ Mỗi đường dẫn dữ liệu gồm một cặp dây dẫn để truyền 1 bit dữ liệu ở mỗi thời điểm, cặp dây dẫn đó được gọi là Lane.



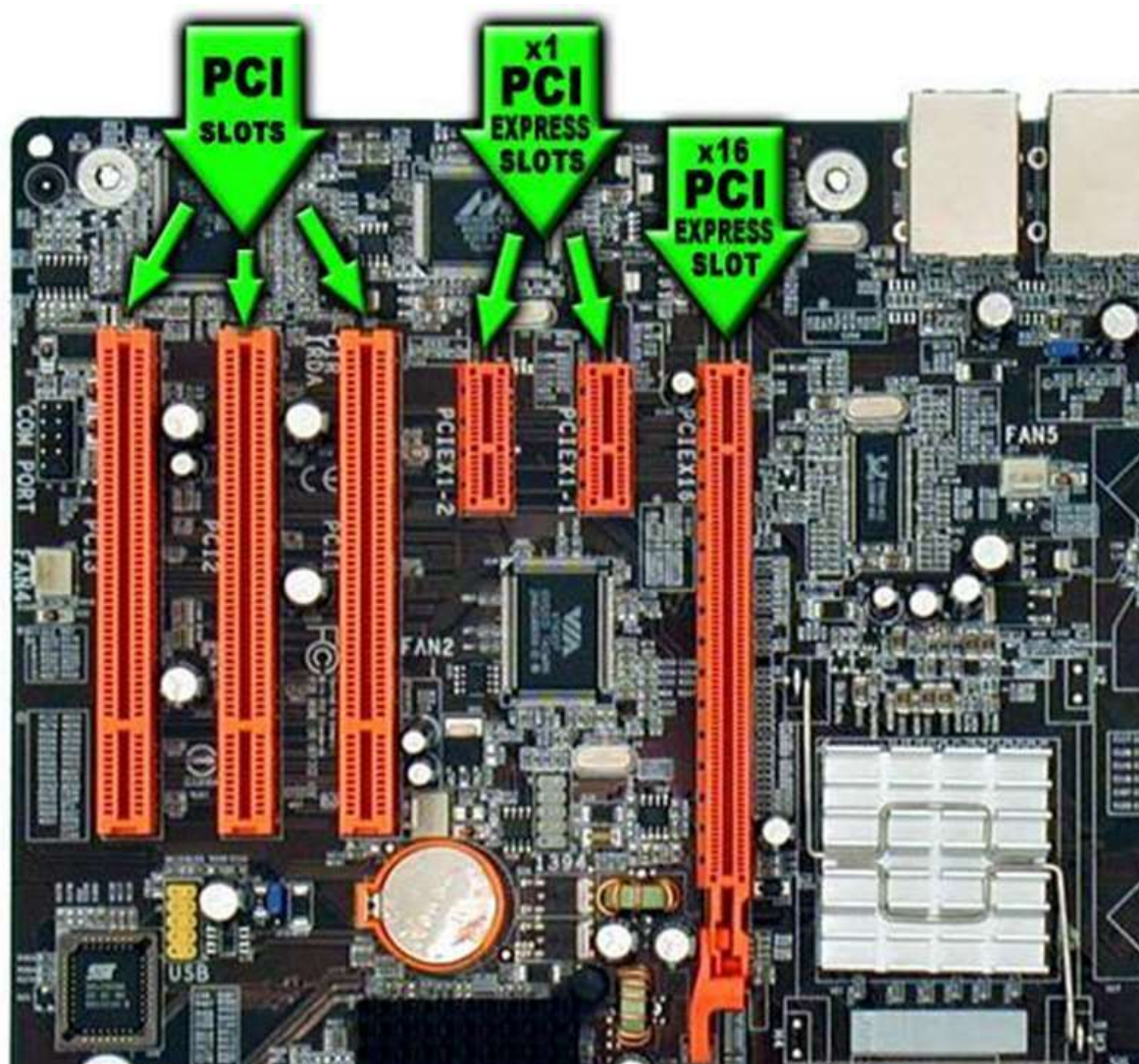
Bus PCI Và PCI Express

- ❖ Hình 3.9 cho thấy các kiểu khe cắm (slot) của PCIe và Hình 3.10 cho thấy các khe cắm của PCI và PCIe trên bo mạch chính.



Hình 3.9: Các kiểu khe cắm PCIe.

Bus PCI Và PCI Express



Hình 3.10:
Các khe cắm
PCI và PCIe
trên bo
mạch chính.

Cấu Trúc Bus Của Hệ Thống Intel Core i7

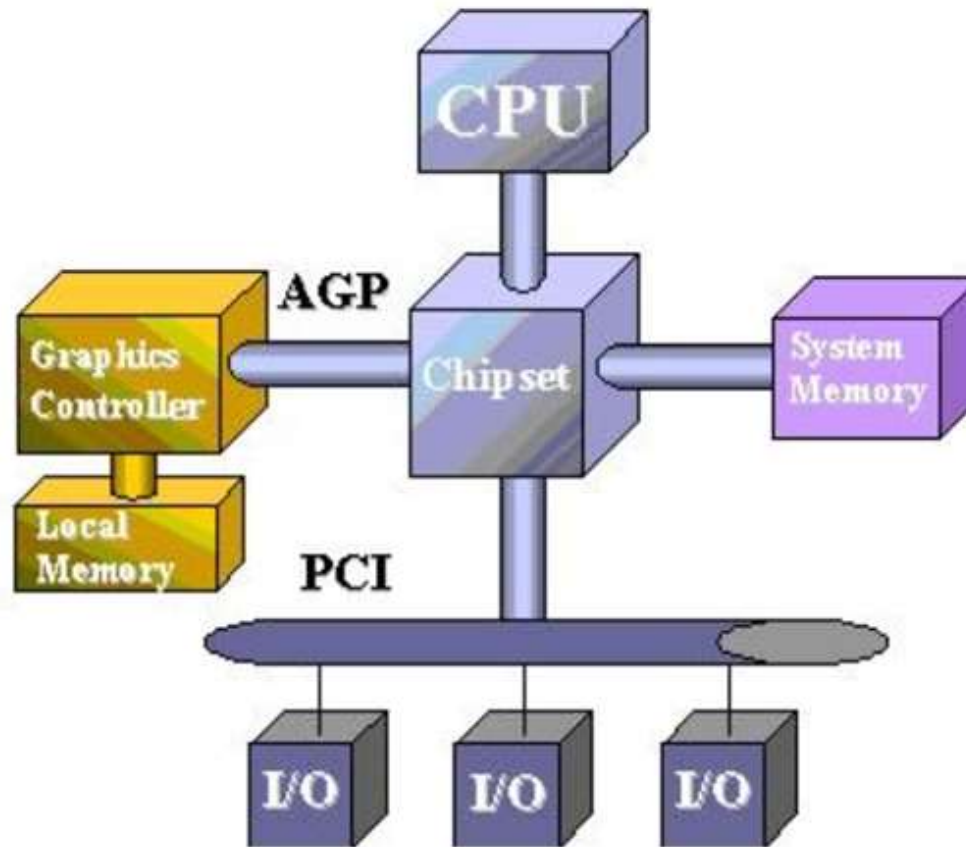
- ❖ Khi này độ phân giải màn hình được tăng lên, trong một số trường hợp có thể lên đến 1600×1200 và yêu cầu chế độ toàn màn hình (*full-screen*), chủ yếu là trong các trò chơi game tương tác (*interactive game*). Vì vậy, Intel đã thêm một bus khác để kết nối với card đồ đồ họa. Bus này được gọi là bus AGP (Accelerated Graphics Port – cổng đồ họa tăng tốc).
- ❖ Phiên bản đầu tiên của bus này là AGP 1.0, chạy ở băng thông là 264 MB/s, được gọi là 1x. Tuy nhiên, tốc độ này vẫn chậm hơn bus PCI được thiết kế chuyên dụng để kết nối

Cấu Trúc Bus Của Hệ Thống Intel Core i7

với card đồ hoạ. Qua nhiều năm, phiên bản mới được xuất hiện là AGP 3.0, chạy ở băng thông là 2.1 GB/s (8x).

- ❖ Ngày nay, ngay cả bus AGP tốc độ cao cũng được thay thế bằng bus PCI Express - bus có thể chạy đến 16 GB/s (Hình 3.11).

Cấu Trúc Bus Của Hệ Thống Intel Core i7

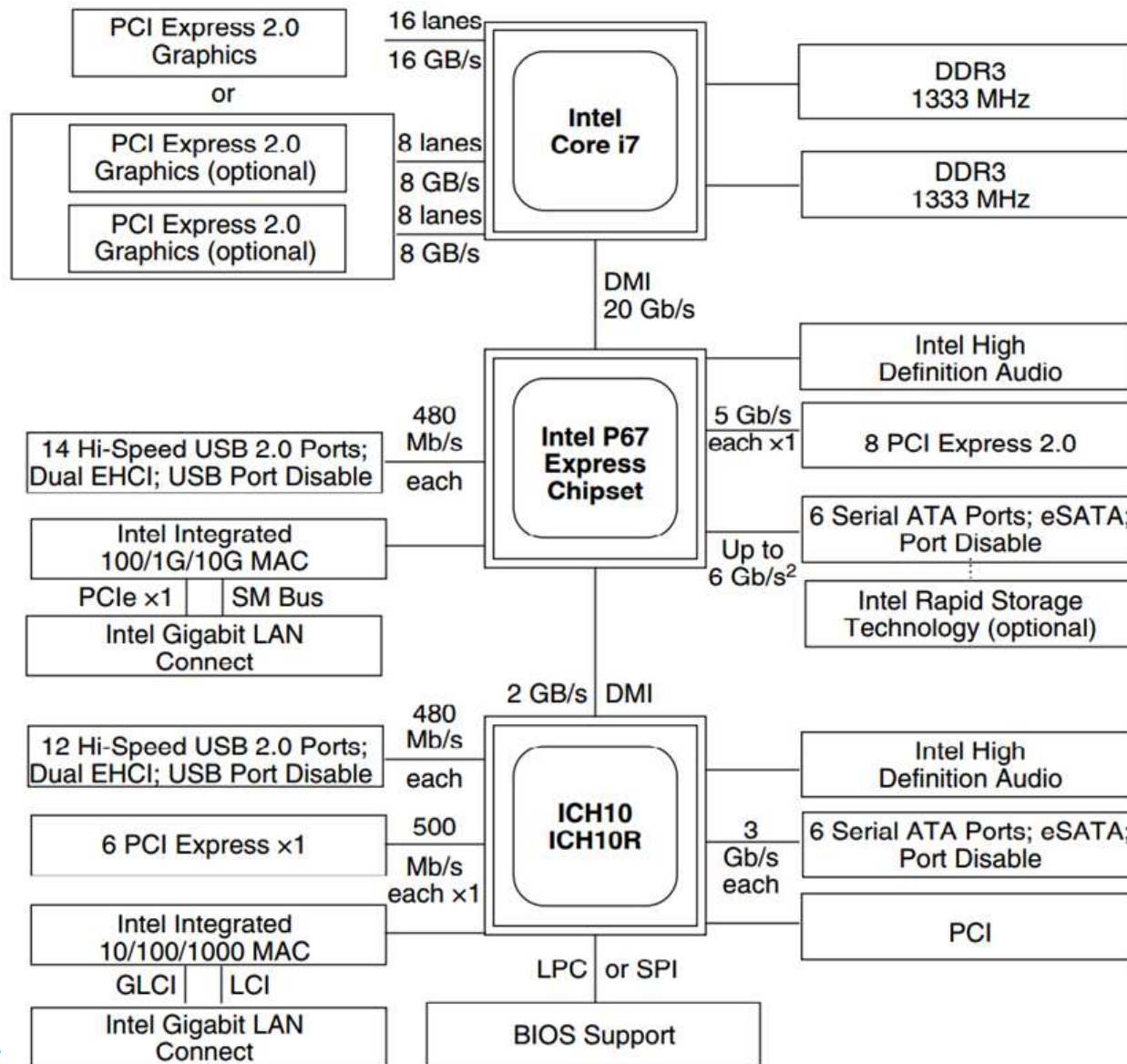


Hình 3.11: Bus AGP.

Cấu Trúc Bus Của Hệ Thống Intel Core i7

- ❖ Hệ thống Core i7 hiện đại được minh hoạ trên Hình 3.12.

Cấu Trúc Bus Của Hệ Thống Intel Core i7



Hình 3.12:
Cấu trúc bus của hệ thống Core i7.

Một Số Chuẩn I/O – Chuẩn IDE

- ❖ Các máy tính phổ biến trước đây đều dùng chuẩn IDE (Integrated Drive Electronics - mạch điện tử tích hợp trong ổ đĩa) - còn được gọi là ATA (Advanced Technology Attachment) - để gắn các loại ổ đĩa cứng HDD (Hard Disk Drive), đĩa CD-ROM, ...
- ❖ IDE được giới thiệu vào giữa thập niên 1980, nó là một chuẩn giao diện, được dùng trực tiếp bởi bo mạch chủ của máy tính để truyền tải thông tin qua lại với ổ đĩa cứng hay ổ đĩa quang.
- ❖ IDE bị giới hạn dung lượng đĩa tối đa là 504 MB và có tốc độ tương đối chậm (Hình 3.13).

Chuẩn IDE



Hình 3.13: Chuẩn đĩa cứng IDE.

Chuẩn EIDE

- ❖ EIDE (Extended IDE – IDE mở rộng) – còn được gọi là ATA-2.
- ❖ Chuẩn này cho phép gia tăng dung lượng ổ đĩa lên tới hơn 8 GB, tăng tốc độ truyền tải dữ liệu lên hơn hai lần khả năng của IDE.
- ❖ Công nghệ về đĩa tiếp tục được mở rộng, chuẩn EIDE tiếp tục phát triển, nhưng vì một số lý do, các chuẩn sau đó của EIDE được gọi là ATA-3, ATAPI-4 (*ATA Packet Interface*), ...

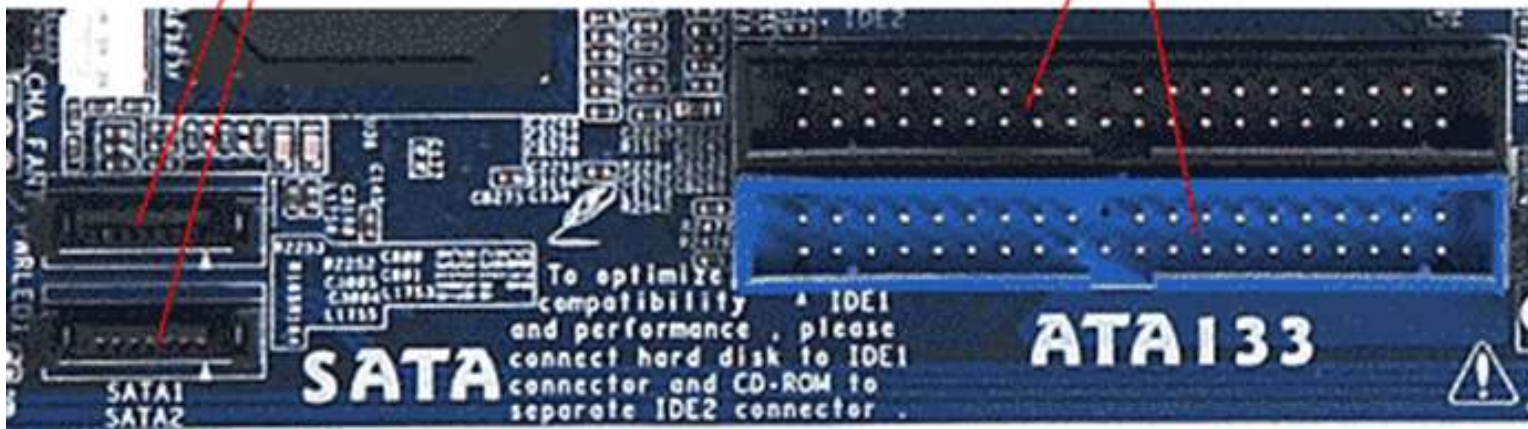
Chuẩn SATA

- ❖ **SATA (*Serial Advanced Technology Attachment*)** là một chuẩn ổ đĩa cứng được tạo nhằm mục đích thay thế cho giao diện IDE.
- ❖ **SATA có tốc độ truyền tải khoảng 150 MB/s hoặc 300 MB/s so với tốc độ tối đa 133 MB/s trong các công nghệ trước đây.**
- ❖ **SATA là một công nghệ khác, cho phép truyền tải theo chế độ nối tiếp.**
- ❖ **Tốc độ truyền tải của chuẩn SATA là 150 MB/s và có thể lên đến 1.5 GB/s. Hình 1.14 cho thấy kích thước các đầu cắm của chuẩn ATA (40 chân) và SATA (7 chân).**

Chuẩn SATA

Khe gắn ổ cứng
chuẩn SATA

Khe IDE gắn ổ cứng
chuẩn ATA



Hình 3.14: Chuẩn đĩa cứng SATA.

USB

- ❖ USB (Universal Serial Bus – bus/giao diện tuần tự đa dụng) là một chuẩn kết nối tuần tự đa dụng trong máy tính.
- ❖ USB sử dụng để kết nối các thiết bị ngoại vi với máy tính, chúng thường được thiết kế dưới dạng các đầu cắm cho các thiết bị tuân theo chuẩn Cắm-và-chạy (Plug-and-Play) với tính năng cắm nóng thiết bị.
- ❖ Tháng 1/1996, chuẩn USB 1.0 được công bố. Ở thời điểm này, những mẫu USB đầu tiên có tốc độ từ 1.5 Mbps đến 12 Mbps.
- ❖ Do nhu cầu về tốc độ truyền tải lớn đã khiến cho chuẩn USB 2.0 ra đời vào tháng 4/2000.

USB

- ❖ USB thế hệ hai có tốc độ lên tới 480 Mbps, cao hơn thế hệ cũ khoảng 40 lần.
- ❖ Tháng 11/2008, chuẩn USB 3.0 ra đời. Tốc độ của kết nối USB 3.0 lúc này đã đạt mức 5 Gbps tương đương với 5,000 Mbps, nhanh hơn USB 2.0 khoảng 10 lần (Hình 3.15).

USB



Hình 3.15: Chân và khe cắm của USB 2.0 và 3.0.

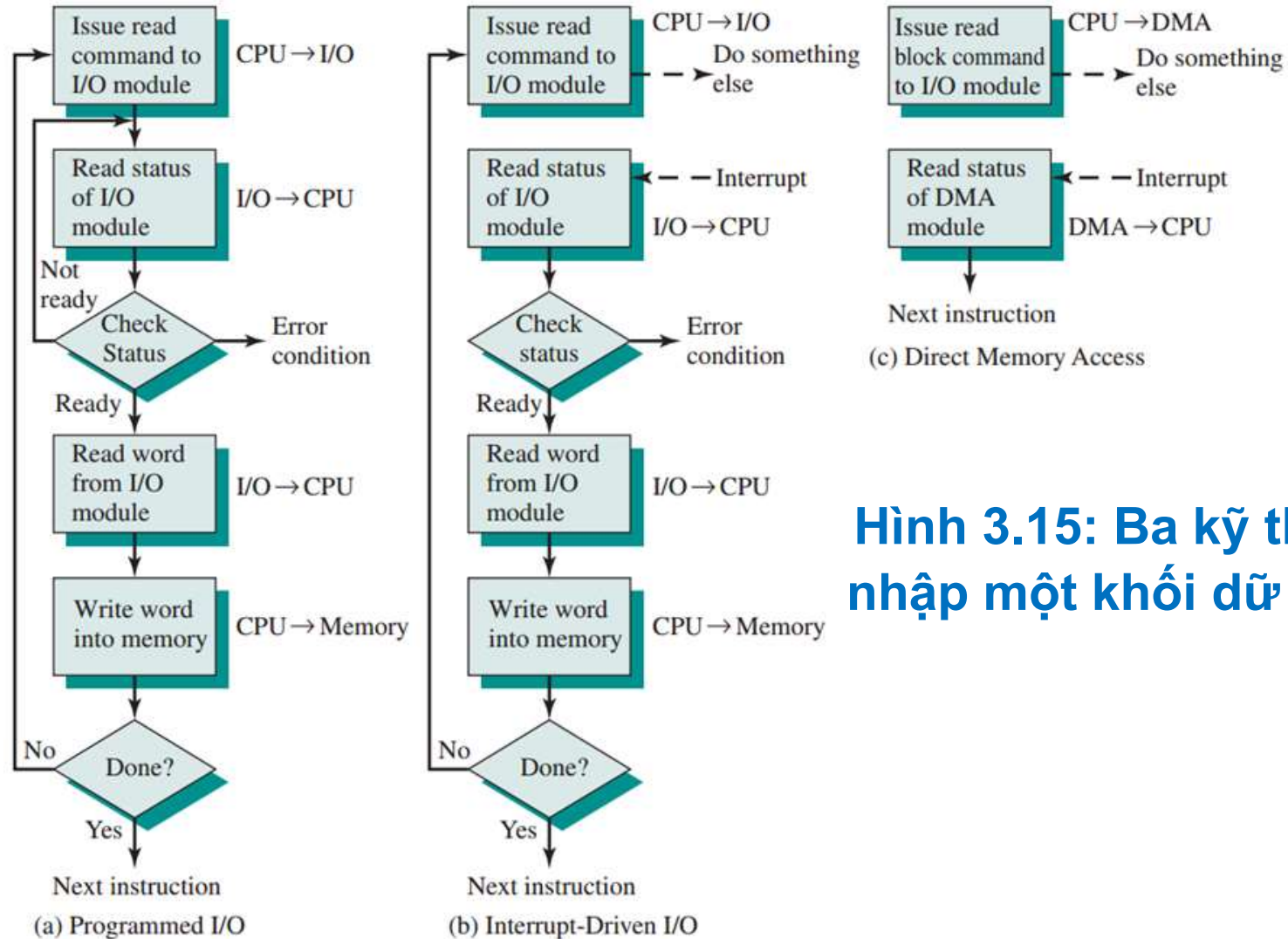
Các Phương Pháp Nhập/Xuất

- ❖ Không có nhóm lệnh nào nhiều như nhóm lệnh nhập xuất. Có ba loại đang sử dụng hiện tại trong các máy tính cá nhân:
 - Nhập/xuất bằng chương trình (*Programmed I/O*).
 - Nhập/xuất bằng điều khiển ngắt (*Interrupt-driven I/O*).
 - Nhập/xuất bằng truy xuất bộ nhớ trực tiếp (*DMA I/O - Direct Memory Access I/O*).

Nhập/Xuất Bảng Chương Trình

- ❖ Khi bộ xử lý thực thi chương trình và gặp lệnh có liên quan đến nhập/xuất, nó thực thi lệnh đó bằng cách phát lệnh đến thiết bị nhập/xuất tương ứng.
- ❖ Trong nhập/xuất bảng chương trình, thiết bị nhập/xuất phải thực hiện hành động được yêu cầu và thiết lập các bit thích hợp trong thanh ghi trạng thái.
- ❖ Bộ xử lý chịu trách nhiệm kiểm tra định kỳ trạng thái của thiết bị nhập/xuất cho đến khi thấy rằng thao tác nhập/xuất đã hoàn thành. Xem Hình 3.16 (a)

Nhập/Xuất Bằng Chương Trình



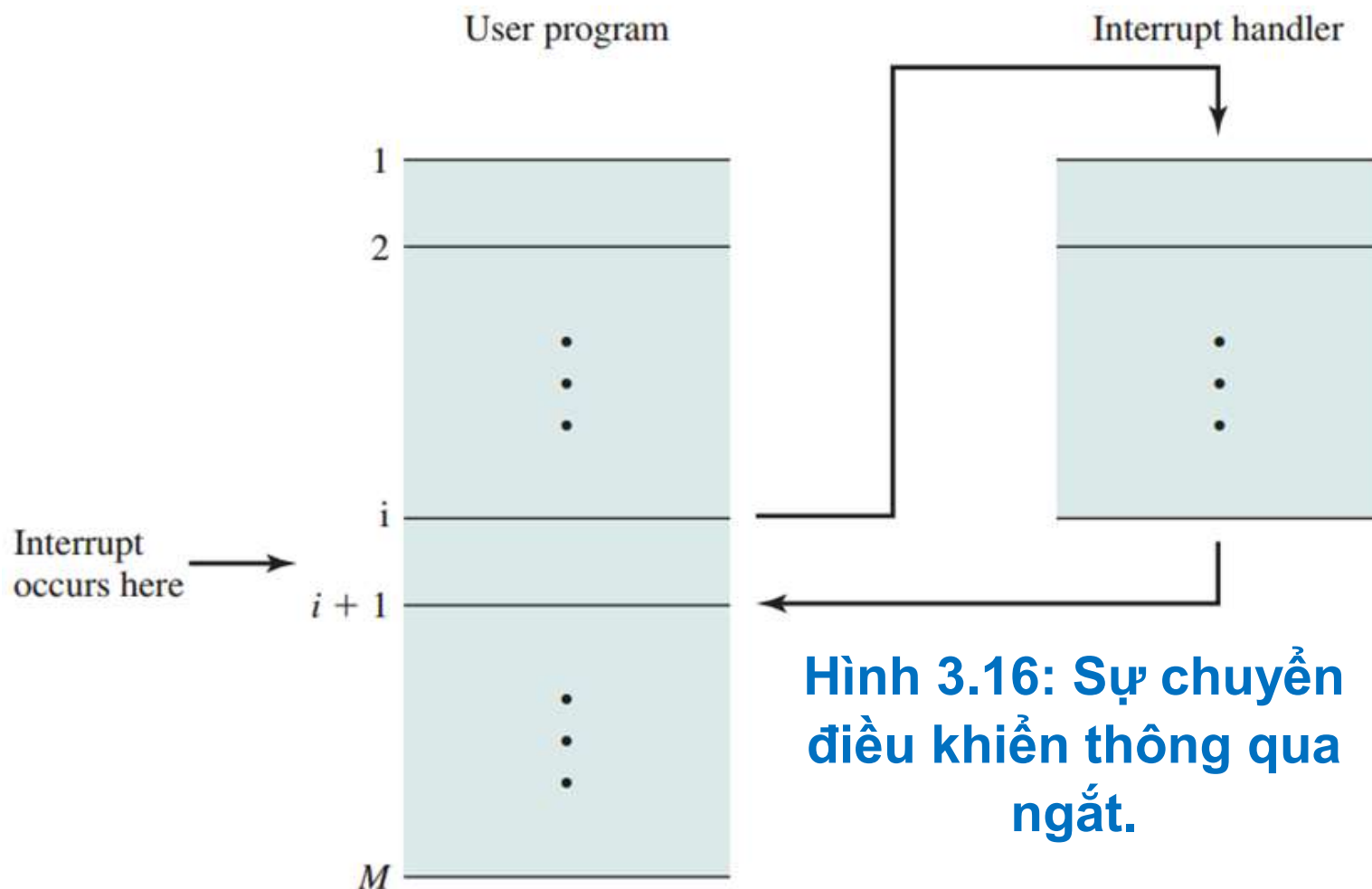
Hình 3.15: Ba kỹ thuật nhập một khối dữ liệu.

Nhập/Xuất Bảng Điều Khiển Ngắt

- ❖ Trong nhập/xuất bảng chương trình, bộ xử lý phải đợi một thời gian dài trong việc nhận và truyền dữ liệu.
- ❖ Một kỹ thuật khác thay thế là sau khi bộ xử lý phát ra lệnh nhập/xuất đến thiết bị thì nó vẫn tiếp tục làm công việc hữu ích khác.
- ❖ Thiết bị nhập/xuất sẽ ngắt bộ xử lý và yêu cầu phục vụ khi nó sẵn sàng trao đổi dữ liệu với bộ xử lý.
- ❖ Kể đến, bộ xử lý sẽ thực hiện việc chuyển dữ liệu và tiếp tục chu trình mới.
- ❖ Xem Hình 3.15 (b).

Nhập/Xuất Bằng Điều Khiển Ngắt

❖ Hình minh họa về ngắt (*interrupt*).



Hình 3.16: Sự chuyển điều khiển thông qua ngắt.

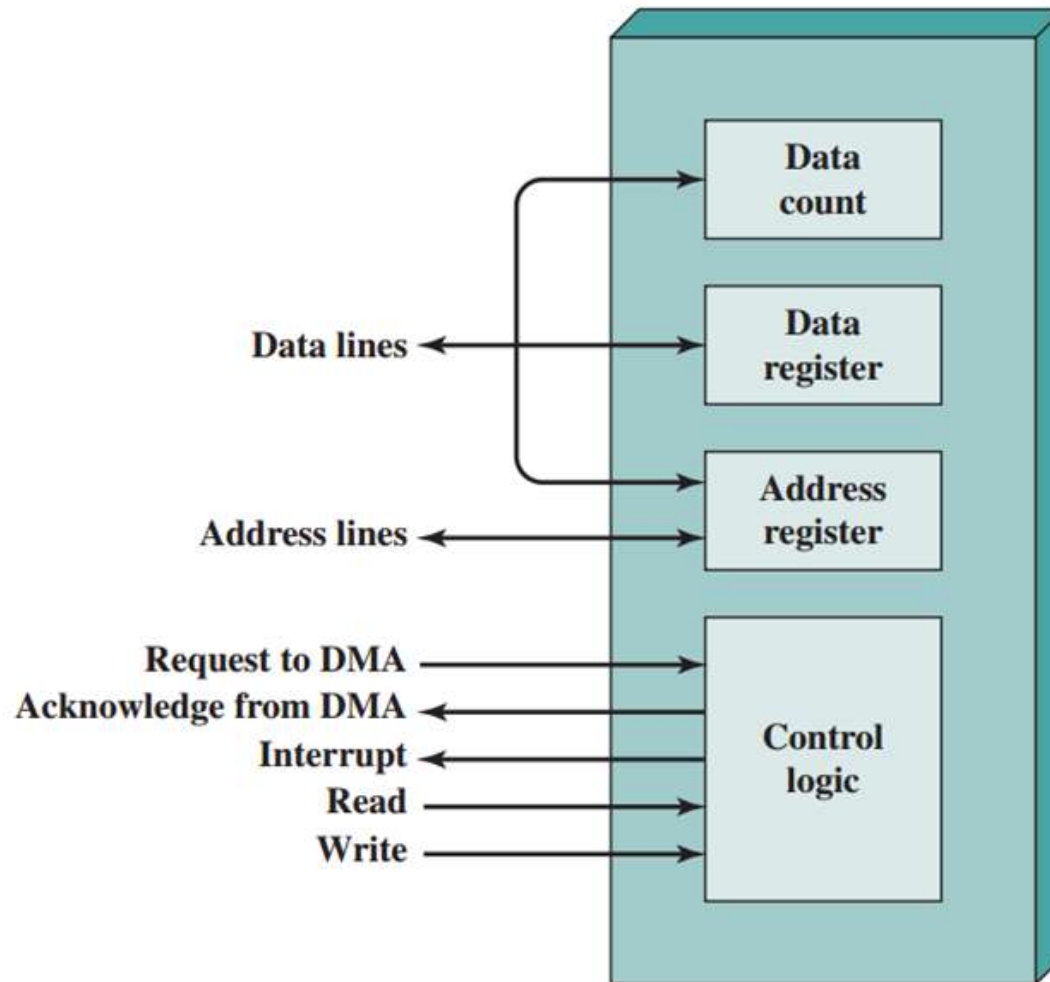
Nhập/Xuất Bằng Truy Xuất Bộ Nhớ Trực Tiếp

- ❖ Nhập/xuất bằng điều khiển ngắt mặc dù hiệu quả hơn nhập/xuất bằng chương trình.
- ❖ Tuy nhiên, nó vẫn còn đòi hỏi sự can thiệp tích cực của bộ xử lý để chuyển dữ liệu giữa bộ nhớ và đơn vị nhập/xuất và bất kỳ sự chuyển dữ liệu nào đều phải cần đến bộ xử lý. Cả hai dạng nhập/xuất này bị tác động bởi hai trở ngại cố hữu:
 - Tốc độ di chuyển dữ liệu của nhập/xuất bị giới hạn bởi tốc độ của thiết bị.
 - Bộ xử lý bị ràng buộc trong việc quản lý sự di chuyển dữ liệu của nhập/xuất.

Nhập/Xuất Bằng Truy Xuất Bộ Nhớ Trực Tiếp

- ❖ Khi khối lượng dữ liệu lớn cần được di chuyển, một kỹ thuật hiệu quả hơn đó là truy xuất bộ nhớ trực tiếp (*direct memory access* - DMA). Xem Hình 3.17.
- ❖ Đơn vị DMA trao đổi dữ liệu trực tiếp với bộ nhớ mà không cần đến bộ xử lý.
- ❖ Sau khi truyền được một từ dữ liệu thì nội dung thanh ghi địa chỉ tăng lên, nội dung bộ đếm dữ liệu giảm.
- ❖ Khi bộ đếm dữ liệu bằng 0, DMA gửi tín hiệu ngắt đến bộ xử lý để báo kết thúc quá trình. Vì vậy, bộ xử lý chỉ tham gia công việc ở đầu và cuối của quá trình chuyển dữ liệu (Hình 3.15 c).

Nhập/Xuất Bằng Truy Xuất Bộ Nhớ Trực Tiếp

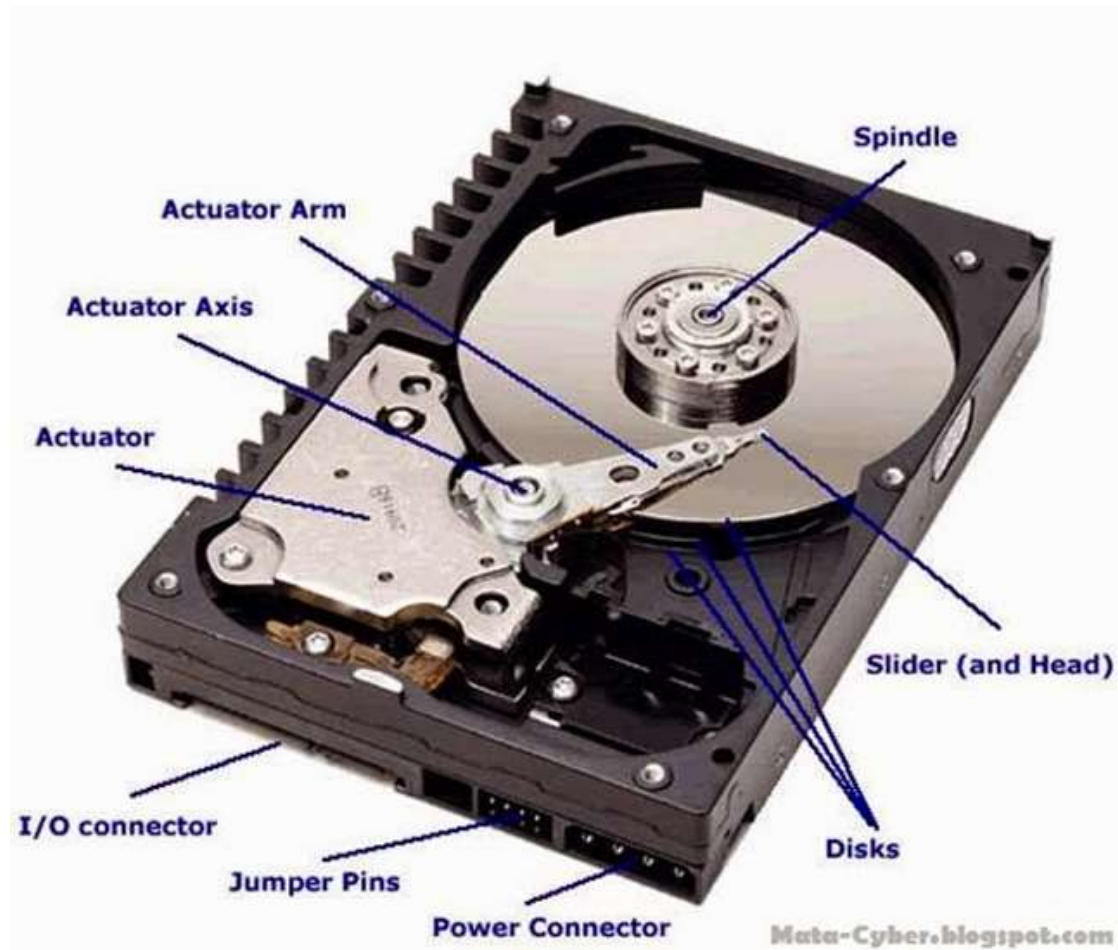


Hình 3.17:
Sơ đồ khối
của DMA
tiêu biểu.

Một Số Thiết Bị Ngoại Vi – Đĩa Từ

- ❖ Đĩa từ gồm một hay nhiều đĩa nhôm được phủ vật liệu có khả năng nhiễm từ.
- ❖ Đầu đọc/ghi (*read/write head*) chứa cuộn cảm ứng lướt qua bề mặt đĩa (*side*) trên lớp đệm không khí. Mỗi mặt đĩa có một đầu đọc/ghi.
- ❖ Ban đầu các hạt từ tính trên bề mặt đĩa không có hướng, khi chúng bị ảnh hưởng bởi từ trường của đầu đọc/ghi dịch chuyển ngang trên bề mặt, các hạt có từ tính được sắp xếp thành các hạt có hướng. Hình 3.18 cho thấy bên trong của ổ đĩa cứng.

Đĩa Từ

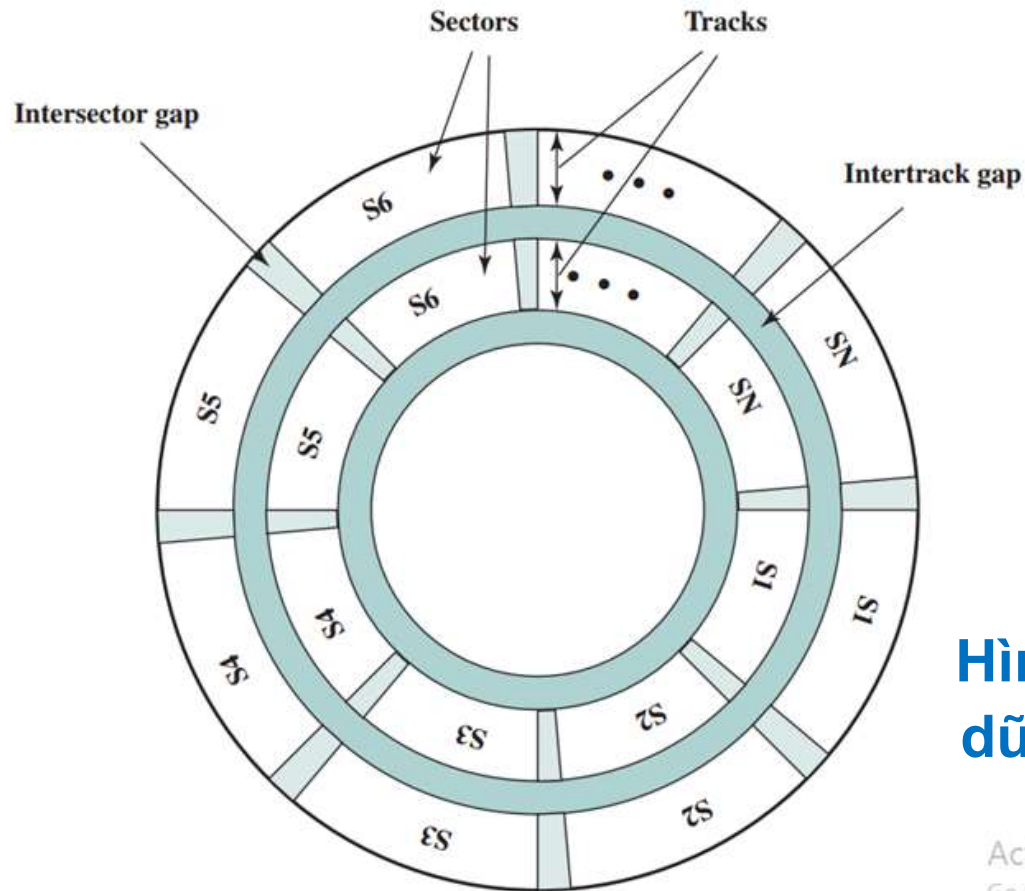


Hình 3.18: Ổ đĩa cứng (hard disk drive - HDD).

Đĩa Từ

- ❖ Cấu trúc logic của mặt đĩa cho thấy trong Hình 3.19.
- ❖ Đầu đọc/ghi di chuyển cylinder chứa sector cần truy xuất, chờ sector xoay đến vị trí đầu từ và truy xuất sector.
- ❖ Các sector kề nhau cũng được phân cách bằng các khe hở giữa sector (*intersector gap*). Các track kề nhau cũng được phân cách bằng các khe hở giữa track (*intertrack gap*).

Đĩa Từ

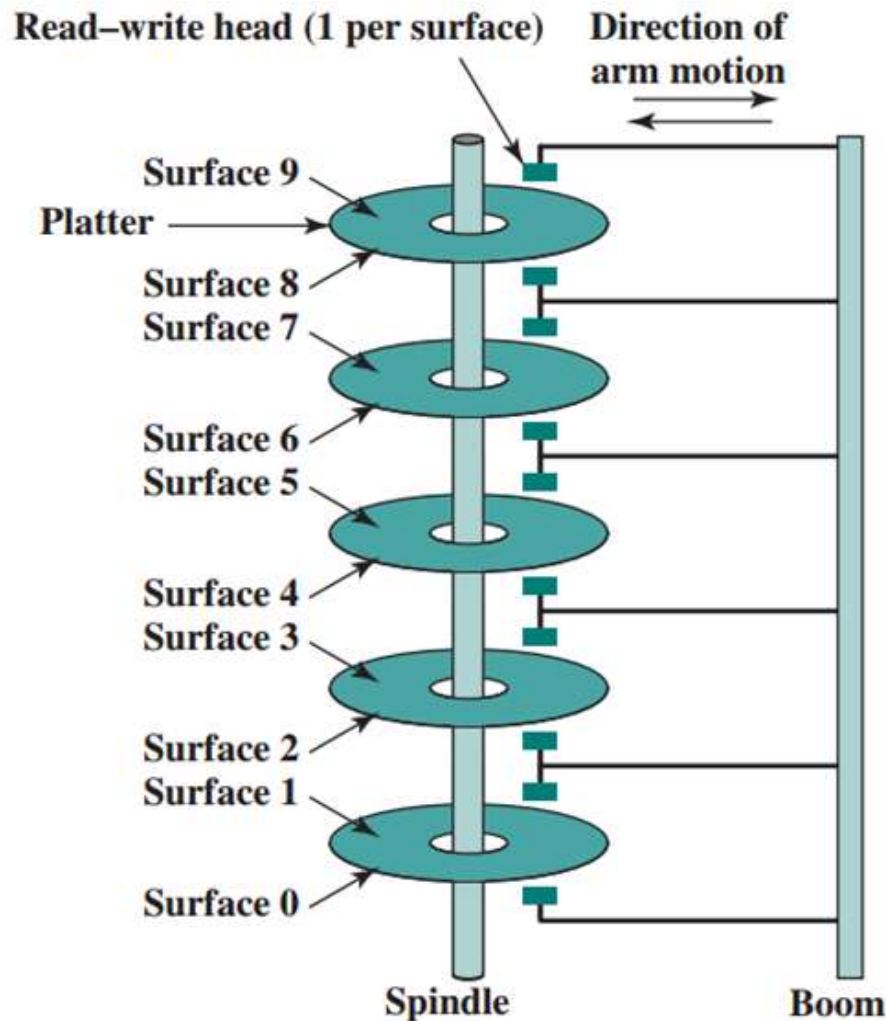


Hình 3.19: Bố trí dữ liệu trên đĩa.

Act
Go t

Đĩa Từ

❖ Hình 3.20 cho thấy các thành phần của một ổ đĩa.



Hình 3.20:
Các thành
phần của ổ
đĩa.

Đĩa CD và DVD

- ❖ Vào năm 1983, một trong các sản phẩm tiêu dùng thành công nhất đã được giới thiệu là đĩa CD (compact disk).
- ❖ CD là đĩa không thể xoá và có thể chứa hơn 60 phút thông tin âm thanh trên một mặt.
- ❖ Thành công thương mại vượt bậc của CD cho phép phát triển kỹ thuật lưu trữ đĩa quang giá thành thấp mà nó đã cách mạng hoá sự lưu trữ dữ liệu của máy tính.
- ❖ Một loạt các hệ thống đĩa quang đã được giới thiệu như sau:

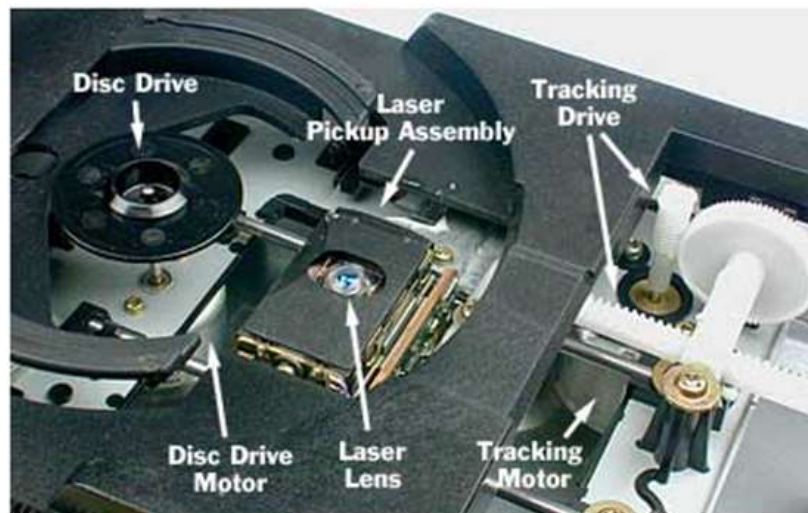
Đĩa CD và DVD

- CD/Audio CD (*Compact Disk*).
 - CD-ROM (*Compact Disk Read-Only Memory*).
 - CD-R (*CD Recordable*).
 - CD-RW (*CD Rewritable*).
 - DVD (*Digital Versatile/Video Disk*).
 - DVD-R (*DVD Recordable*).
 - DVD-RW (*DVD Rewritable*).
 - Blu-ray DVD.
- ❖ Hai loại đĩa CD và CD-ROM sử dụng công nghệ chế tạo tương tự nhau. Sự khác biệt chính ở đây là các thiết bị đọc CD-ROM có khả năng sửa lỗi nhằm bảo đảm dữ liệu được truyền chính xác từ đĩa vào máy tính.

Đĩa CD và DVD

- ❖ Tốc độ đọc dữ liệu của D-ROM 1x là 150 KB/s, trong khi tốc độ của DVD-ROM 1x là 1350 KB/s. Hình 3.21 cho thấy cấu trúc bên ngoài và bên trong của ổ đĩa CD.

Đĩa CD và DVD

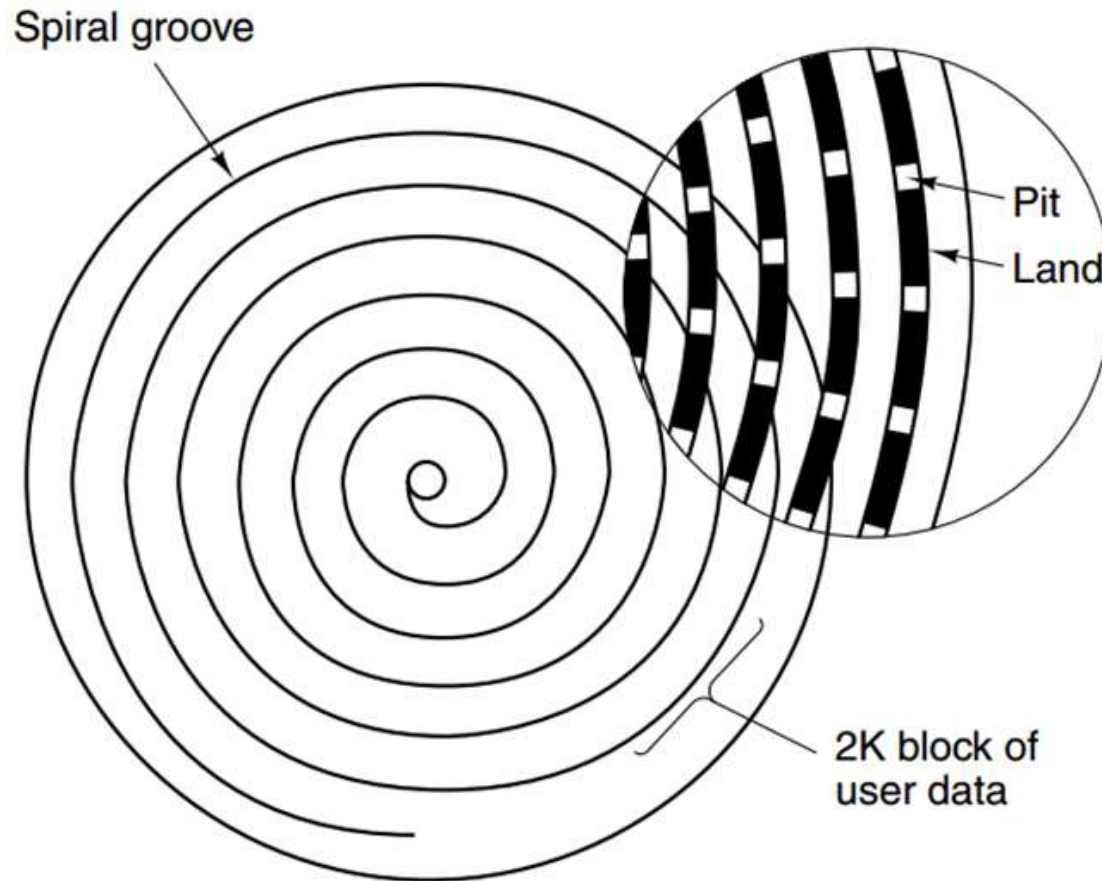


**Hình 3.21: Ổ
đĩa CD.**

Đĩa CD và DVD

- ❖ Không giống như các đĩa cứng được ghi dữ liệu lên bề mặt bằng từ, đĩa quang sử dụng các tính chất quang học để lưu trữ dữ liệu.
- ❖ Khái niệm track trên đĩa quang cũng giống như ổ đĩa cứng, mỗi track là một vòng tròn.
- ❖ Tuy nhiên, ở đĩa quang các track theo hình xoắn tròn ốc từ trong ra ngoài (không giống như các track đồng tâm ở ổ đĩa cứng) chứa các "hố" (*pit*) và "bề mặt" (*land*).
- ❖ Tia laser đọc các pit và land và chuyển sang tín hiệu nhị phân (Hình 3.22).

Đĩa CD và DVD

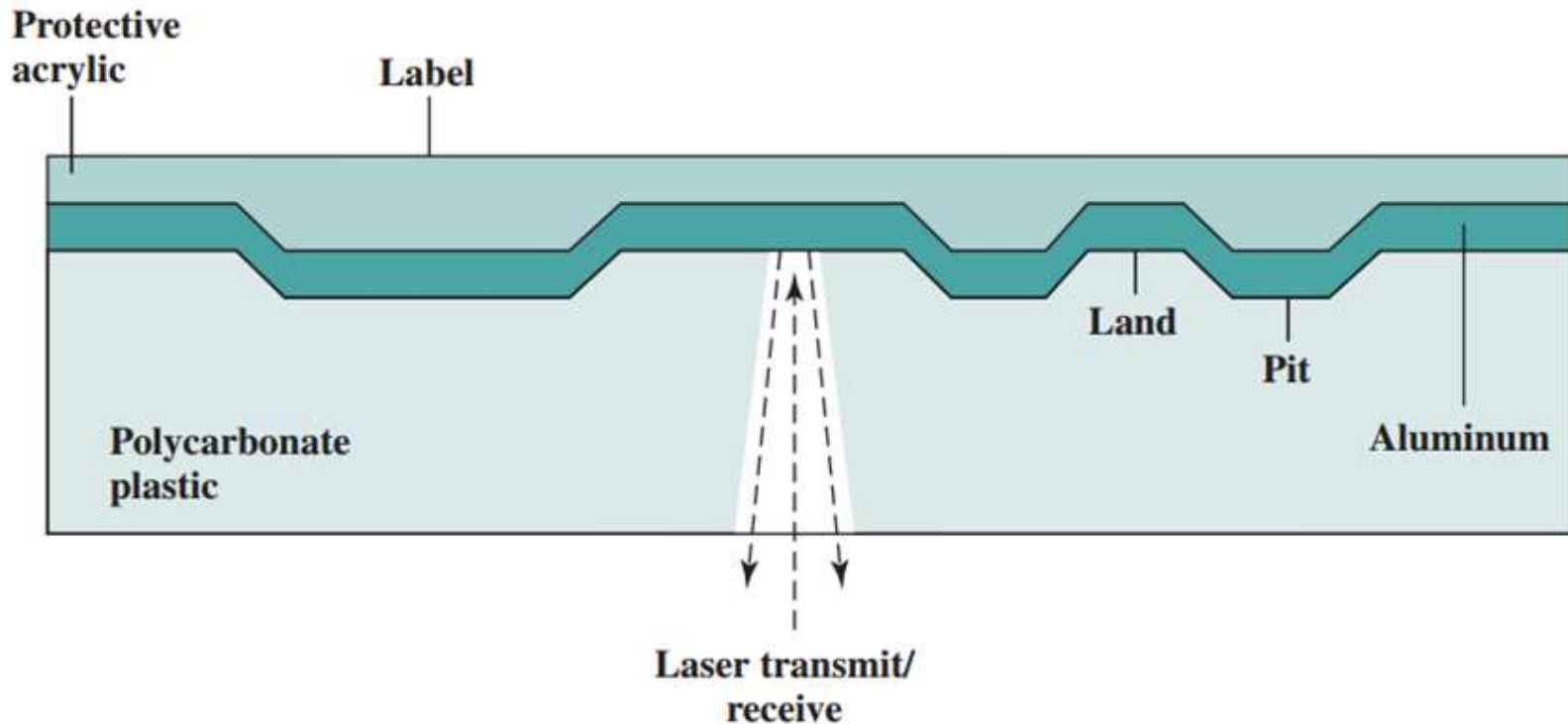


Hình 3.22: Cấu trúc của đĩa CD hoặc CD-ROM.

Đĩa CD và DVD

- ❖ Khi tia laser chiếu qua pit (điểm bị đốt cháy) sẽ không có tia phản xạ và tín hiệu thu được là 0. Khi tia laser chiếu qua land (điểm không bị đốt cháy) sẽ có tia phản xạ và tín hiệu thu được là 1 (Hình 3.23).

Đĩa CD và DVD



Hình 3.23: Truyền/nhận tín hiệu trên đĩa CD.

Màn Hình

- ❖ Màn hình của các máy tính trước đây sử dụng là loại màn hình CRT (Cathode Ray Tube - ống phóng tia âm cực), nó giống như các tivi cũ, to và nặng.
- ❖ Sự phát triển của các màn hình phẳng cung cấp yếu tố cần thiết cho máy tính và các thiết bị này cũng tiêu tốn ít năng lượng.
- ❖ Ngày nay, những lợi ích về kích thước và năng lượng của màn hình phẳng đã loại bỏ việc sử dụng màn hình CRT.
- ❖ Công nghệ màn hình phẳng phổ biến nhất là LCD (*Liquid Crystal Display* – màn hình tinh thể lỏng).

Màn Hình

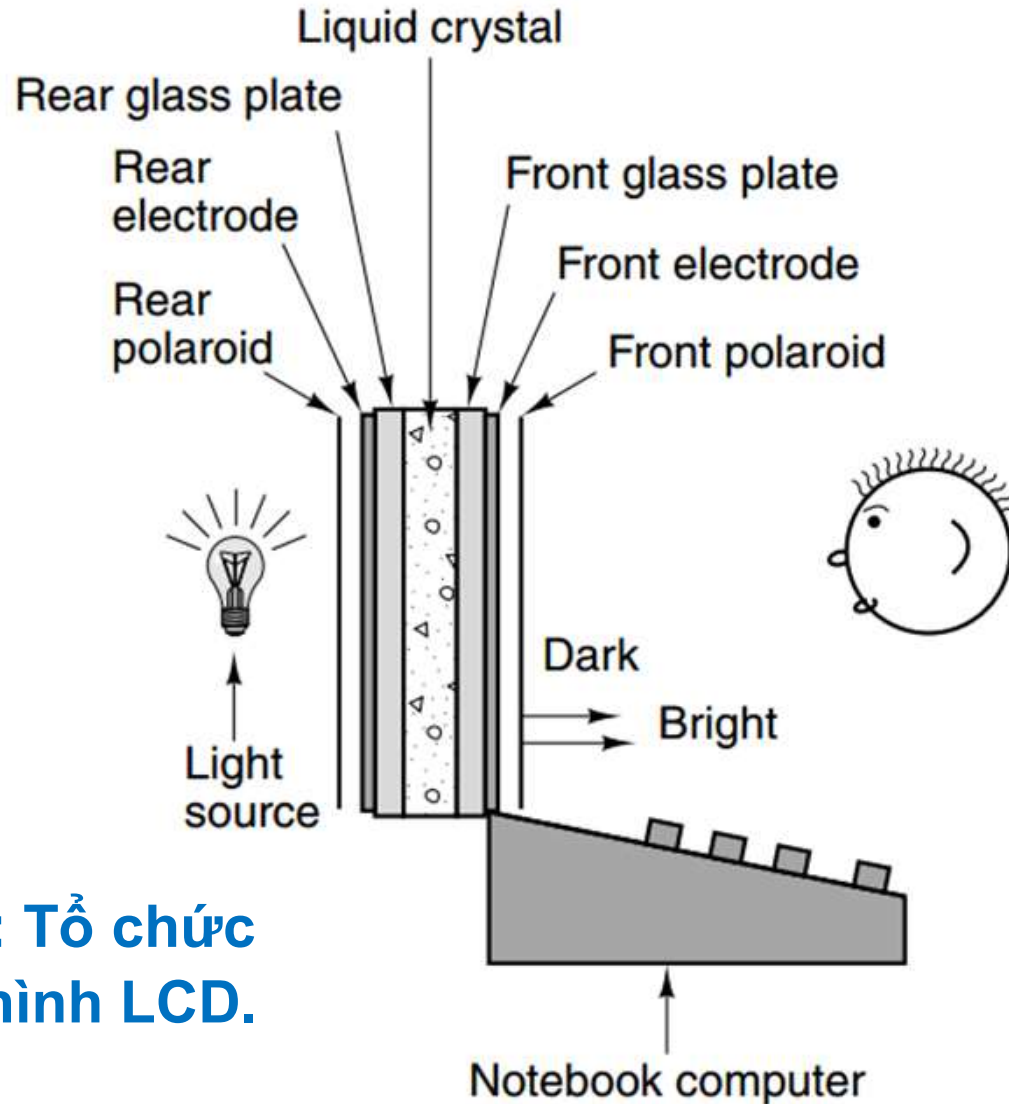
- ❖ LCD rất phức tạp, có nhiều dạng và đang thay đổi nhanh chóng. Vì vậy, chúng ta chỉ mô tả những vấn đề cần thiết, ngắn gọn và đơn giản hóa.
- ❖ Các tinh thể lỏng là các phân tử hữu cơ nhớt chảy giống như chất lỏng nhưng cũng có cấu trúc không gian giống như tinh thể. Tinh thể lỏng được phát hiện bởi nhà thực vật học người Áo, Friedrich Reinitzer, vào năm 1888 và lần đầu tiên áp dụng cho màn hình (ví dụ, máy tính cầm tay, đồng hồ) vào thập niên 1960.
- ❖ Khi tất cả các phân tử được xếp trong cùng

Màn Hình

một hướng, các tính chất quang học của tinh thể phụ thuộc vào hướng và phân cực của ánh sáng đến.

- ❖ Sử dụng một điện trường, sắp xếp phân tử, do đó các tính chất quang học có thể được thay đổi.
- ❖ Cụ thể là chiếu ánh sáng qua tinh thể lỏng, cường độ của ánh sáng đi ra từ nó có thể được điều khiển bằng điện.
- ❖ Thuộc tính này có thể được khai thác để tạo màn hình phẳng. Xem Hình 3.24.

Màn Hình

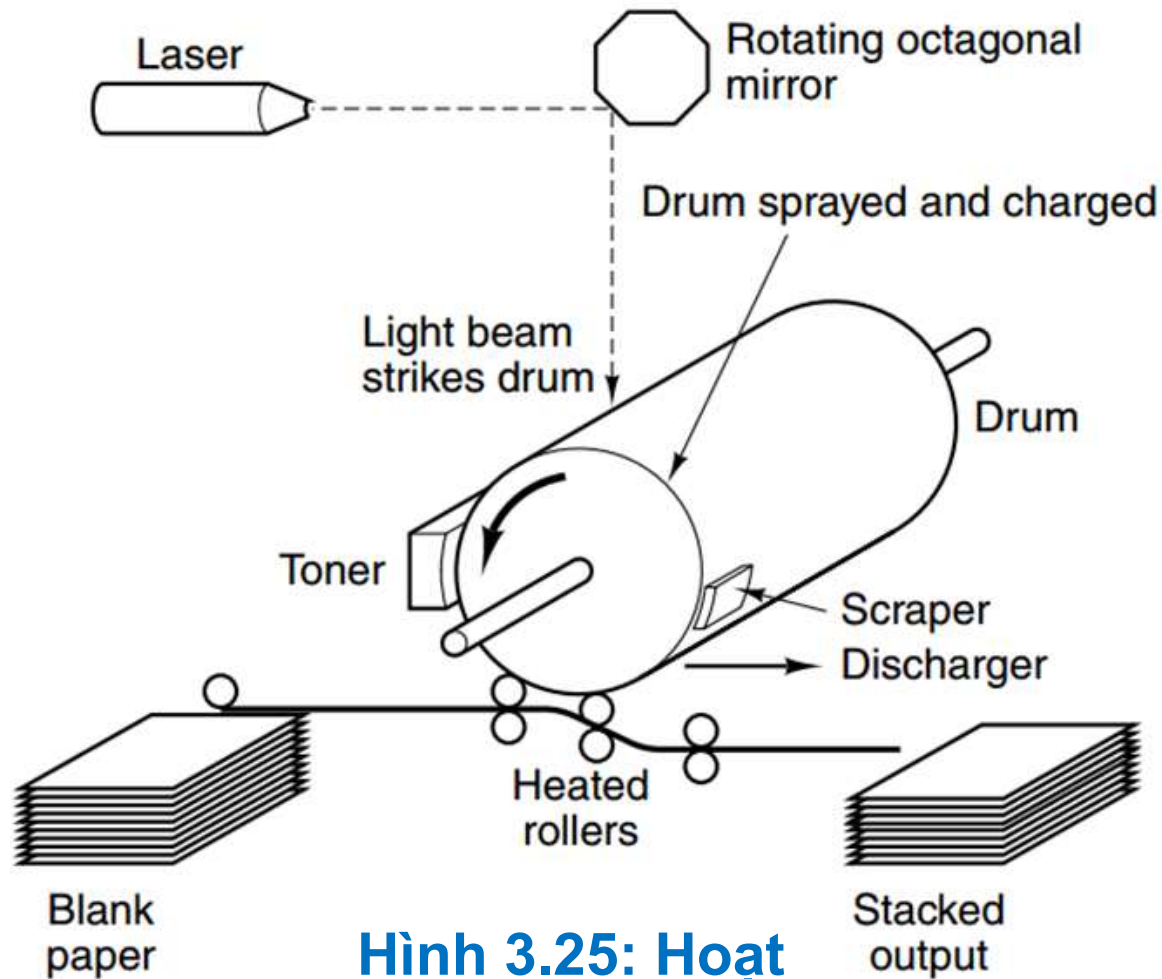


Hình 3.24: Tổ chức của màn hình LCD.

Máy In

- ❖ Công nghệ chế tạo máy in laser gần như giống với công nghệ tương chế tạo máy photocopy.
- ❖ Trong thực tế, nhiều công ty đã làm các thiết bị copy kết hợp với in ấn (và đôi khi cả fax). Công nghệ cơ bản được minh họa trong Hình 3.25.
- ❖ Trái tim của máy in là một trống quay. Cấu tạo trống thường là một ống nhôm hình trụ, bên trong rỗng và được phủ một lớp cảm quang.

Máy In



Hình 3.25: Hoạt động của máy in laser.

Câu Hỏi và Bài Tập

1. Một chương trình chạy trên bộ xử lý 40 MHz. Chương trình được thực thi gồm 100,000 lệnh và số chu kỳ mỗi lệnh như sau:

Kiểu lệnh	Số lệnh	Số chu kỳ mỗi lệnh
Số học số nguyên	45,000	1
Chuyển dữ liệu	32,000	2
Số dấu chấm động	15,000	2
Chuyển điều khiển	8,000	2

Xác định CPI hiệu dụng, tốc độ MIPS và thời gian thực thi chương trình này.

Câu Hỏi và Bài Tập

2. Xét hai máy tính khác nhau, với hai tập lệnh khác nhau, cả hai máy có cùng tốc độ xung nhịp là 200 MHz. Kết quả đo lường được ghi trên hai máy khi thực thi một tập các chương trình cho trước như sau:

Câu Hỏi và Bài Tập

Kiểu lệnh	Số lệnh (triệu)	Số chu kỳ mỗi lệnh
Máy A:		
– Số học và logic	8	1
– Nạp và lưu	4	3
– Rẽ nhánh	2	4
– Các lệnh khác	4	3
Máy B:		
– Số học và logic	10	1
– Nạp và lưu	8	2
– Rẽ nhánh	2	4
– Các lệnh khác	4	3

Câu Hỏi và Bài Tập

- a) Xác định CPI hiệu dụng, tốc độ MIPS và thời gian thực thi cho mỗi máy.
- b) Nhận xét hai kết quả này.

3. Một ví dụ thiết kế tập lệnh kiểu CISC và RISC của các bộ xử lý trước đây trên các máy tính VAX 11/780 và IBM RS/6000 tương ứng. Sử dụng chương trình tiêu biểu để thực thi trên hai máy, kết quả có được như sau:

Bộ xử lý	Tần số xung nhịp (MHz)	Hiệu suất (MIPS)	Thời gian CPU (giây)
VAX 11/780	5	1	12 x
IBM RS/6000	25	18	x

Câu Hỏi và Bài Tập

Cột cuối cùng cho thấy là máy tính VAX cần thời gian lâu hơn 12 lần so với máy tính IBM để thực thi chương trình.

a) Cho biết quan hệ tỷ số giữa tổng số lệnh (I_c) của mỗi chương trình chạy trên hai máy.

b) Giá trị CPI của hai máy là gì?

4. Cho bốn chương trình được thực thi trên ba máy tính với kết quả như sau:

Câu Hỏi và Bài Tập

	Máy A	Máy B	Máy C
Chương trình 1	1	10	20
Chương trình 2	1000	100	20
Chương trình 3	500	1000	50
Chương trình 4	100	800	100

Bảng trên cho thấy thời gian thực thi tính bằng giây, có 100,000,000 lệnh được thực thi trong mỗi của bốn chương trình. Tính giá trị MIPS cho mỗi máy tính với bốn chương trình đã cho.

Câu Hỏi và Bài Tập

5. Ưu điểm của kiến trúc nhiều bus so với kiến trúc bus đơn là gì?
6. Giả sử một bộ xử lý 32 bit có các lệnh và toán hạng 32 bit được chia thành hai phần: byte đầu chứa mã lệnh phần còn lại chứa toán hạng tức thời hoặc địa chỉ của toán hạng.
 - a) Dung lượng bộ nhớ lớn nhất có thể định địa chỉ trực tiếp là bao nhiêu (tính theo byte)?
 - b) Cho biết ảnh hưởng tốc độ của hệ thống nếu bus bộ xử lý có bus địa chỉ 32 bit và bus dữ liệu 16 bit.
 - c) Có bao nhiêu bit cần cho thanh ghi bộ đếm

Câu Hỏi và Bài Tập

chương trình (PC) và thanh ghi lệnh (IR)?

7. Xét bộ xử lý 32 bit, với bus dữ liệu ngoài 16 bit, hoạt động ở tần số 8 MHz. Giả sử bộ xử lý này thực hiện chuyển dữ liệu cần 4 chu kỳ xung nhịp. Cho biết tốc độ (byte/s) tối đa để chuyển dữ liệu qua bus này mà bộ xử lý có thể thực hiện được là bao nhiêu?
8. Liệt kê và tóm tắt định nghĩa ba kỹ thuật để thực hiện nhập/xuất.
9. Khi DMA nắm giữ điều khiển bus thì bộ xử lý làm gì?
10. Xét một vi mạch điều khiển truy cập bộ nhớ trực tiếp (DMA) 8237A, để chuyển 1 byte

Câu Hỏi và Bài Tập

thông tin giữa bộ nhớ và thiết bị nhập/xuất nó cần ba chu kỳ xung nhịp.

- a) Giả sử vi mạch 8237A được kích ở tần số xung clock 5 MHz. Cho biết thời gian để chuyển 1 byte là bao lâu?
- b) Tốc độ chuyển dữ liệu tối đa có thể đạt được là bao nhiêu?
- c) Giả sử tốc độ truy cập bộ nhớ không đủ nhanh so với tốc độ của vi mạch 8237A, vì thế vi mạch 8237A phải chờ thêm 2 chu kỳ xung nhịp. Cho biết tốc độ chuyển dữ liệu thực sự là bao nhiêu?