

1 実験の目的

R-2R ラダー回路による D/A 変換回路と、比較器を用いた逐次比較型 A/D 変換回路の計測を行い、それぞれの動作原理を理解する。測定結果を基に、デジタル信号で制御されるシステムにおけるアナログ値の扱い方について考察する。

2 実験の作業順序

1. 実験用基板の電源を入れ調整用ドライバを用いて可変抵抗を変化させる。その時、7 セグ LED に表示される全ての表示値を記録する。(計測データ：表示される全ての値)
2. 4 つのデジタル入力の中である 1 つの信号を基準とし、その基準とした信号に対して他の 3 つの信号の位相が読み取れるように、4 つのデジタル信号の関係を観測する。測定結果より 4 つの信号のタイミングチャートを作成する。(計測データの例：基準とした信号とその他信号を観測した波形 3 つ)
3. SW を「開」側に設定し、測定側からラダー回路を切り離す。ラダー回路の出力電圧と各デジタル入力信号を観測し波形の様子を記録する。測定結果より各ビットの重みについて確認しラダー回路の動作を確認する。
4. 可変抵抗を中央に合わせて SW を「閉」に設定する。
 - (a) ラダー回路の出力
 - (b) 可変抵抗器の出力
 - (c) 比較器の出力の関係を観測する。
5. 班員で相談し 0.00[V] 2.50[V] の間で任意の電圧を 2 点決定する。決定した電圧をラダー回路の出力が上回るタイミングを計算する。ただし回路の条件は基準電圧 3.3[V], 分解能 4bit とする。
6. 決定した電圧にデジタルテストで測定しながら可変抵抗を調整する。調整した回路において同様に関係を観測する。
7. 決定したもう一つの電圧に可変抵抗を設定し同様に観測する。

3 実験の結果

3.1 実験 1

実験用基板の電源を入れ、調整用ドライバを使用して可変抵抗を徐々に調整した。その結果、7 セグ LED に表示される値が以下のように変化した。可変抵抗を調整することで、7 セグ LED に表示される値が連続的に変化する様子が観察された。最初の値は 0 から始まり、可変抵抗の調整に伴って段階的に増加し、最終的に 3.09 まで達した。このように、可変抵抗の変化に対して 16 段階

の値を持つことから 4bit の ADC だということが確認できた。

No.	表示値
1	0
2	0.2
3	0.41
4	0.61
5	0.82
6	1.03
7	1.23
8	1.44
9	1.65
10	1.85
11	2.06
12	2.26
13	2.47
14	2.68
15	2.88
16	3.09

3.2 実験 2

4 つのデジタル入力信号 (CH1, CH2, CH3, CH4) の関係性を観測し、1 つの信号を基準として他の 3 つの信号の位相を読み取ることを目的とした。測定データの波形を観測した結果、各信号のタイミングチャートが以下のように得られた。基準信号 CH1 に対して、他の信号 CH2, CH3, CH4 のタイミング関係が明確に示されている。

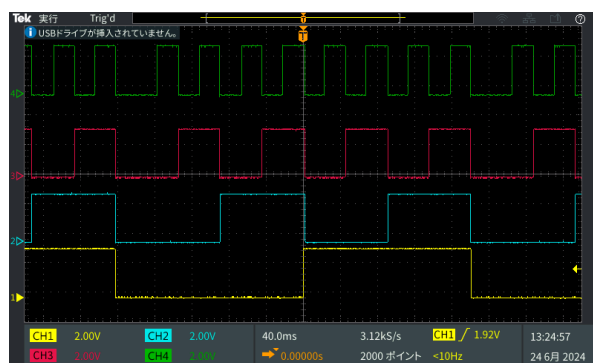


図1 各信号のタイミングチャート

3.3 実験3

ラダー回路の出力電圧とデジタル入力信号の関係を観測し、各ビットの重みを確認しました。以下に実験の詳細と結果を示します。理論値と測定値の比較を行いました。両者は非常に近い値を示しており、ラダー回路が正確に動作していることが確認できました。

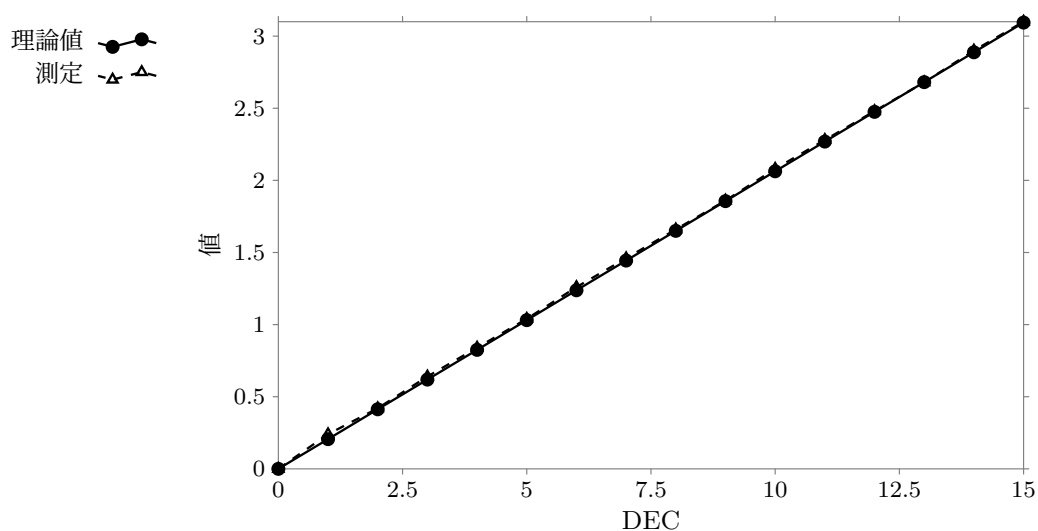


図2 SW を「開」側に設定したラダー回路の出力電圧とデジタル入力信号の波形観測および各ビットの重み確認

3.4 DA 変換

オシロスコープの波形観測結果から、各電圧設定でのビット落ちのタイミングが詳細に捉えられています。例えば、設定電圧 1V ではビットが 4 から 5 の間で落ち、設定電圧 2V ではビットが 9 から 10 の間で落ちていることが視覚的に確認できます。特に、中間電圧 1.669V ではビットが 8 から 9 の間で落ちる様子が明確に観測され、実測値が理論値と完全に一致していることが示されています。

設定電圧 = 1V, 2V	VR[V]	落ちたビット (理論値)	落ちたビット (実測)
	1.006	4-5 の間	4-5 の間
	2.004	9-10 の間	9-10 の間

真ん中

VR[V]	落ちたビット (理論値)	落ちたビット (実測)
1.669	8-9 の間	8-9 の間

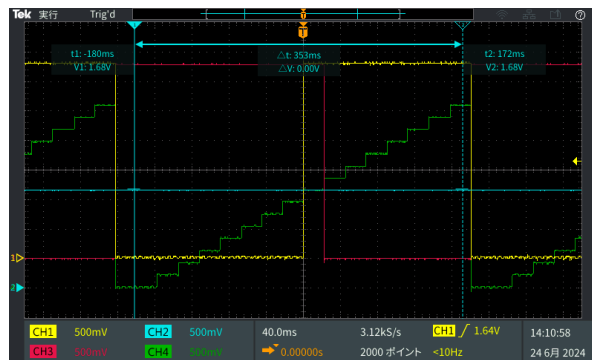


図3 各信号のタイミングチャート

4 実験の考察およびまとめ

4.1 実験 1: 可変抵抗と 7 セグ LED 表示値の関係

可変抵抗を調整することで、7 セグ LED に表示される値が連続的に変化する様子を観察しました。この結果から、4 ビットの ADC(アナログ-デジタルコンバータ) であることが確認できました。表示された値が 16 段階にわたって変化することから、4 ビットの解像度であると判断できます。この結果は、デジタルシステムでアナログ値を扱う際の基本的な理解を深めるのに役立ちます。

4.2 実験 2: デジタル信号のタイミングチャート

基準信号に対する他の信号の位相関係を観測し、タイミングチャートを作成しました。この結果、各信号のタイミング関係が明確に示されました。デジタル回路における信号の同期の重要性を理解するのに役立ちます。例えば、CH1 を基準とした場合の CH2, CH3, CH4 の位相差を観察することで、各信号がどのように同期して動作するかを確認することができました。

4.3 実験 3: ラダー回路の出力とデジタル入力信号の関係

ラダー回路の出力電圧と各ビットの重みを確認しました。理論値と測定値が非常に近いことから、ラダー回路が正確に動作していることが確認できました。この結果は、デジタル-アナログコンバータ (DAC) の動作原理を理解するのに役立ちます。例えば、デジタル入力信号が変化することによって、出力電圧がどのように変化するかを観察することで、各ビットの重みを理解することができます。

4.4 実験 4: DA 変換のビット落ちの観察

設定電圧 1V, 2V におけるビット落ちのタイミングを観測しました。理論値と実測値が一致することから、DA 変換が正確に行われていることが確認できました。この結果は、DAC の精度を評価するために重要です。例えば、設定電圧 1V においてビットが 4 から 5 の間で落ちることや、設定電圧 2V においてビットが 9 から 10 の間で落ちることを確認することで、DAC の動作精度を確認することができます。

4.5 まとめ

実験を通じて、R-2R ラダー回路による D/A 変換回路と、比較器を用いた逐次比較型 A/D 変換回路の動作原理を理解することができました。また、デジタル信号で制御されるシステムにおけるアナログ値の扱い方についても考察しました。各実験結果は、デジタルおよびアナログ回路の設計や評価において重要な知見を提供します。今後の応用において、これらの結果を基にさらなる研究や改良を行うことが期待されます。