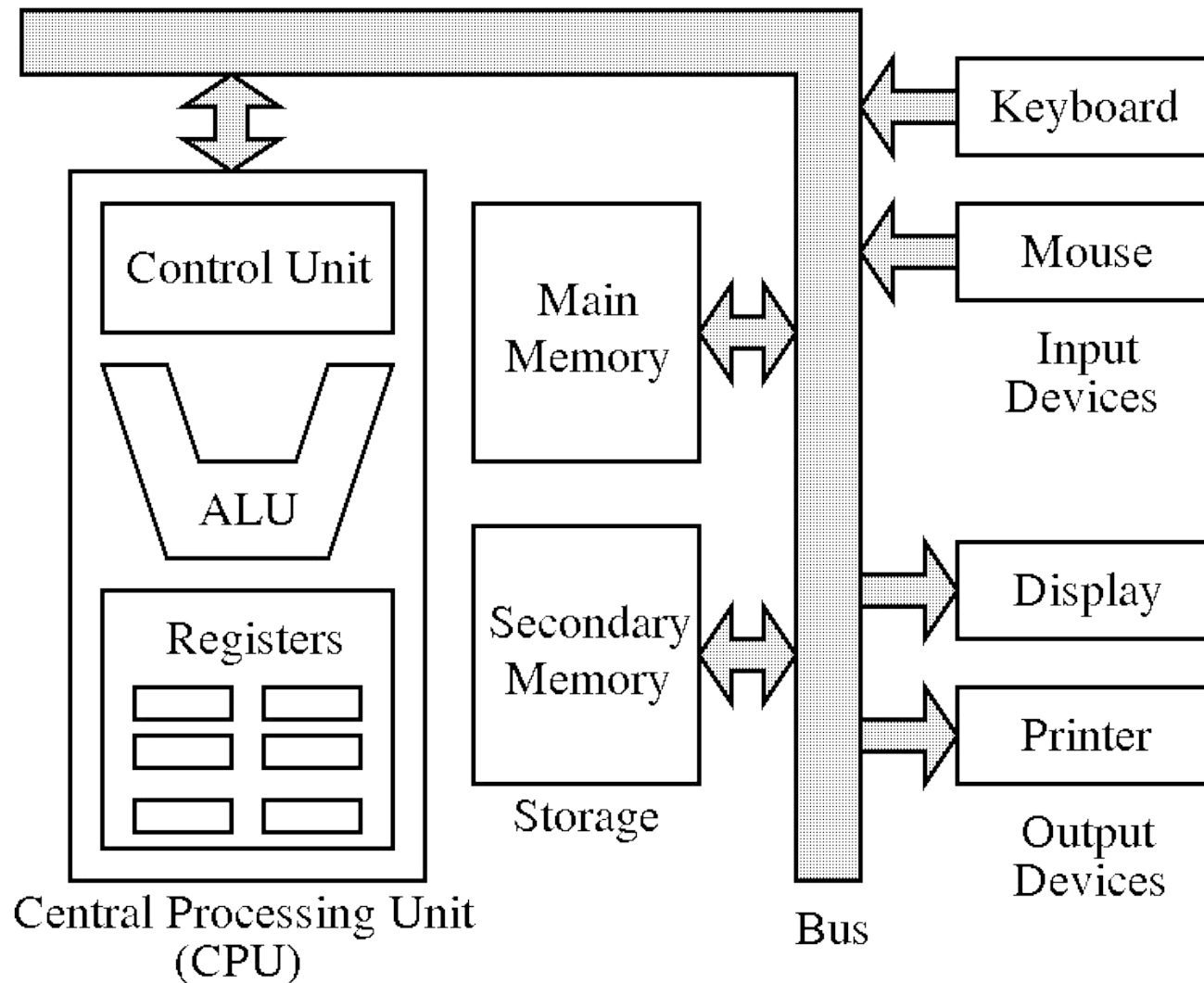


Repaso de arquitectura



Componentes

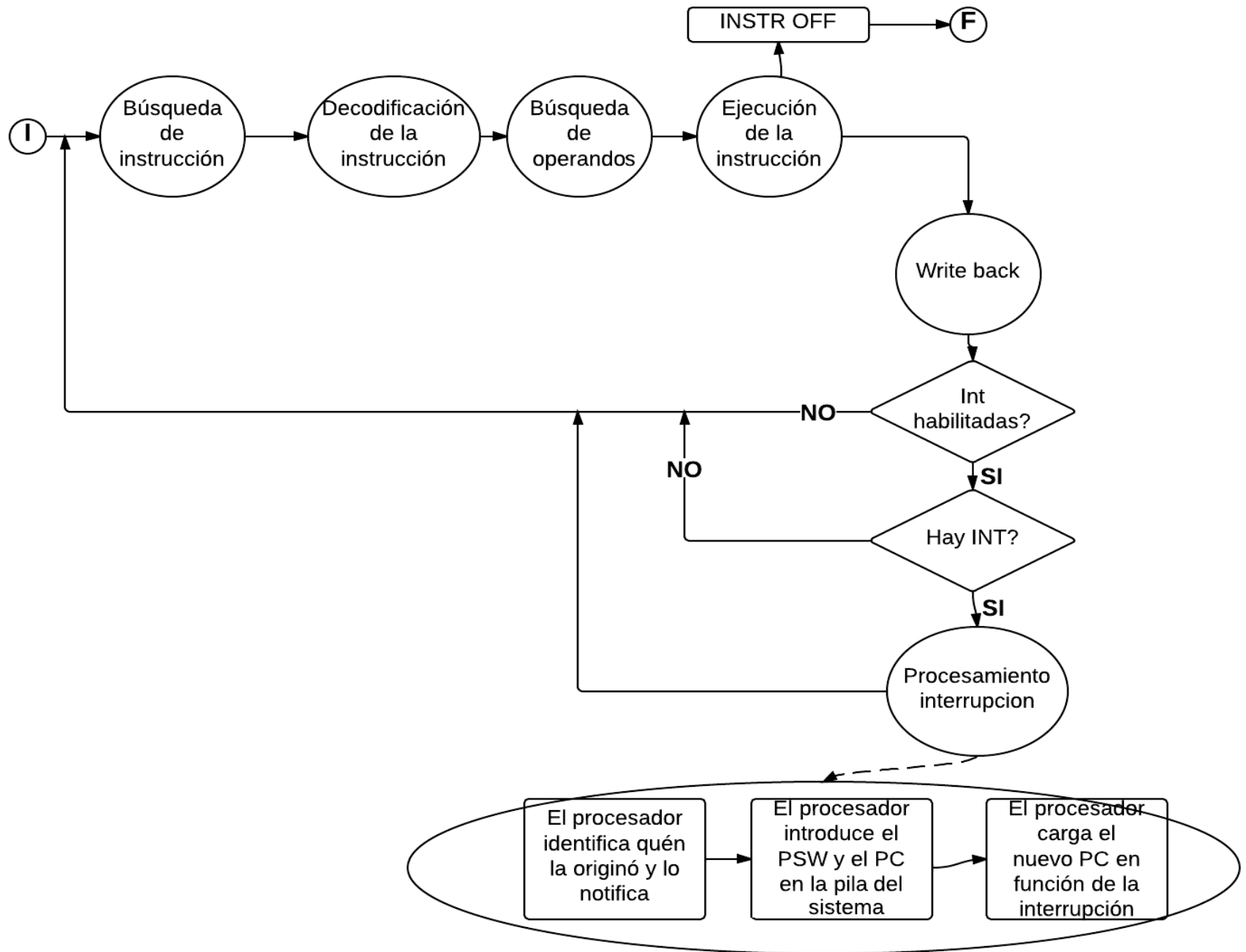




Registros del procesador

- **Registros de uso general:**
 - Acumulador (AX)
 - Base (BX)
 - Contador (CX)
- **Registros de uso específico:**
 - Stack pointer
 - Instruction pointer / Program Counter
 - PSW

CICLO DE INSTRUCCION



**RESPETO TU PRIVACIDAD COMO
PROCESO DE USUARIO**



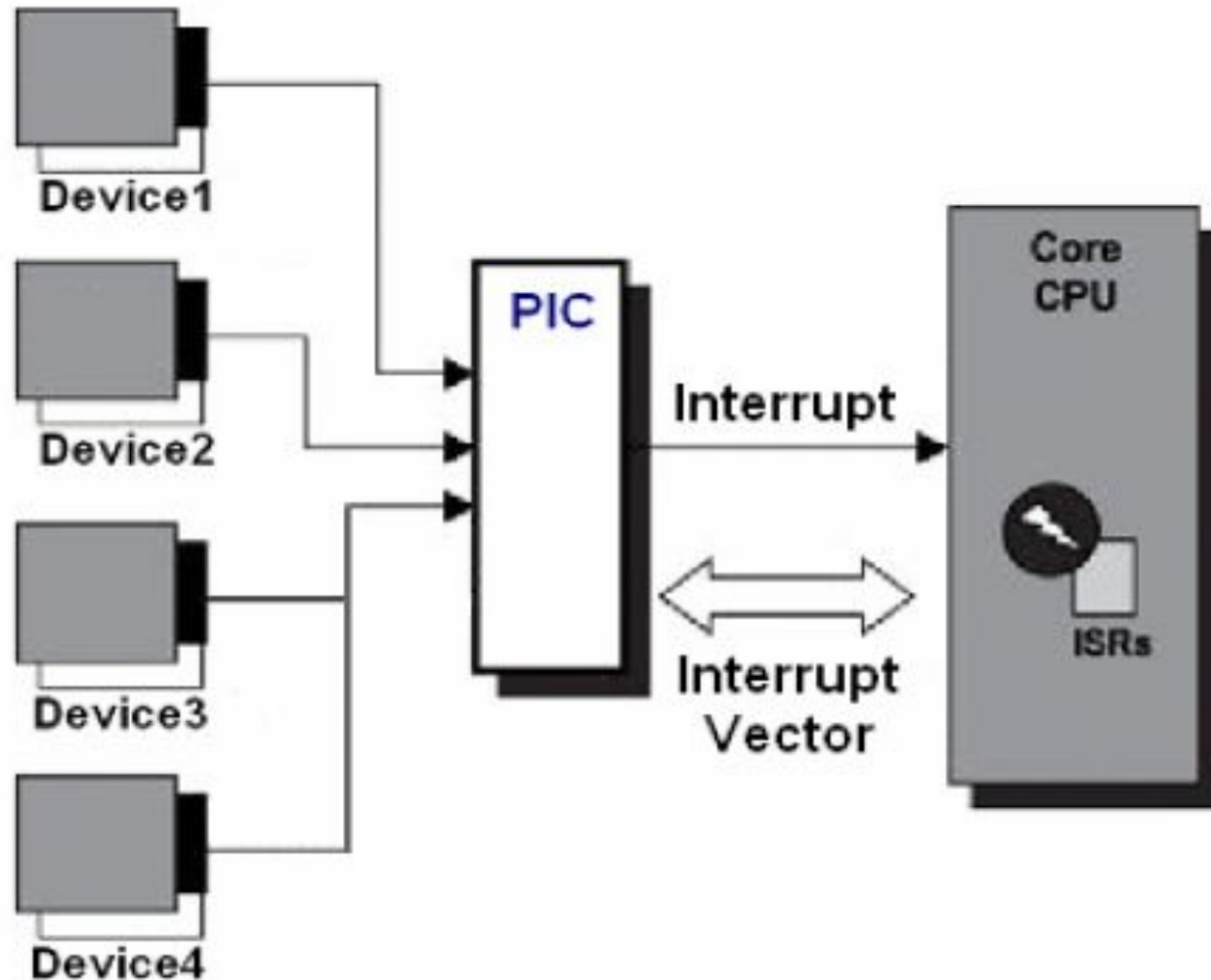
**PERO REAFIRMO MI AUTORIDAD
COMO INTERRUPCION EJECUTANDO
DE TODOS MODOS**



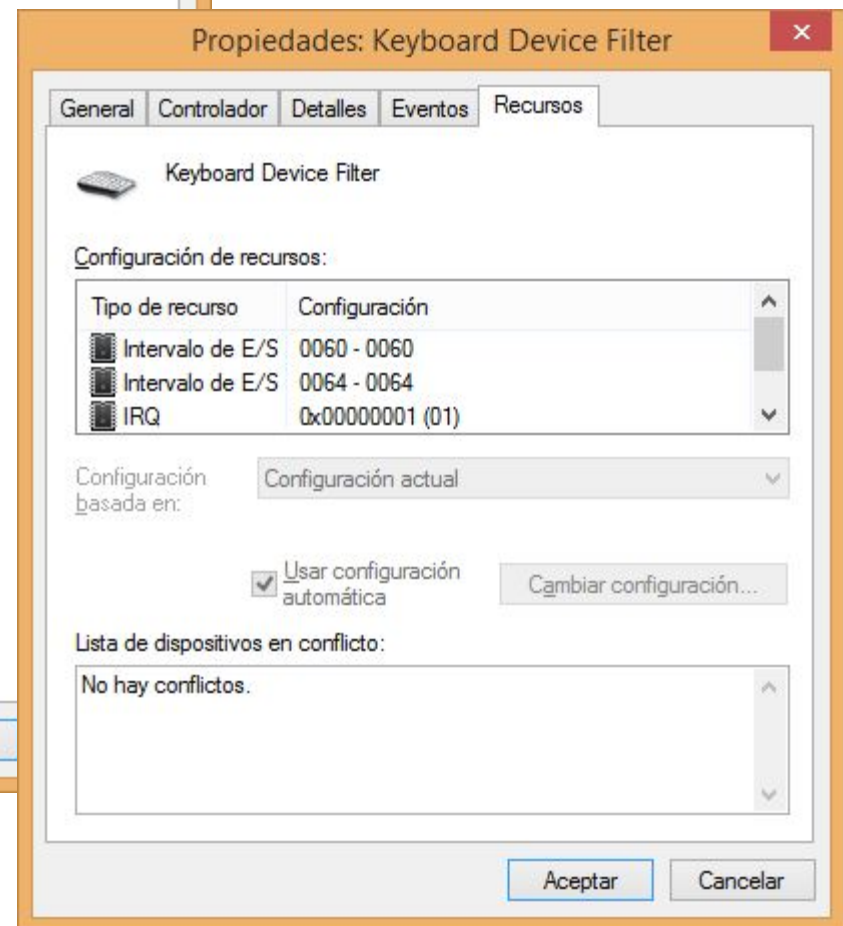
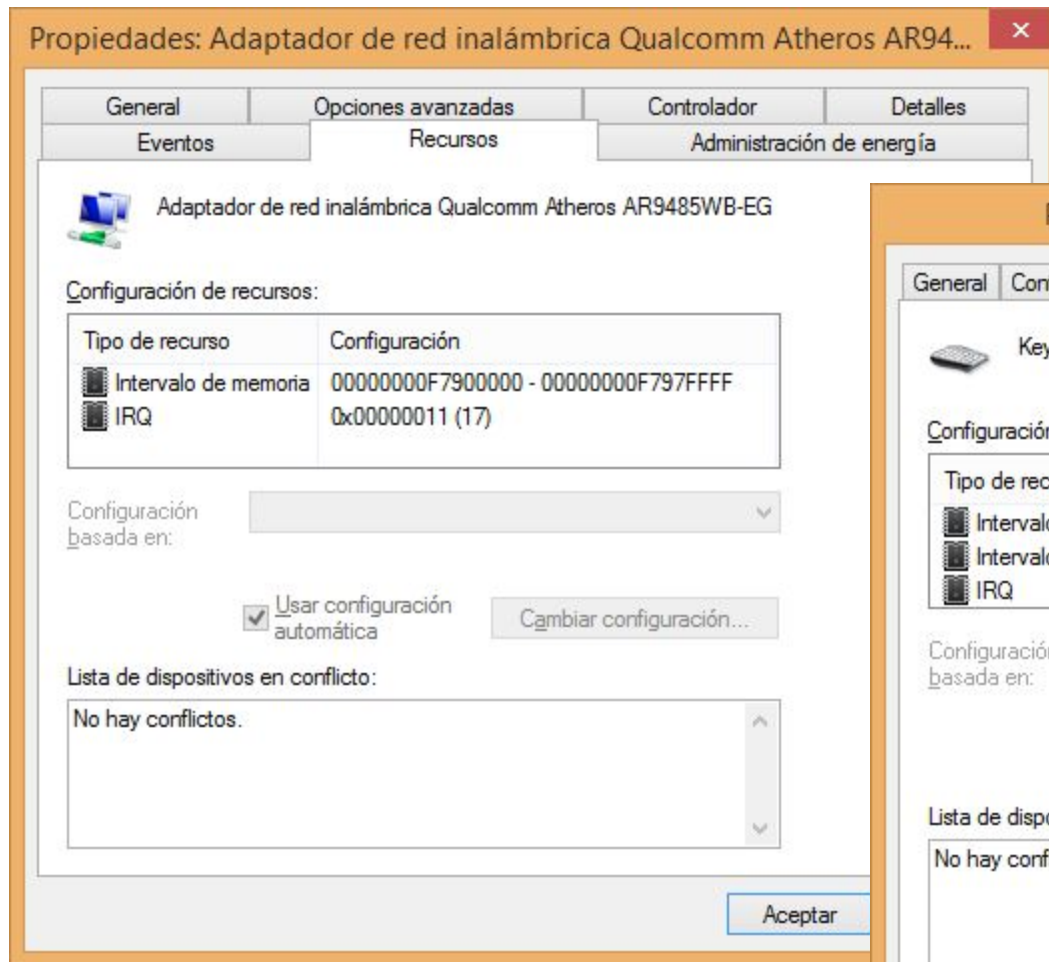
Interrupciones

- ¿Qué son?
- ¿Cómo funcionan?
- ¿Para qué sirven?
- Interrupciones vs Excepciones
 - Asíncronas vs Síncronas
 - De HW vs De SW
- Enmascarables vs No enmascarables
 - Deshabilitar interrupciones
 - Prioridades vs Anidadas
 - PIC/APIC

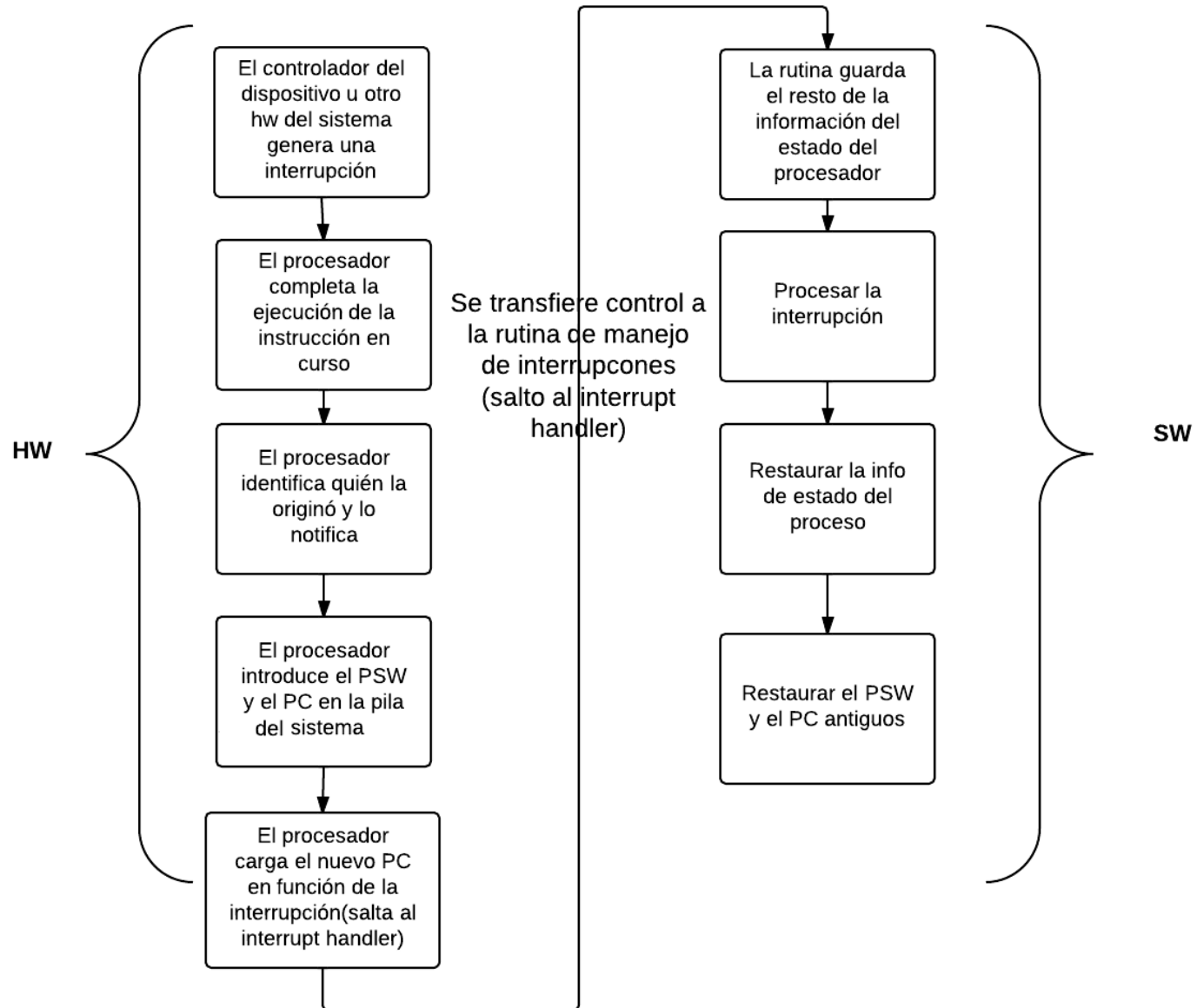
Controlador de interrupciones



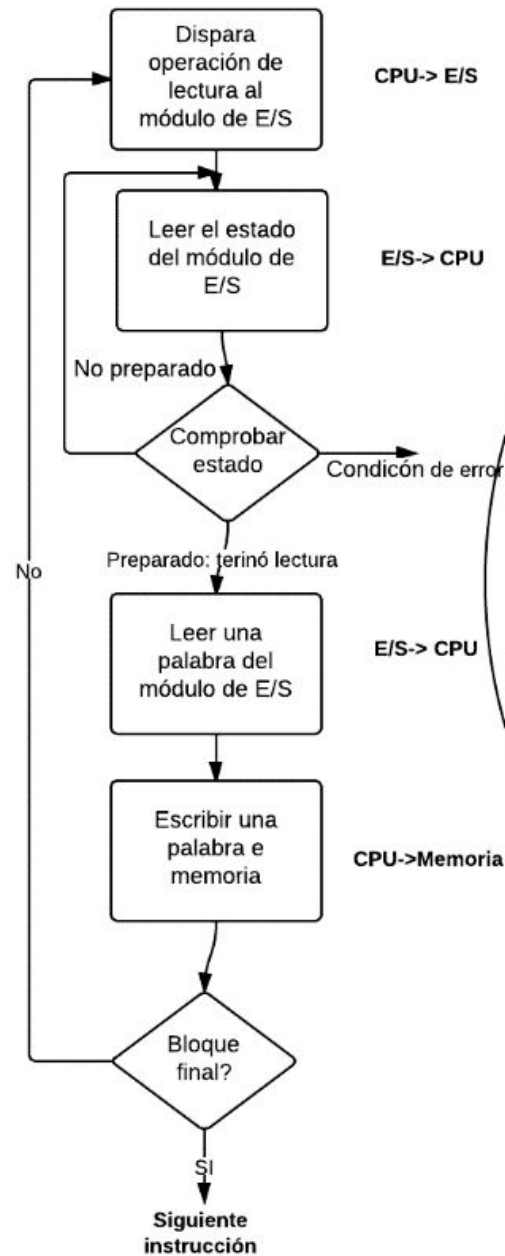
IRQ



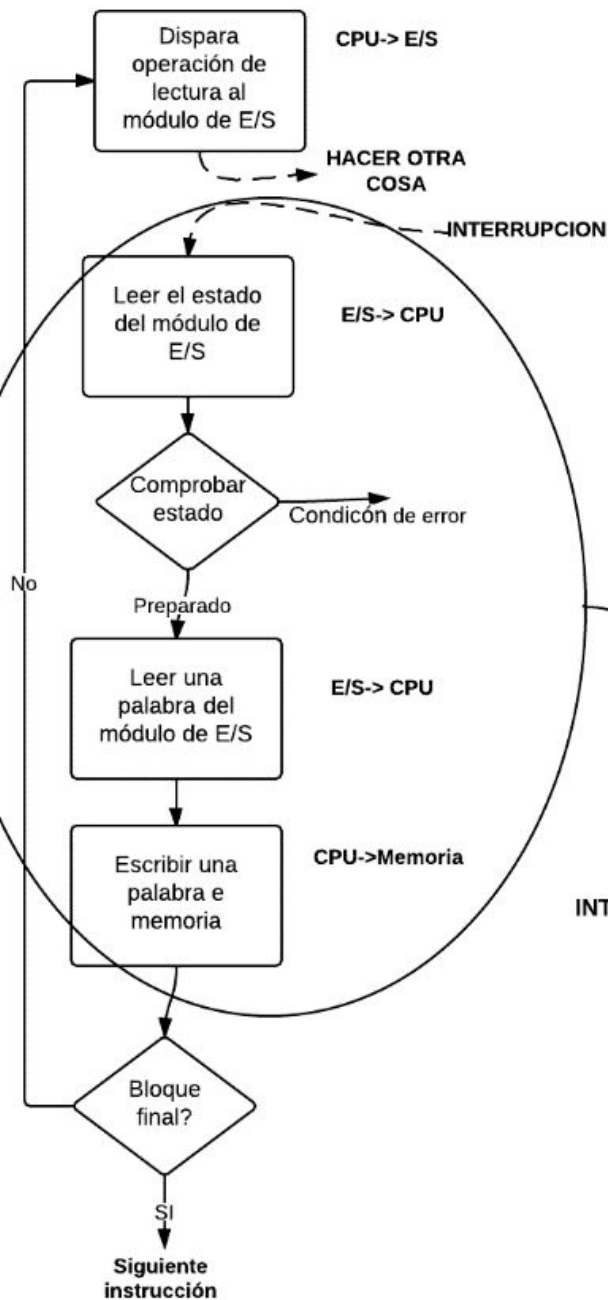
PROCESAMIENTO DE INTERRUPCIONES



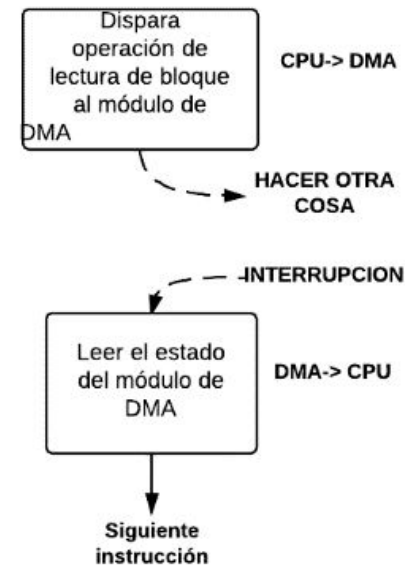
I/O PROGRAMADA



I/O BASADO EN INTERRUPCIONES



I/O CON DMA(DIRECT MEMORY ACCESS)



INTERRUPT HANDLER

**PEDIR COMIDA
EN EL LOCAL Y
ESPERARLA**



**PEDIR
QUE TE AVISEN
CUANDO ESTÉ**



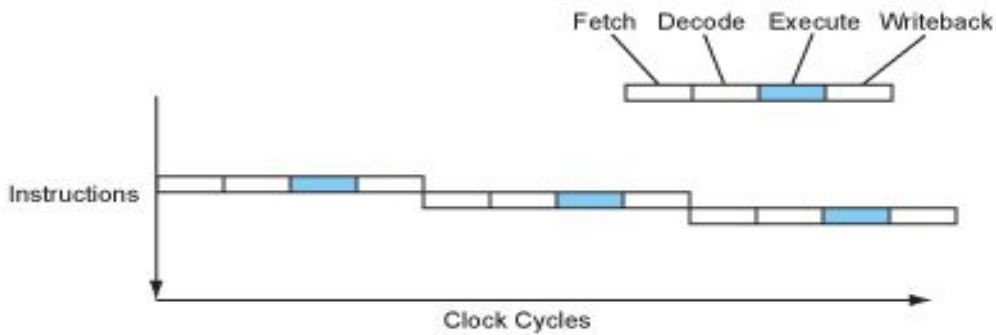
**PEDIR
DELIVERY**





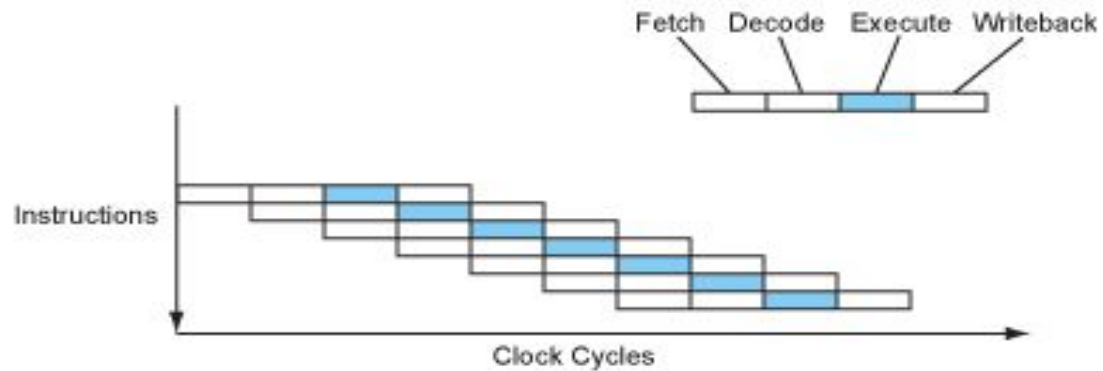
Bonus

- HyperThreading (Intel) - CMT/SMT (AMD)
- Pipelining



Ciclo de instrucción de
un procesador
secuencial

Ciclo de instrucción de
un procesador con
pipeline





Links de interés

- Simple CPU: <http://mgarciaisaia.github.io/simplecpu/>
- De C a assembly: <http://assembly.ynh.io/>
- Procesadores modernos (pipelining):
<http://www.lighterra.com/papers/modernmicroprocessors/>
- Lo que todo programador debería saber de la memoria:
<https://lwn.net/Articles/250967/?rss=1>