

## 第一部分 设计概述

### 1.1 设计目的

本项目旨在设计一个基于易灵思 FPGA 的智能三子棋机械臂系统，采用易灵思 T20 系列板卡—T20F256。通过集成 RISC-V 软核、Minimax 算法、OPENMV、OV5640 视觉系统和串口通信技术，实现人机对弈和机械臂自动下棋的功能，展示 FPGA 在复杂控制任务以及并行任务中的应用潜力。

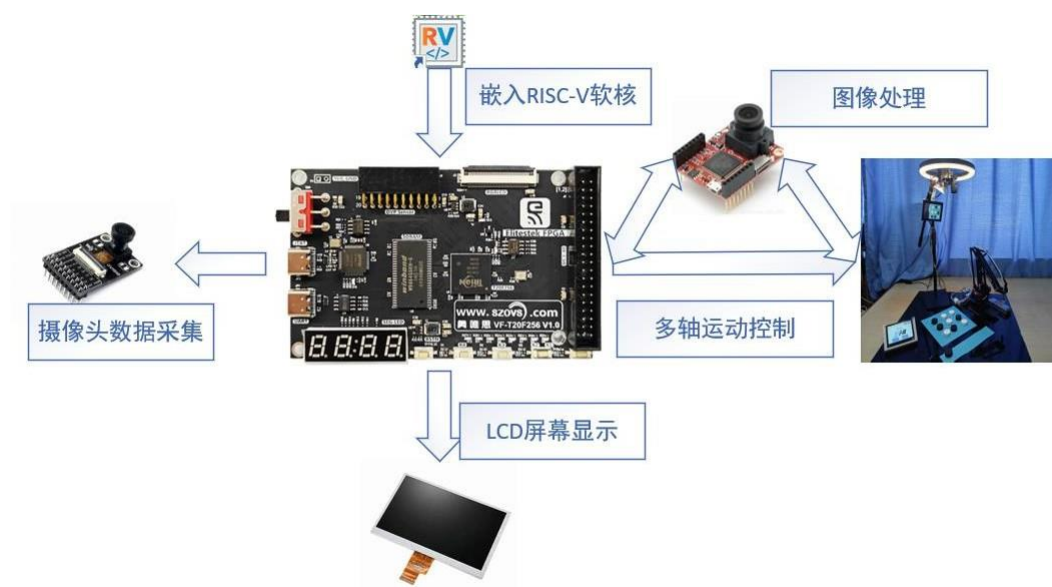


图 1 设计概图

### 1.2 应用领域

该系统可应用于教育、娱乐及机器人技术展示等领域。

在教育领域，可作为教学辅助工具，帮助学生理解人工智能和机器人技术。

在娱乐领域，可作为互动游戏设备，增强用户体验。

在机器人技术展示中，展示 FPGA 在并行处理和实时控制方面的优势

### 1.3 主要技术特点

采用易灵思 T20F256 FPGA 作为核心控制单元，在有限资源下实现了三子棋对弈，图像显示，用户交互等功能。

采用易灵思 Sapphire Soc 软核，运行 Minimax 算法进行决策。

利用 OPENMV 进行视觉识别，获取棋盘状态。

用户通过串口屏与 FPGA 交互，实现模式选择。

并行处理能力，同时运行 Sapphire Soc 软核和 OV5640 图像传感器。

实时图像显示在 RGBLCD 上，提供直观的视觉反馈。

## 1.4 关键性能指标

图像采集与处理速度：传输图像以及图像处理的速度。

机械臂响应时间：从接收到下棋指令到机械臂执行下棋动作的时间。

系统稳定性：连续上电到第一次出现故障的时间。

功耗：整个系统在工作状态下的平均理论功耗。

集成度：整个系统集成和产品化的程度。

## 1.5 主要创新点

- (1) 采用易灵思开发的 Sapphire Soc 软核，实现高效的棋类游戏算法处理。
- (2) OPENMV 与 FPGA 通信，实现高精度的视觉识别。
- (3) 串口屏与 FPGA 的实时交互，提供用户友好的操作界面。
- (4) FPGA 的并行处理能力，同时处理图像识别和游戏逻辑
- (5) 自行设计的辅助供电与信号集成 PCB，有利于整个项目的产品化，提高了系统的集成度和可靠性。

## 第二部分 系统组成及功能说明

### 2.1 整体介绍

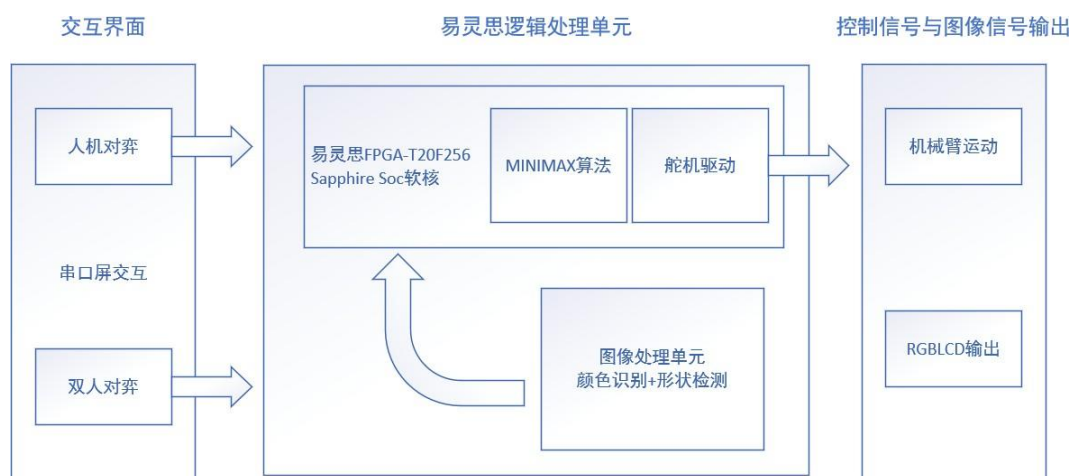


图 2.1.1 易灵弈手系统整体结构图

整个系统由交互界面，易灵思逻辑处理单元，控制信号与图像输出单元三部分组成。

交互界面采用串口屏，通过串口发送信息到易灵思逻辑处理单元完成模式选择，目前可以选择人机对弈模式或双人对弈模式。

易灵思逻辑处理单元基于 Sapphire Soc 软核编程，在易灵思官方提供的 Efinity RISC-V IDE 环境下编写程序逻辑，软核内搭载 MINIMAX 算法和舵机驱动程序，所有的控制信号均由易灵思 T20F256 给出。同时，我们搭载了图形处理单元，实现了颜色识别和形状检测，用于处理棋盘状态。

控制信号与图像输出单元主要由机械臂和 RGBLCD 组成，机械臂收到来自逻辑处理单元的控制信号执行相操作，同时，基于板载 DVP 接口和 RGBLCD 接口，我们采用 OV5640 实时采集棋盘图像，图像在 LCD 上显示。

该系统的三个组成部分各自承担着重要的功能，且相互协作，共同构成了“易灵弈手”。交互界面的串口屏为用户提供了直观便捷的模式选择方式。

易灵思逻辑处理单元作为系统的核心，通过软核编程实现了复杂的算法和驱动程序，能够准确地处理对弈过程中的各种逻辑判断和控制信号输出。其中，MINIMAX 算法为人机对弈模式提供了强大的智能决策支持，舵机驱动程序则确保了机械臂的精准操作。

图形处理单元的颜色识别和形状检测功能，能够实时监测棋盘状态，为系统的稳定运行提供了有力保障。控制信号与图像输出单元中的机械臂在接收到逻辑处理单元的控制信号后，能够准确地执行相应操作，实现棋子的移动等动作。

RGBLCD 则通过实时采集棋盘图像并进行显示，为用户提供了清晰直观的对弈画面。

下面图 2.1.2 与图 2.1.3 为作品两个角度的实物图，其中 2.1.3 图表明本项目采用了易灵思 T20F256 作为主控。

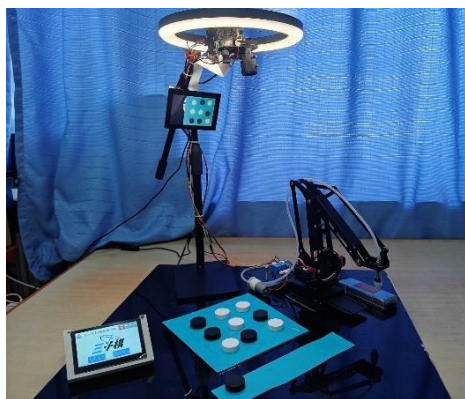


图 2.1.2



图 2.1.3

自下而上，选用黑色抛光亚克力板作为底板，黑色抛光亚克力板具有出色的质感和美观度，能够为整个作品增添一份专业与精致。其次，将一系列设备集成在这样的底板上，能够极大地促进作品的产品化进程。这种集成方式使得各个设备之间的连接更加紧密和稳定，提高了作品的整体性能和可靠性。

同时，在底板上合理安放棋盘、交互串口屏、机械臂、电池以及辅助供电板等设备，有利于作品整体布局布线，使得线路的走向更加清晰、合理，减少了线路混乱可能带来的故障风险。同时，各个设备的有序安放也为后续的维护和升级提供了便利。

此外，通过设置补光灯，可以有效地解决图像处理过程中由于外界光环境产生的干扰问题。补光灯能够提供稳定、均匀的光照，确保图像的质量和清晰度，从而保证了行棋过程的稳定运行。在不同的光环境下，补光灯都能发挥重要作用，

## 2.2 各模块介绍

### T20F256 主控部分

易灵思于 2018 年在 FPGA 中引入了 RISC-V 软核，在实际项目开发过程中，采用 Verilog 语言编写控制代码较难调试，同时不易入门，然而单独使用 MCU 又无法高效地同时完成图像处理和控制在双重任务。因此，我们采用在易灵思 FPGA 中嵌入软核的方式，使用 C 语言开发控制程序，同时图像显示部分也交由 FPGA 并行完成，体现了易灵思 FPGA 高效的并行处理能力以及广阔的应用前景。



图 2.2.1 易灵思 RISC-V 软核

由于资料中并没有该款型号的样例工程，因此团队尝试在无例程参照的情况下使用 Efinity Software 和 Efinity RISC-V IDE 嵌入 RISC-V 软核，FPGA 嵌入软核的总体框架如图 2.2.2 所示，经努力，团队成功移植了 Lite 版软核，软核搭建过程参考文献[2]与文献[5]。

本项目所有的逻辑判断与控制信号均由易灵思 T20F256 输出，易灵思凭借其出色的并行性能，在搭载软核进行控制的同时，还能够实时读取 OV5640 图像，并输出在 LCD 屏中，该部分将在后续介绍。

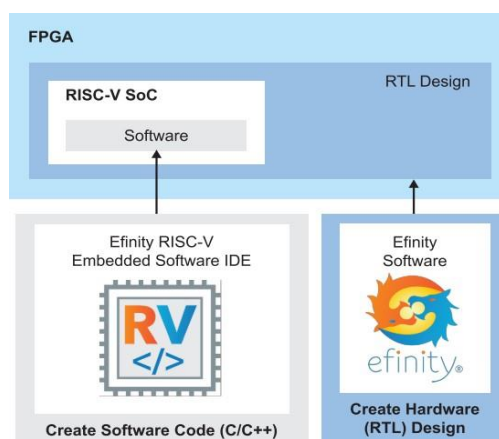


图 2.2.2

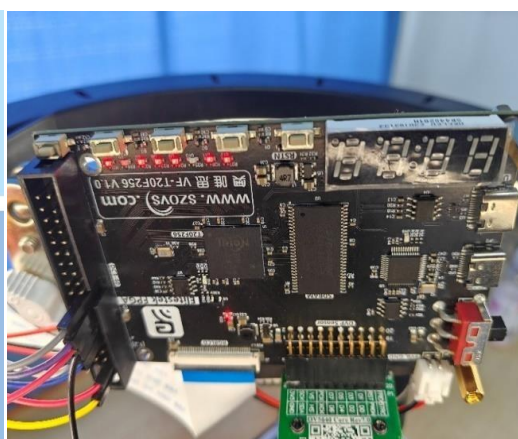


图 2.2.3

为了完成三子棋游戏的逻辑部分，团队参考了文献[8]，采用 MINIMAX（极小化极大）算法，算法的代码实现在附录中给出，在此给出算法的示意图。



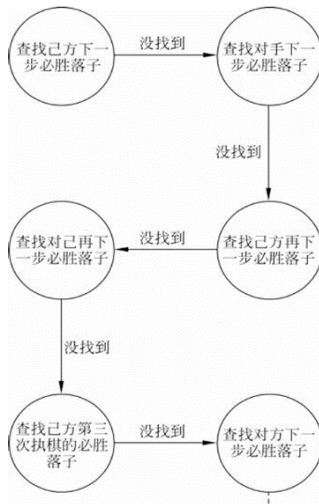


图 2.2.4

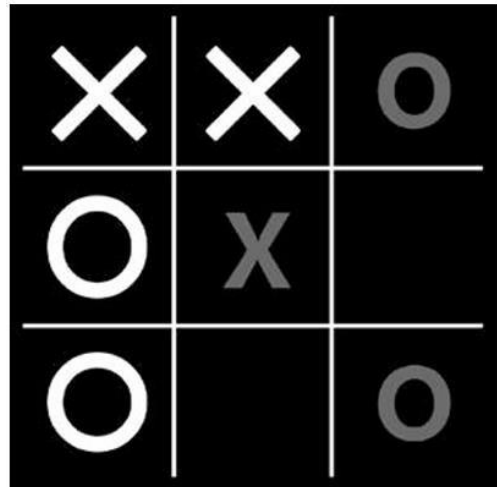


图 2.2.5

由图 2.2.4 可知，算法的顺序思维逻辑如下：

- ①当前步能不能立即胜利,如果能就执行。
- ②能不能阻止对方在下一步胜利,如果不能就认输。
- ③对方下完后能不能找到自己在后续一步中立即胜利,如果能就执行;查看对方是不是在下一步存在必胜的下法,如果不能就认输。
- ④能不能找到自己在下一步中必胜的下法,如果能就执行。
- ⑤查看对方是不是在下一步存在必胜的下法,如果不能就认输。

对于三子棋而言，MINIMAX 算法足够能够胜任逻辑处理任务。

## OV5640 与 RGBLCD 图像采集模块

易灵思 FPGA 有着优秀的并行处理能力，项目在使用易灵思 FPGA 完成控制任务的同时，还为其分配了图像显示任务，采用 OV5640 摄像头实时传输棋盘图像，并在 RGBLCD 显示屏中显示，在未来，这一功能可以拓展到云端，即将采集到的数据通过网口上传到云端。



图 2.2.6

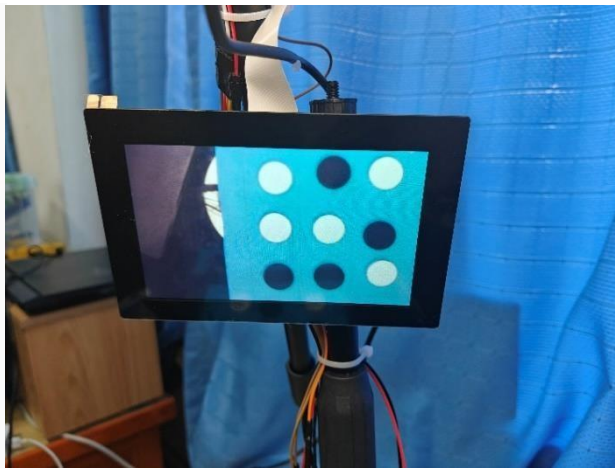


图 2.2.7

图像采集分为三个部分。

- 一、SCCB 协议配置，用于配置 OV5640 内部寄存器，选择输出图像的格式，大小等。SCCB 协议与 IIC 协议类似，因此实际上采用的是 IIC 通信配置 OV5640 的寄存器。
- 二、图像获取模块，根据行同步信号（href）与场同步信号（vsync）和时钟信号，复位信号等，将图像数据采集并输出。
- 三、图像处理模块，在原工程的基础上，加入了图像处理模块，可以实现对图像的流水线处理，例如灰度化，二值化等，后续开发者可以在该模块中添加图像处理算法以满足特定需求

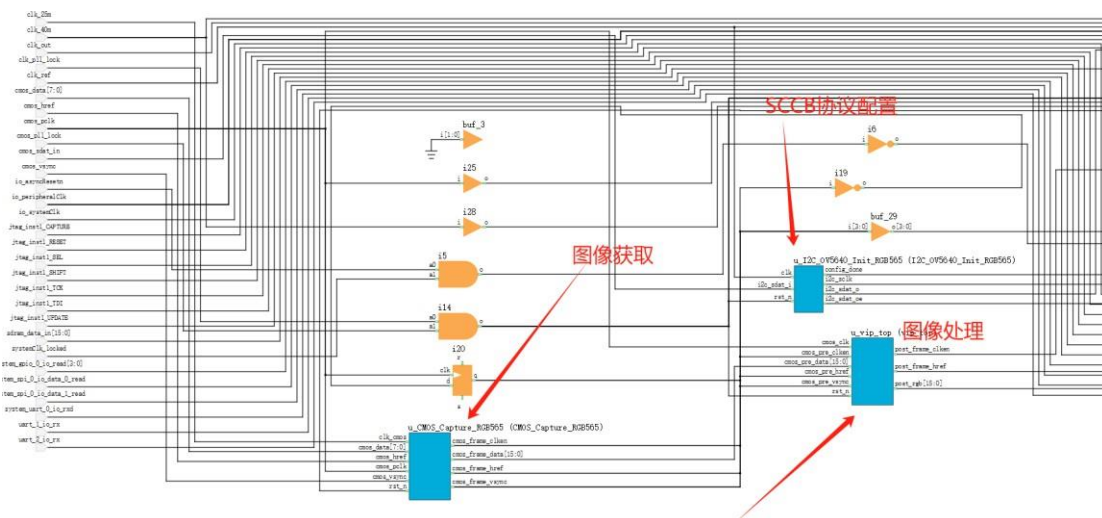


图 2.2.8

图像显示分为两个部分。

- 一、SDRAM 存储图像，为了防止两帧图像交错出现，对图像采取乒乓操作。
- 二、通过配置 RGBLCD，完成输出显示。

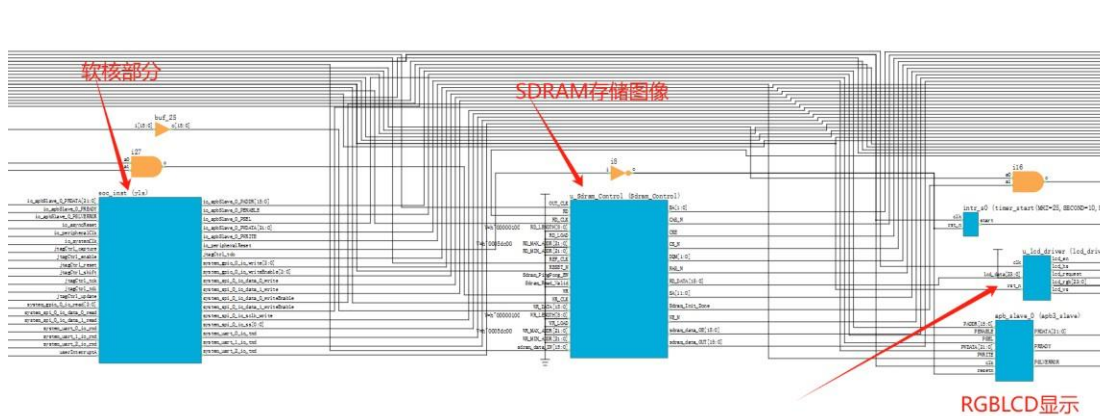


图 2.2.9

### 机械臂控制部分

机械臂采用三轴气吸式机械臂，使用三个舵机分别控制水平转动，大臂转动和小臂转动，电机用于抽气吸取棋子，磁力气阀用于放气落下棋子。

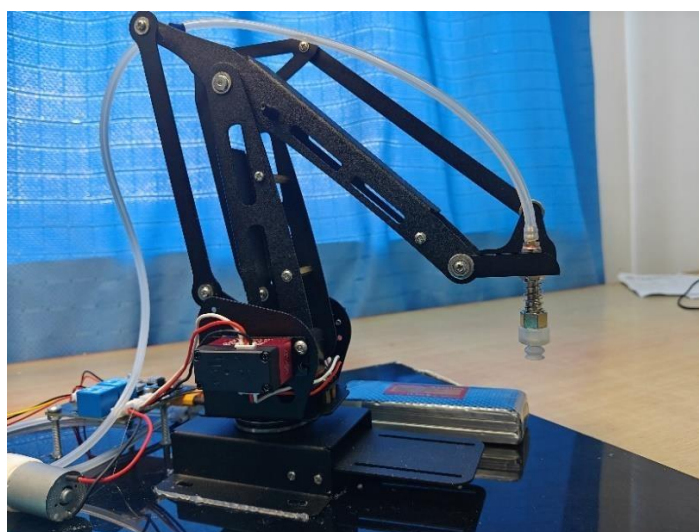


图 2.2.10

机械臂供电电源来自于辅助供电板，12V 航模电池接入板载 XL1407 辅助供电芯片模块，输出一路 8V 电压，三个舵机采取并联供电方式。

抽气电机供电同样来自于板载 XL1407，12V 航模电池接入板载 XL1407 辅助供电芯片模块，输出一路 5V 电压，用于给抽气电机供电，继电器用于控制供电回路的通断，以达到控制吸取棋子的效果。

气阀采用 5V-0V 的高低电平控制，高电平释放气阀，落下棋子，低电平收紧气阀，吸取棋子。

## 辅助供电与信号转接电路

在多轴运动控制的过程中，机械臂需要较大的驱动电流，FPGA 与摄像头，舵机，串口屏之间也需要进行信号传递，因此我们自行设计了辅助供电与信号转接电路，其 PCB 与实物图如下图所示。

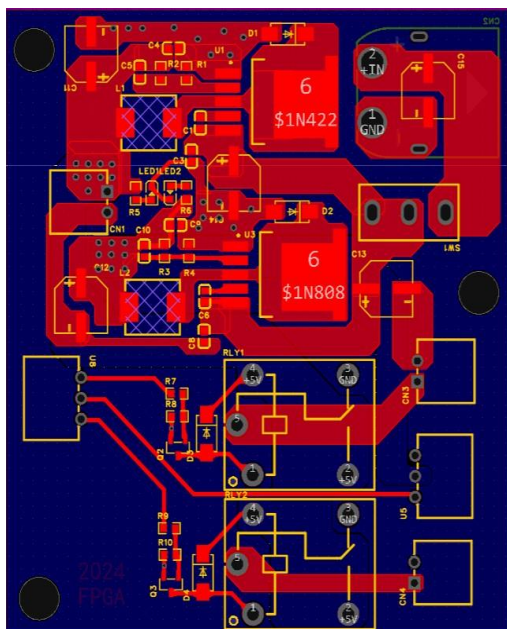


图 2.2.11



图 2.2.12

三个舵机负载所需总电流约为 3A，经过数据手册核对，辅助供电芯片 XL1407 能够满足三个舵机负载的电流需要。

同时，我们采用继电器控制抽气电机与气阀的通断，只需要 FPGA 给出高低电平信号，即可控制抽气电机的工作与气阀通断。

除此之外，我们优化了板载接口，采用防误插设计，防止使用过程中由于线路反接造成的短路或者控制信号错位的情况。

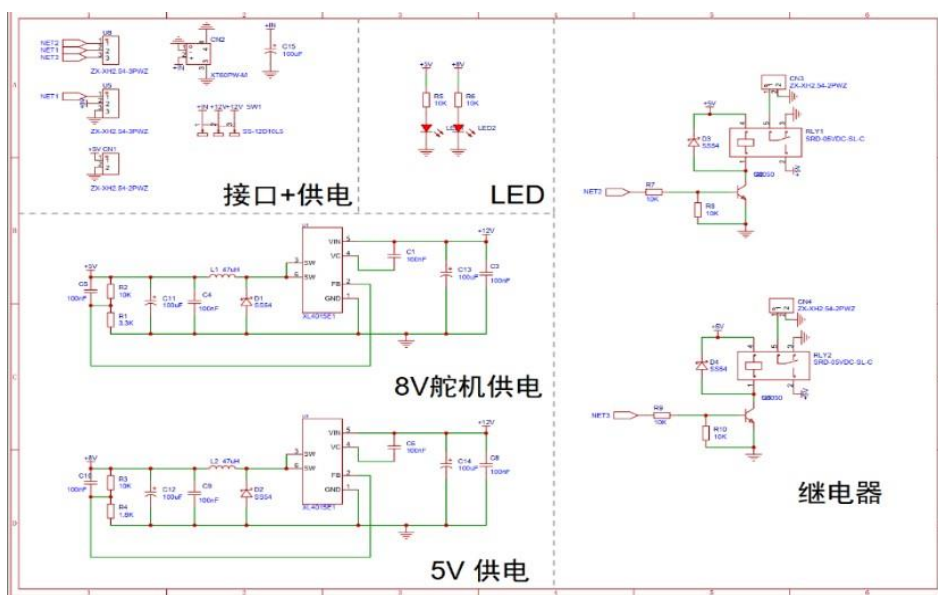


图 2.2.13



## 图像处理摄像头

图像处理部分将返回棋盘每个格子的状态，即是否存在棋子，若存在棋子，棋子为黑棋还是白棋。

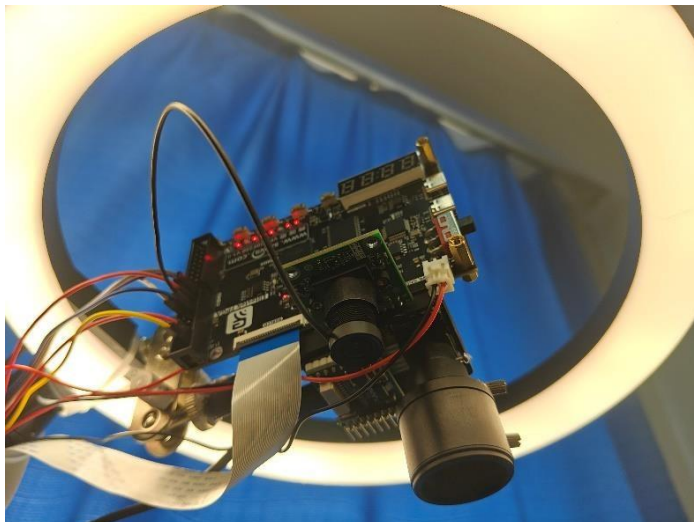


图 2.2.14

颜色识别算法对于环境光较为敏感，因此，我们采用了环形灯进行全方位的补光操作，以确保在任意环境光条件下颜色识别算法的鲁棒性。

## 用户交互界面

用户交互界面采用可触摸式串口屏，为使用者提供更好的体验，可以通过串口屏选择不同的模式，模式选择基于串口通信，根据用户触摸的选项，串口屏向 FPGA 发送对应的信号，FPGA 接收到信号后进入逻辑判断和处理，从而实现模式选择。



图 2.2.15



图 2.2.16



图 2.2.17

人机对弈模式下，只需要点击下一步，就可以控制电脑自行进行对弈。

操纵模式下，由一人操纵机械臂，一人手持棋子进行对弈，可以选择 1-9 九个部分对应棋盘的不同位置，后续开发中，将优化这一界面使其更加真实。

### 第三部分 完成情况及性能参数

#### 完成情况:

人机对弈模式正常运行，通过易灵思 T20F256 控制的机械臂能准确与玩家进行三子棋对弈。RISC-V 软核中的 Minimax 算法能高效地进行决策，使机械臂做出合理的下棋动作。

双人对弈模式正常运行，玩家可以通过触摸串口屏选择双人对弈模式，此时机械臂作为一方玩家的操作工具，能准确执行玩家的指令进行下棋。

图像显示与处理稳定有效，采用 OV5640 摄像头实时采集棋盘图像，并在 RGBLCD 上清晰显示。图像处理模块能准确识别棋盘每个格子的状态，包括是否有棋子以及棋子的颜色。

串口交互无障碍，用户交互界面的串口屏与 FPGA 之间的通信稳定，能够准确地传递用户的操作指令和模式选择信号。

机械臂正常运动，三轴气吸式机械臂在接收到 FPGA 的控制信号后，能准确地进行水平转动、大臂转动和小臂转动，并且通过电机和气阀的配合，能稳定地吸取和放下棋子。

#### 性能参数:

图像采集与处理速度：在正常光照条件下，OV5640 摄像头能够以每秒约 24 帧的速度采集棋盘图像，同时，图像处理单元在极短的时间内完成图像处理，将棋盘状态信息传递给 FPGA。

机械臂响应时间：从接收到下棋指令到机械臂执行下棋动作的时间为 3 秒，响应速度能够满足实时对弈的需求。

系统稳定性：经过长时间的测试，系统在连续上电 1 小时内未出现任何故障，稳定性高。

功耗：整个系统在工作状态下的平均理论功耗为 24 W。

集成度：通过自行设计的辅助供电与信号转接电路，将 FPGA、摄像头、机械臂、串口屏等部件集成在一个紧凑的空间内，提高了系统的集成度，方便携带和使用。

## 第四部分 总结

### 4.1 可扩展之处

- (1) 采用 FPGA 替代 OPENMV 进行图像检测。
- (2) 将三子棋拓展到五子棋，围棋，或者其他棋类游戏。
- (3) 将 FPGA 处理的实时图像上传到云端，实现远程交互。
- (4) 根据产品需要基于 T20F256 芯片自行设计外围电路和接口。

### 4.2 心得体会

在本次智能三子棋机械臂系统的设计与实现过程中，团队有很大的提升。

国产易灵思 FPGA 的生态仍然需要更多开发者和用户来一起完善，一起支持国产 FPGA 的发展，面对无例程，少教程的情况下，我们成功在 T20F256 上移植了 Lite 版软核，同时克服了这个过程中 IDE 出现的各种报错与 BUG。

通过使用 C 语言开发控制程序，我们感受到了在易灵思 FPGA 中嵌入软核带来的便捷与高效，同时也认识到了 FPGA 并行开发的优势。

其次，从 T20F256 主控部分到 OV5640 与 RGBLCD 图像采集模块，再到机械臂控制部分和辅助供电与信号转接电路，每一个环节都需要精心设计和严格测试，每一步都是一环扣一环，需要较强的系统设计能力。

再者，在性能优化和稳定性测试方面，我们投入了大量的时间和精力。不断调整参数、优化算法，以提高图像采集与处理速度、降低机械臂响应时间、提高系统稳定性和降低功耗。在这个过程中，我们发现了 Efinity 软件和 Efinity RISC-V IDE 的一些待优化的地方，通过克服这些困难，让团队为今后的项目开发积累了丰富的经验。

最后，通过对系统的可扩展之处的思考，我们看到了这个项目的广阔发展前景。从采用 FPGA 替代 OPENMV 进行图像检测，到拓展棋类游戏种类，再到实现远程交互和自行设计外围电路和接口等。

本次项目的完成是我们团队共同努力的结果，但同时也离不开易灵思官方文档资料和易灵思社区的支持，我们相信，易灵思 FPGA 的生态会越来越好，国产 FPGA 会向前迈出新的一步。





























## 第五部分 参考文献

- [1]Elitestek Co., Ltd. (2023). Sapphire RISC-V SoC Data Sheet [DS-SAPPHIRE-v4.1]. Retrieved from [www.elitestek.com](http://www.elitestek.com)
- [2]Elitestek Co., Ltd. (2023). Sapphire RISC-V SoC Hardware and Software User Guide [UG-RISCV-SAPPHIRE-v6.1]. Retrieved from [www.elitestek.com](http://www.elitestek.com)
- [3]易灵思. (2023). Trion T20F256 Development Board Introduction [v1.2]. Retrieved from [www.elitestek.com](http://www.elitestek.com)
- [4]易灵思. (2020). Trion T20F256 Development Board Schematics [v3.0]. Retrieved from [www.elitestek.com](http://www.elitestek.com)
- [5]Elitestek.(2024). Efinity® Software User Guide [UG-EFN-SOFTWARE-v14.1]. Retrieved from [www.elitestek.com](http://www.elitestek.com)
- [6]Elitestek.(2024). Efinity® Programmer User Guide [UG-EFN-PGM-v3.3]. Retrieved from [www.elitestek.com](http://www.elitestek.com)
- [7]Elitestek.(2023). JTAG SPI Flash Loader Core User Guide [UG-FLASHCTRL-v3.6]. Retrieved from [www.elitestek.com](http://www.elitestek.com)
- [8] 田渊栋. 强化学习实战——从零开始制作 AlphaGo 围棋(微课视频版)[M]. 北京: 清华大学出版社, 2023.



## 第六部分 附录

### 软核以及图像处理部分文件

 embedded_sw	2024/10/19 19:02	文件夹	
 ip	2024/10/19 19:03	文件夹	
 outflow	2024/11/5 23:29	文件夹	
 work_pnr	2024/11/2 19:37	文件夹	
 work_pt	2024/11/3 10:09	文件夹	
 work_syn	2024/11/2 19:37	文件夹	
 constraints.sdc	2024/10/19 15:51	SDC 文件	3 KB
 ddr_reset_sequencer.v	2024/10/19 10:42	Notepad++ Docu...	6 KB
 design_modules.v	2024/10/19 10:42	Notepad++ Docu...	52 KB
 EfxSapphireSoc.v_toplevel_system_ramA_lo...	2024/10/19 10:42	BIN 文件	36 KB
 EfxSapphireSoc.v_toplevel_system_ramA_lo...	2024/10/19 10:42	BIN 文件	36 KB
 EfxSapphireSoc.v_toplevel_system_ramA_lo...	2024/10/19 10:42	BIN 文件	36 KB
 EfxSapphireSoc.v_toplevel_system_ramA_lo...	2024/10/19 10:42	BIN 文件	36 KB
 soc.hex	2024/10/19 10:42	HEX 文件	13,869 KB
 soc.peri.pre_import.xml	2024/10/19 15:49	Microsoft Edge HT...	13 KB
 soc.peri.xml	2024/11/2 19:32	Microsoft Edge HT...	56 KB
 soc.xml	2024/11/2 19:38	Microsoft Edge HT...	8 KB
 top_soc.v	2024/10/29 20:06	Notepad++ Docu...	16 KB
 yls.v	2024/10/19 10:42	Notepad++ Docu...	993 KB
 yls_define.vh	2024/10/19 10:42	VH 文件	3 KB
 cmos_i2c_oVxxxx	2024/10/19 12:43	文件夹	
 lcd_24bit_ip	2024/10/19 12:43	文件夹	
 Sdram_Control_1MX16Bit	2024/10/19 12:43	文件夹	
 Vip	2024/10/19 12:43	文件夹	
 CMOS_VIP_HDL_Demo.v	2024/10/16 20:11	Notepad++ Docu...	10 KB
 COMS_MT9M001_800480_Test.pt.sdc	2024/3/18 20:43	SDC 文件	29 KB
 sensor_frame_count.v	2021/12/29 21:21	Notepad++ Docu...	4 KB
 Sensor_Image_XYCrop.v	2021/12/29 1:23	Notepad++ Docu...	4 KB