课程作业须提交至邮箱nwpuos@163.com

7月1日截止

一、某火车站售票大厅，最多可容纳100名购票者进入，当售票厅中少于100名购票者时，则大厅外的购票者可以立即进入，否则需要在外面等待。若把一个购票者看做一个过程，请回答以下问题：

（1）P、V操作管理这些并发进程时，应怎样定义信号量？写出信号量的初值以及信号量各种取值的含义。

定义信号量S，初值为100，表示系统拥有100个资源，即大厅初始可以容纳100个人。

当S>0时，表示大厅内还有空余位置。

当S<=0时，表示大厅内没有空余位置，如果仍有购票者需要进入大厅，则需要等待。

（2）根据所定义的信号量，把应执行的P、V操作填入下列横线上，以保证进程能够正确地并发执行。

Cobegin process Pi(I = 1，2，3，…，n)

Begin P(S)

进人售票大厅；

退出；

V(S)

End

Coend

（3）若预购火车票者最多为n个人，写出信号量可能的变化范围（最大值和最小值）。

若采用整形信号量，则变化范围为[max(0,-n+100),100]。

若采用记录型信号量，则变化范围为[-n+100,100]。

附：

整形信号量伪代码：

P(s){

While(s<=0);

s--;

}

V(s){

S++

}

记录型信号量伪代码：

P(s){

s.value--;

if(s.value<0)block(s.list);

}

V(s){

s.value++;

if(s.value<=0)wakeup(s.list);

}

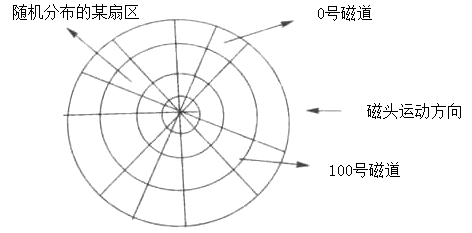
二、在某页式虚拟系统中，假设访问内存的时间是10ms，平均缺页中断处理时间为25ms，平均缺页中断率为5%，计算在该虚拟系统中，平均有效访问时间是多少。

页面在内存中访问时间：10ms(访问页表)+10ms(访问页面)=20ms

页面在外存中访问时间：10ms(访问页表)+25ms(中断调取页面)+10ms(访问页表)+10ms(访问页面)=55ms

平均时间：95%\*20ms+5%\*55ms=21.75ms

三、假设计算机系统采用CSCAN(循环扫描）磁盘调度策略，使用2KB的内存空间记录16 384个磁盘块的空间状态。



1. 请说明在上述条件下如何进行磁盘块空闲状态管理。

利用2KB=2^14bit来对2^14个磁盘块进行空闲空间管理，也就是利用位图的方法。

在内存的内核空间中固定位置存储2KB的位图，每个bit说明一个磁盘块的使用情况。一种可能的情况是1代表已使用，0代表空闲。

（2）磁盘旋转速度为6000r/min。每个磁道有100个扇区，相临磁道间的平均移动时间为1ms。若在某时刻，磁头位于100号磁道处，并沿着磁道号大的方向移动（见上图)，磁道号请求队列为50、90、30、120，对请求队列中的每个磁道需读取1个随机分布的扇区，则读完这个扇区点共需要多少时间？要求给出计算过程。

首先题目存在歧义，没有说明处理请求时磁臂的扫描运动方向。这里按磁臂扫描方向进行讨论：

1. 处理请求时磁臂的扫描运动方向，是由小磁道扫描至大磁道的情况：

处理序列为120,30,50,90

则寻道时间总共为：(（120-100)+(120-30)+(50-30)+(90-50)）\*1ms=170ms

1. 处理请求时磁臂的扫描运动方向，是由大磁道扫描至小磁道的情况：

处理序列为90,50,30,120

则寻道时间总共为：(（100-90)+(90-50)+(50-30)+(120-30)）\*1ms=160ms

其次讨论每次请求总是正好读取到对应扇区问题：

1.若每次请求总是正好读取到对应扇区，那么读取总时间为(1r/(6000r/min)/100)\*4=0.4ms

2.若每次请求总是正好错过对应扇区，那么读取总时间为(1r/(6000r/min))\*4=40ms

综上，小磁道扫描至大磁道且读取扇区理想状况下时间为170.4ms

小磁道扫描至大磁道且读取扇区不理想状况下时间为210ms

大磁道扫描至小磁道且读取扇区理想状况下时间为160.4ms

大磁道扫描至小磁道且读取扇区不理想状况下时间为200.4ms

四、某计算机的CPU主频为500MHZ，CPI为5(即执行每条指令平均需5个时钟周期）。假设某外设的数据传输速率为0.5MB/s，采用中断方式与主机进行数据传送，以32位为传输单位，对应的中断服务程序包含18条指令，中断服务的其他开销相当于2条指令的执行时间。请回答下列问题，要求给出计算过程。 (1) 在中断方式下，CPU用于该外设I/O的时间占整个CPU时间的百分比是多少？

(2)当该外设的数据传输速率达到5MB/s时，改用DMA方式传送数据。假设每次DMA传送大小为5 000B，且DMA预处理和后处理的总开销为500个时钟周期，则CPU用于外设I/O的时间占整个CPU时间的百分比是多少 (假设DMA与CPU之间没有访存冲突）？

(1)

一次中断所需时钟周期为5\*（18+2）=100个

要达到0.5MB/s的传输速度，则需要1s内0.5MB/4B=2^17次

则1秒内总共需要100\*2^17个时钟周期，占总CPU时间的100\*2^17/500M\*100%=2.62%

(2)

1s中总时钟周期为：500\*5MB/5000B=524288，占总CPU时间为524288/500M=0.104%