

微机原理与接口技术

MIPS微处理器控制器设计

华中科技大学 左冬红



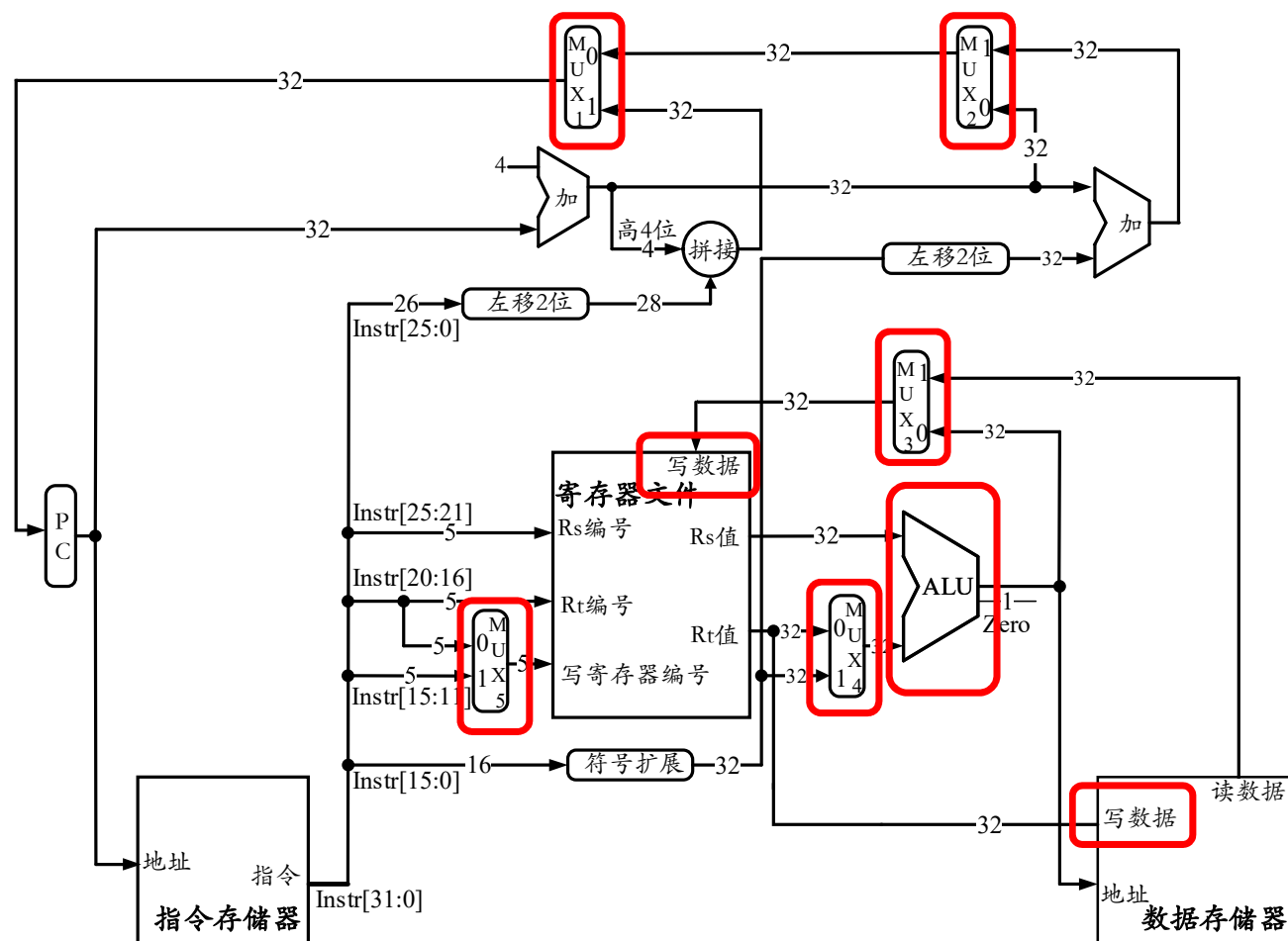
回顾——数据通路

需要哪些控制信号？

1. ALU 执行哪些运算

2. 复用器通道选择信号

3. 写入使能信号



ALU控制信号

1.ALU执行哪些运算

指令	add	sub	and	or	slt	lw	sw	beq
运算	加	减	与	或	小于设置	加	加	减

5种运算需要多少位编码表示?

3位二进制码

为便于MIPS指令集扩展, 直接采用统一编码

产生依据?

ALUCtr[3:0]	0000	0001	0010	0110	0111
操作类型	与	或	加	减	小于设置

ALU控制信号

1.ALU执行哪些运算

指令	add	sub	and	or	slt	lw	sw	beq
运算	加	减	与	或	小于设置	加	加	减

Instr[31..26]	Instr[25..21]	Instr[20..16]	Instr[15..11]	Instr[10..6]	Instr[5..0]
Op	Rs	Rt	Rd	Shamt	Funct
Op	Rs	Rt	Imm		

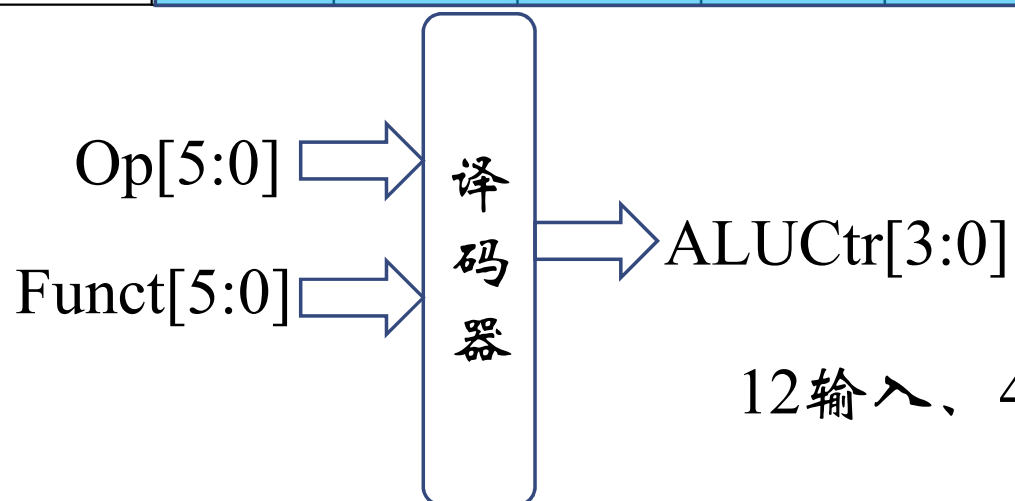
产生依据？

R型 Op: 000000

操作码和功能码共同决定ALUCtr[3:0]的取值

ALU控制信号

指令	add	sub	and	or	slt	lw	sw	beq
运算	加	减	与	或	小于设置	加	加	减



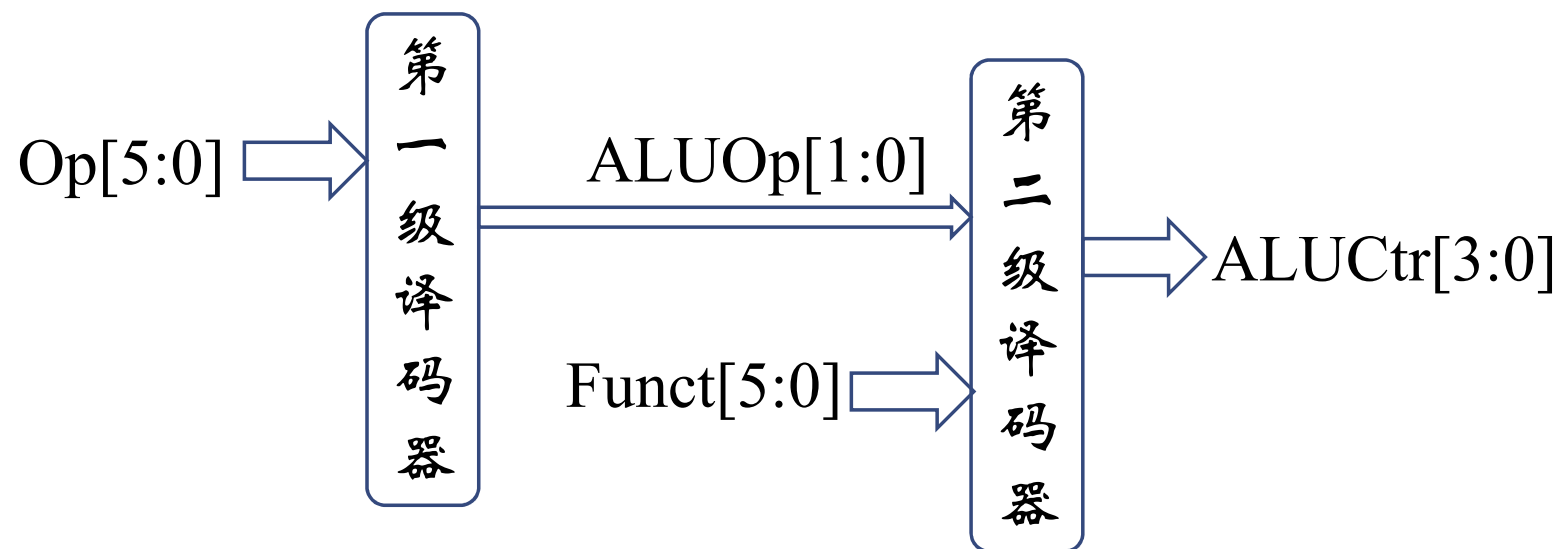
12输入、4输出译码器，能否简化？

R型 Op: 000000

I型无Funct[5:0],由Op直接决定运算类型

根据Op分为三种类型,由2位编码ALUOp[1:0]表示

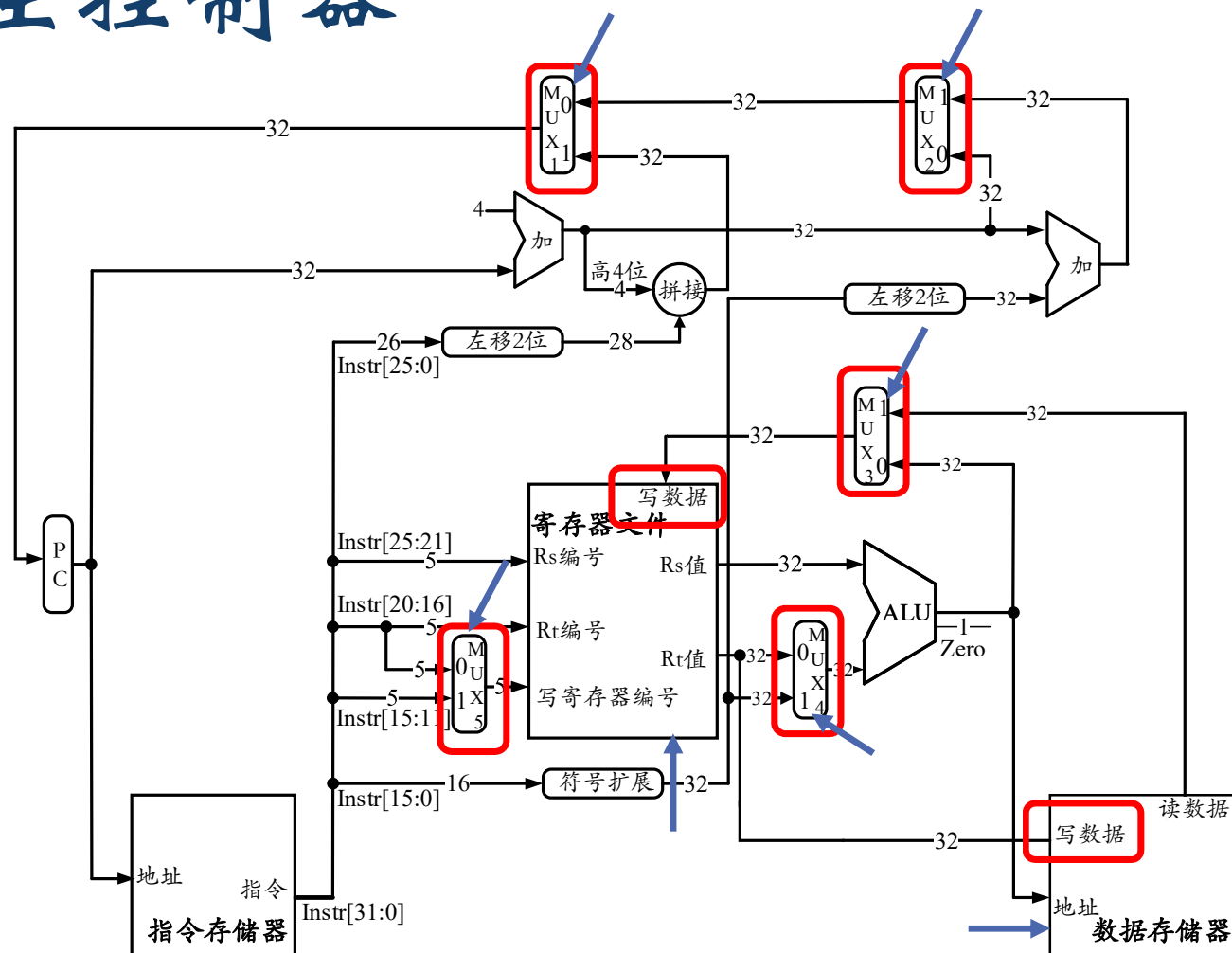
ALU控制信号两级译码



ALU控制信号译码功能表

指令类型	运算类型	第一级输入	第一级输出 (第二级输入)	第二级输入	第二级输出
		Op[5:0]	ALUOp[1:0]	Funct[5:0]	ALUCtr[3:0]
lw	加	100011	00	xxxxxx	0010
sw	加	101011	00	xxxxxx	0010
beq	减	000100	01	xxxxxx	0110
add	加	000000	10	10 0000	0010
sub	减	000000	10	10 0010	0110
and	与	000000	10	10 0110	0000
or	或	000000	10	10 0111	0001
slt	小于设置	000000	10	10 1010	0111

主控制器



2. 复用器通道选择信号

每个复用器1位通道选择信号

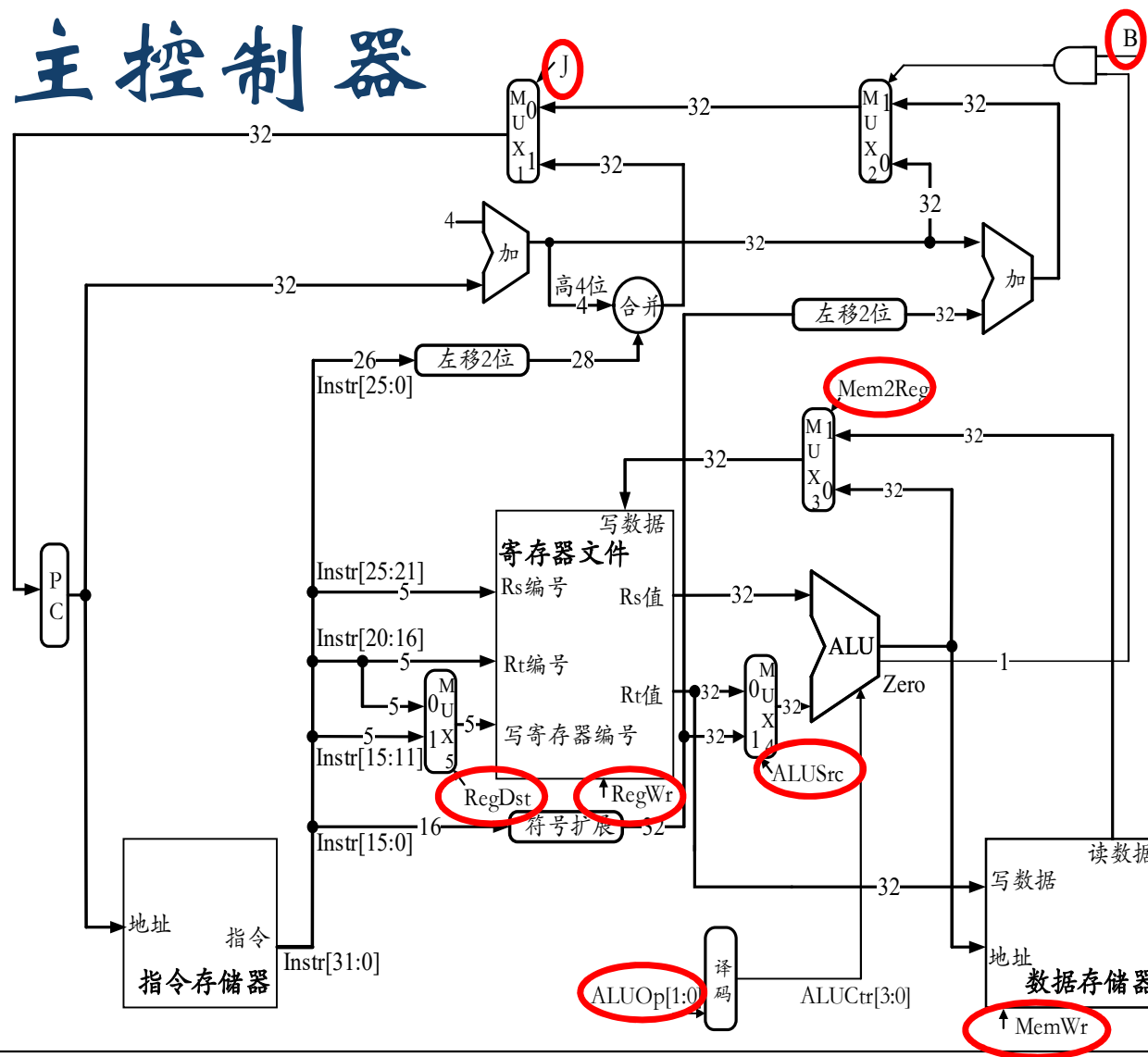
3. 写入使能信号

寄存器文件、数据存储器各1位写使能信号

产生的依据是？

Op [5:0]

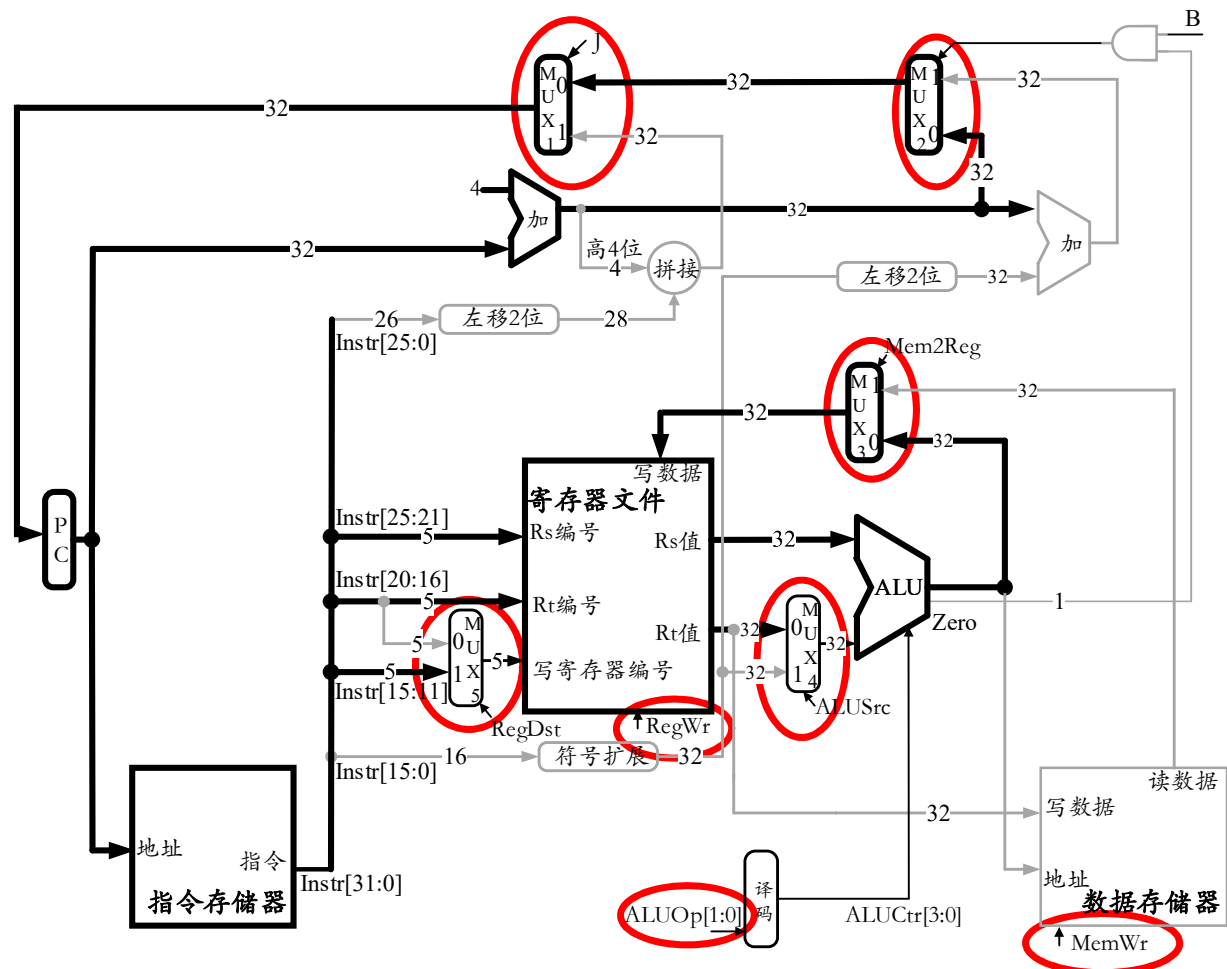
主控制器



控制信号	含义
J	1=j 指令
B	1=beq 指令
RegDst	1=写入Rd
RegWr	1=写入寄存器
ALUSrc	1=立即数参与运算
MemWr	1=写入数据存储器
Mem2Reg	1=lw 指令
ALUOp[1:0]	00=lw、sw 指令
	01=beq 指令
	10=R 型 指令

R型指令的控制信号取值

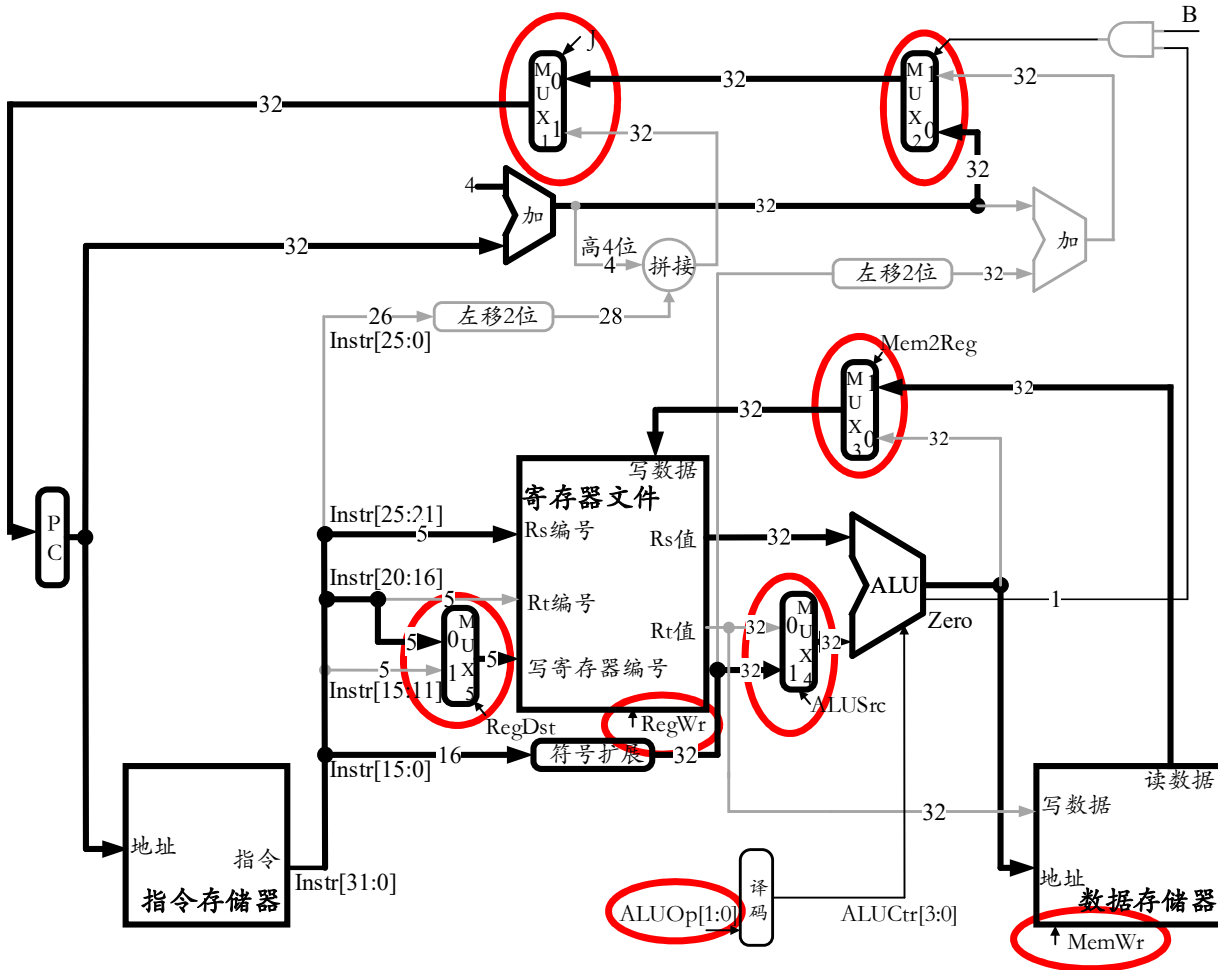
Op[5:0]=000000



控制信号	取值
J	0
B	0
RegDst	1
RegWr	1
ALUSrc	0
MemWr	0
Mem2Reg	0
ALUOp[1:0]	10

lw指令的控制信号取值

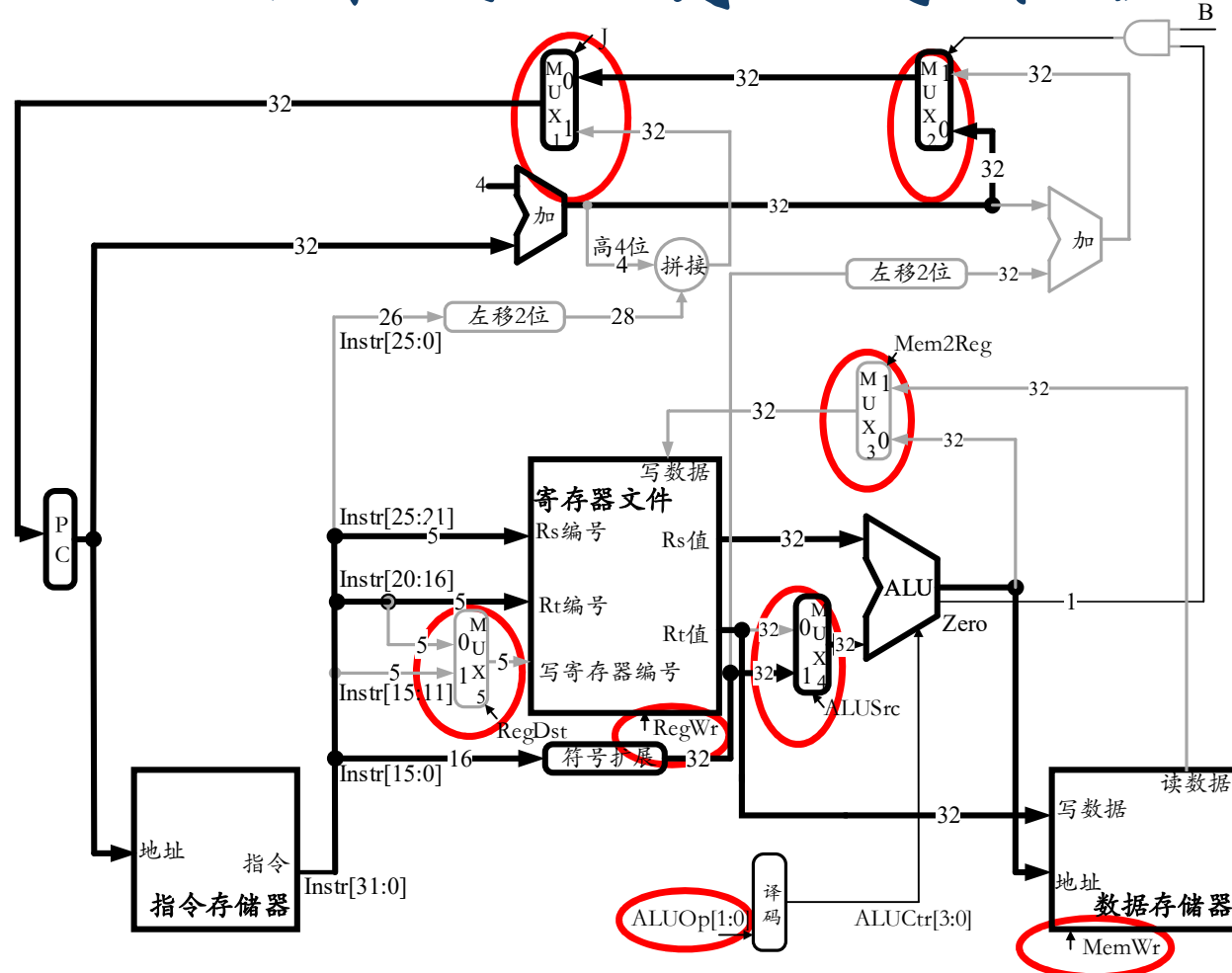
Op[5:0]=100011



控制信号	取值
J	0
B	0
RegDst	0
RegWr	1
ALUSrc	1
MemWr	0
Mem2Reg	1
ALUOp[1:0]	00

SW指令的控制信号取值

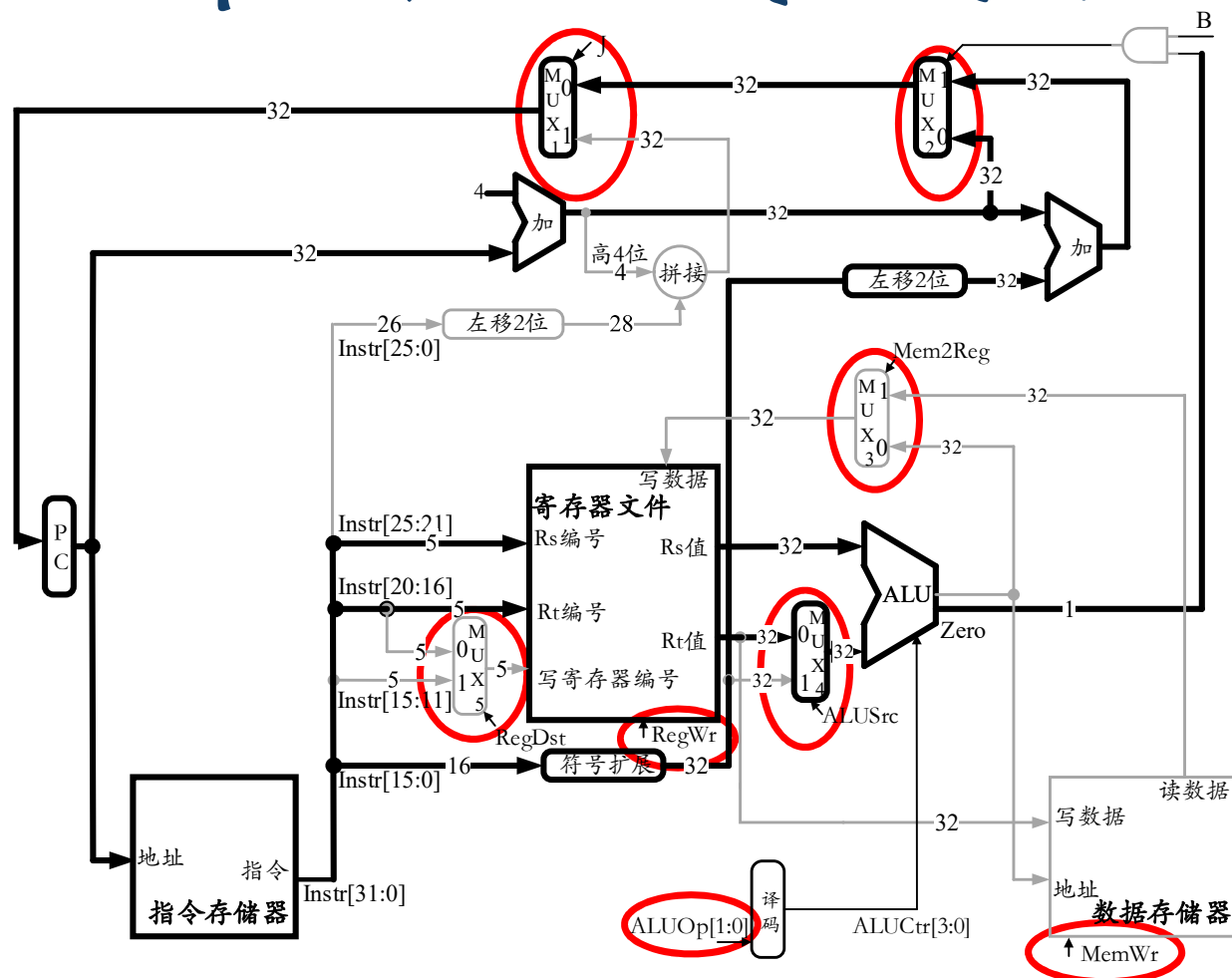
Op[5:0]=101011



控制信号	取值
J	0
B	0
RegDst	x
RegWr	0
ALUSrc	1
MemWr	x
ALUOp[1:0]	00

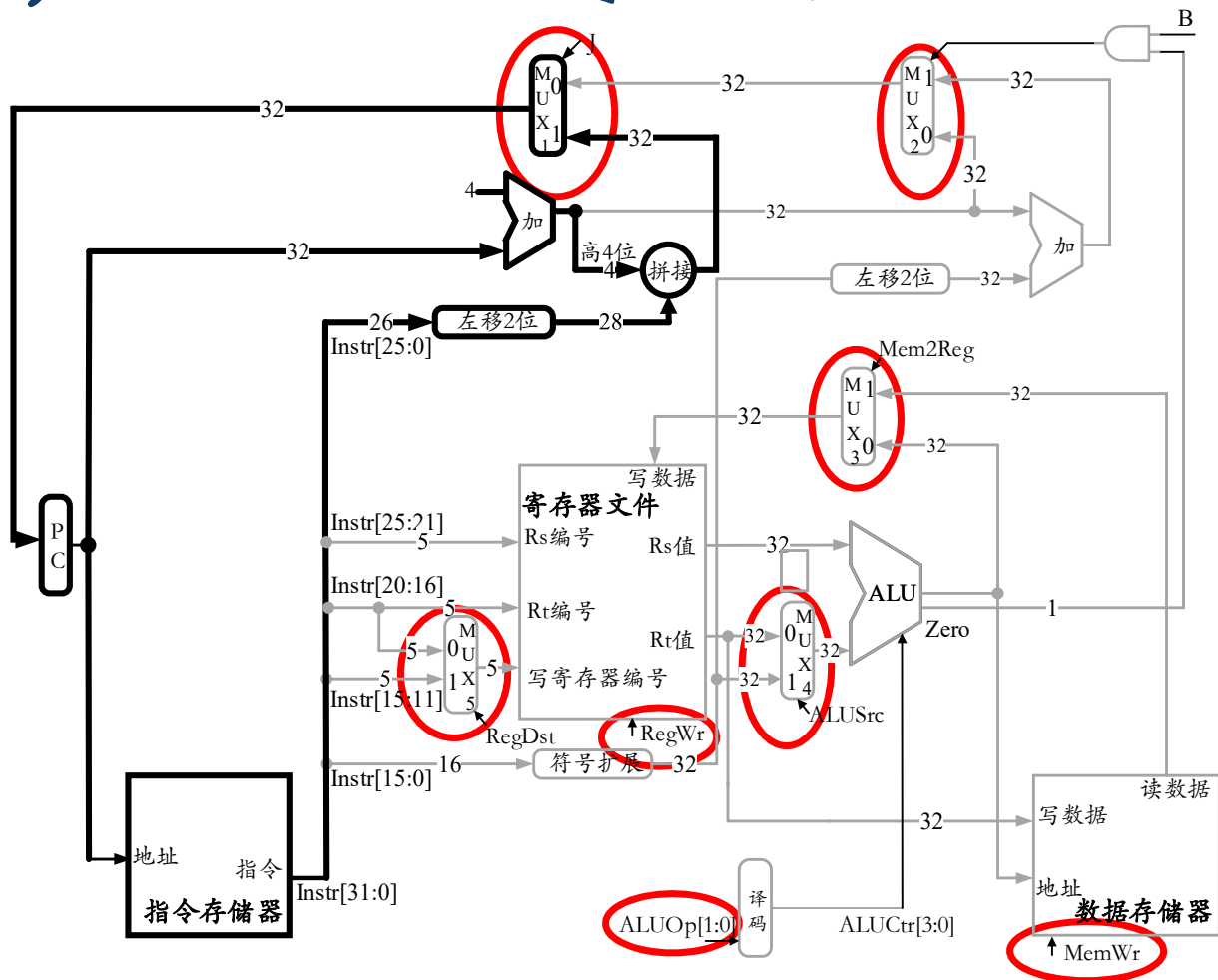
beq指令的控制信号取值

Op[5:0]=000100



控制信号	取值
J	0
B	1
RegDst	x
RegWr	0
ALUSrc	0
MemWr	0
Mem2Reg	x
ALUOp[1:0]	01

j指令的控制信号取值



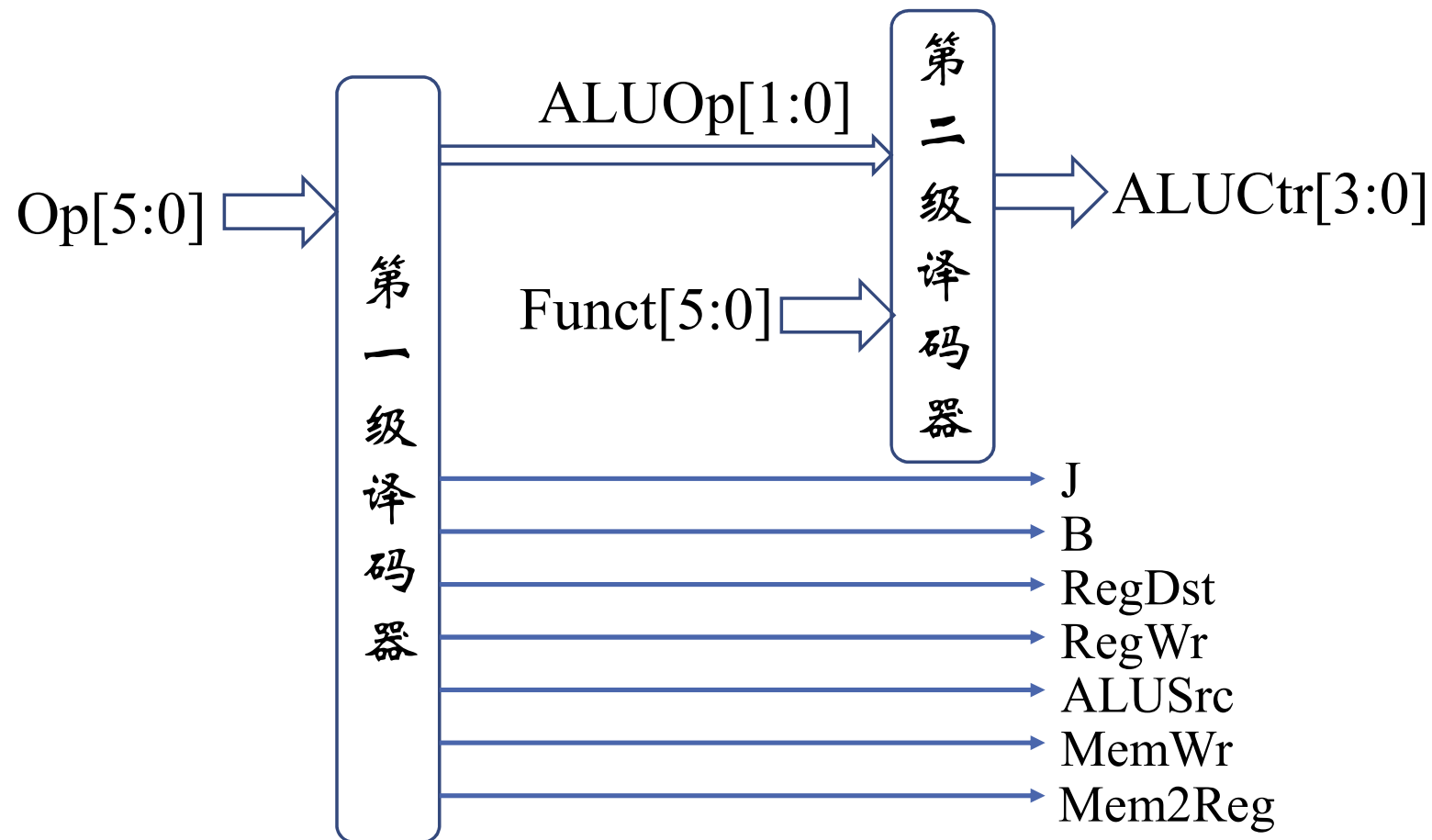
Op[5:0]=000010

控制信号	取值
J	1
B	x
RegDst	x
RegWr	0
ALUSrc	x
MemWr	0
Mem2Reg	x
ALUOp[1:0]	xx

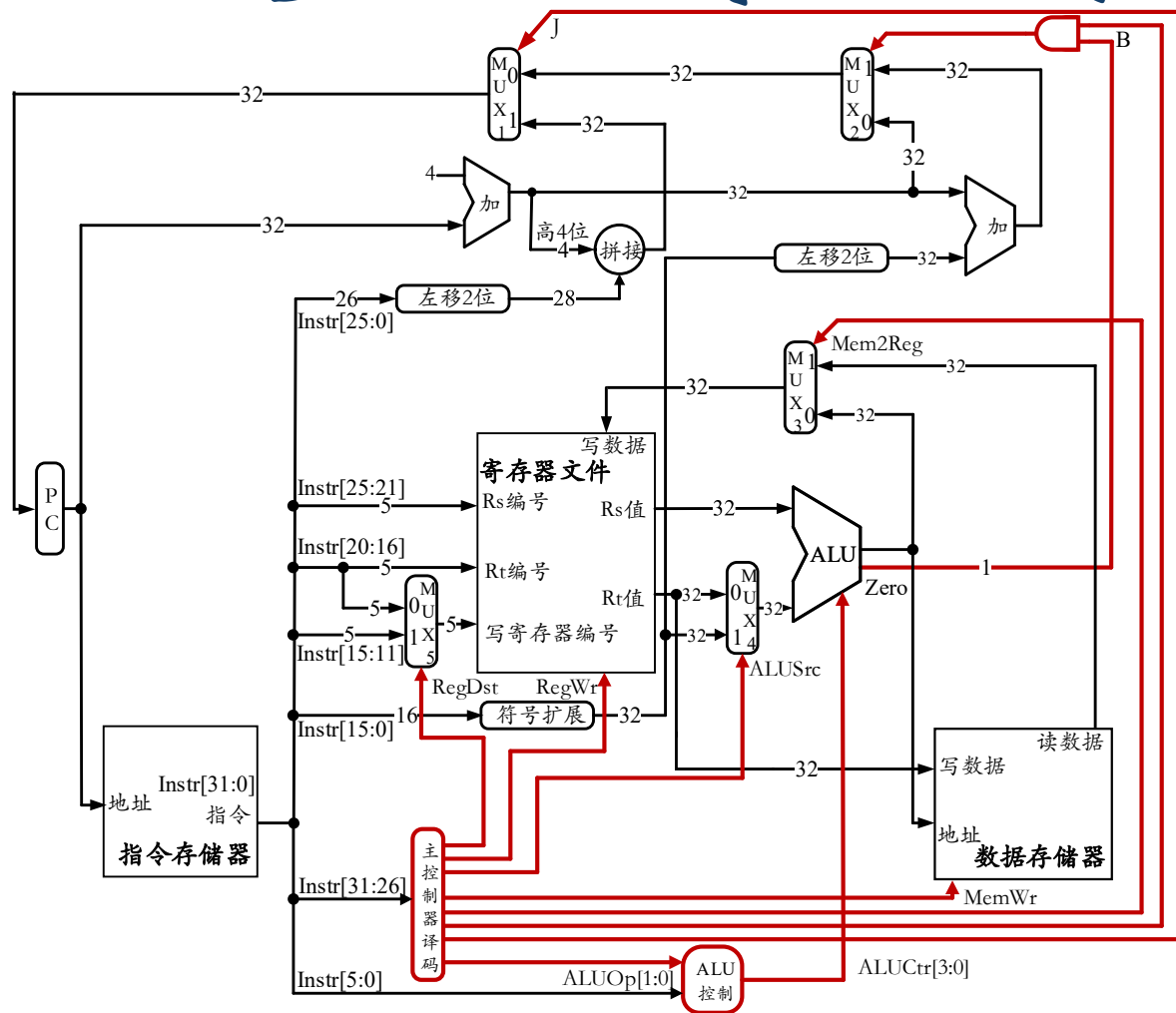
主控制器功能表

	R	lw	sw	beq	j
控制信号	000000	100011	101011	000100	000010
J	0	0	0	0	1
B	0	0	0	1	x
RegDst	1	0	x	x	x
RegWr	1	1	0	0	0
ALUSrc	0	1	1	0	x
MemWr	0	0	1	0	0
Mem2Reg	0	1	x	x	x
ALUOp[1:0]	10	00	00	01	xx

指令译码电路框图



数据通路与控制器合成的微处理器



小结

- 分析指令译码功能表
 - ALU控制信号
 - MUX通道选择信号
 - 写使能信号
- 两级译码，公用部分电路，简化电路

下一讲：指令执行过程示例