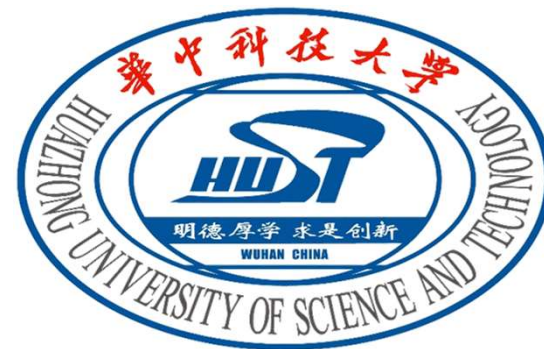


# 微机原理与接口技术

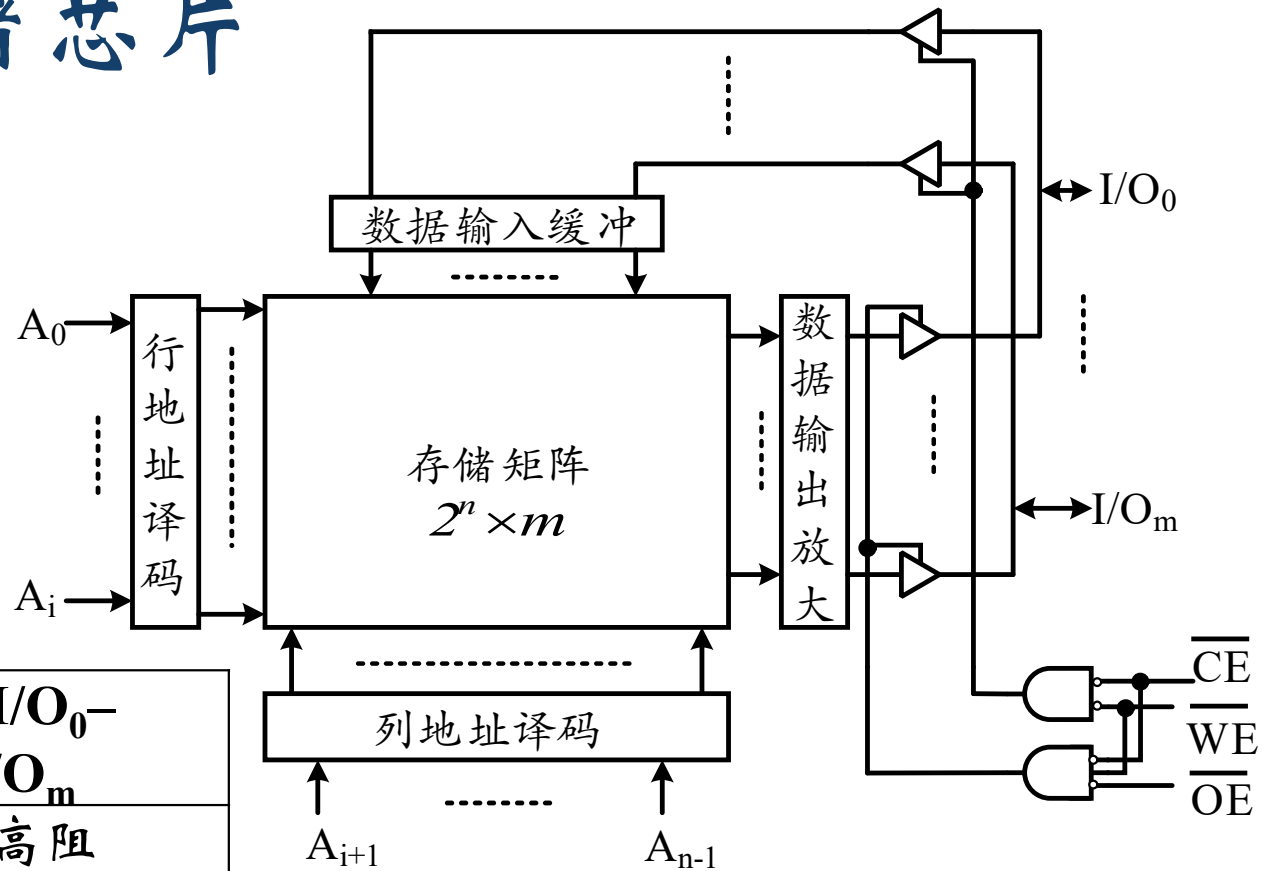
## 典型存储芯片结构

---

华中科技大学 左冬红

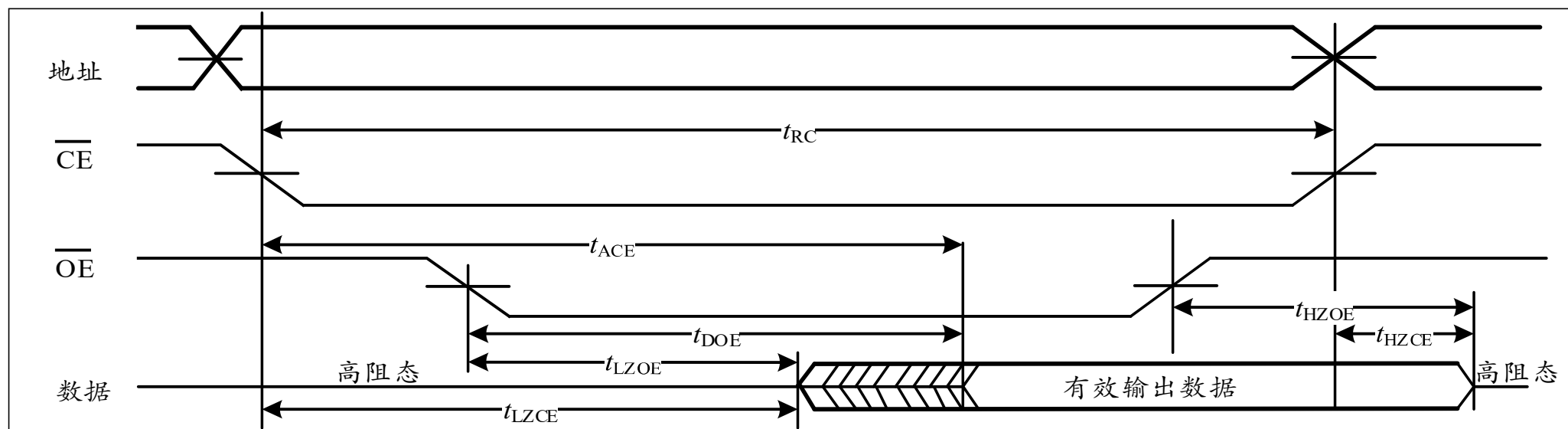
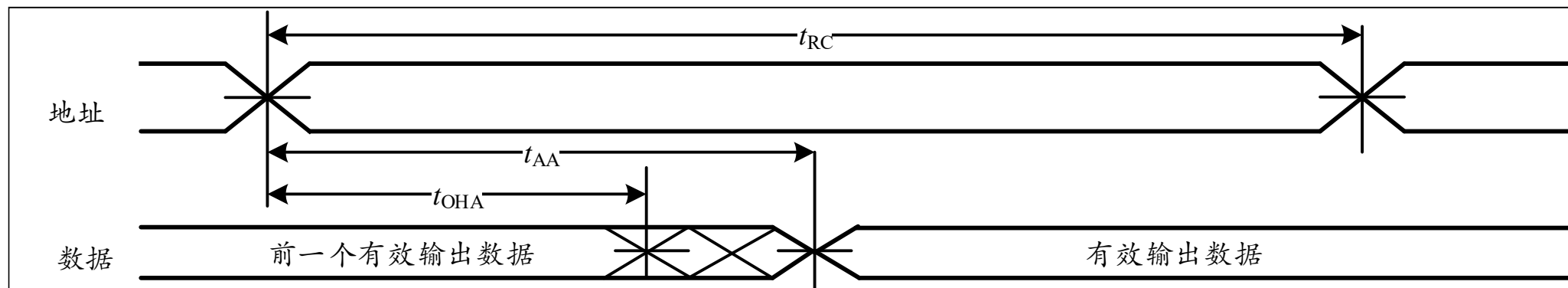


# 异步SRAM存储芯片

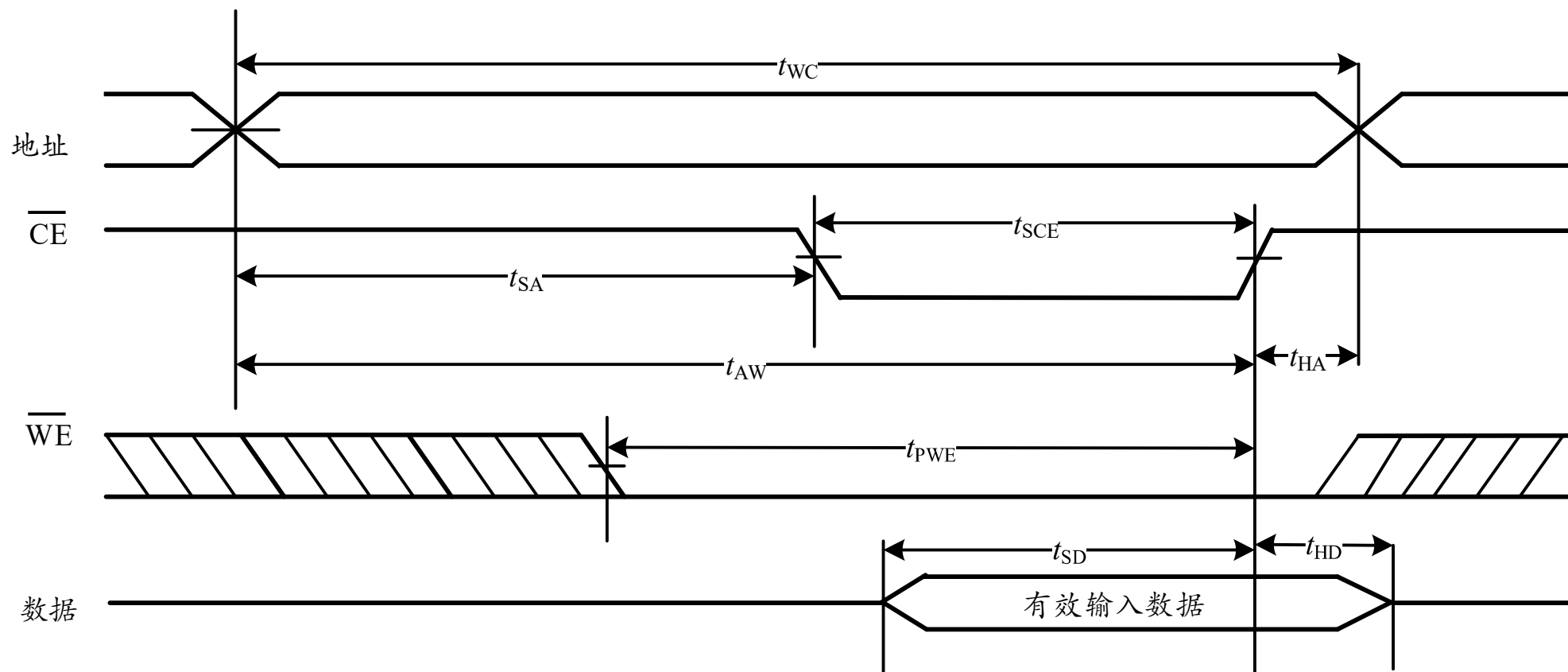


工作模式	$\overline{CE}$	$\overline{WE}$	$\overline{OE}$	$I/O_0 - I/O_m$
保持 (低功耗)	1	X	X	高阻
读	0	1	0	数据输出
写	0	0	1	数据输入
输出无效	0	1	1	高阻

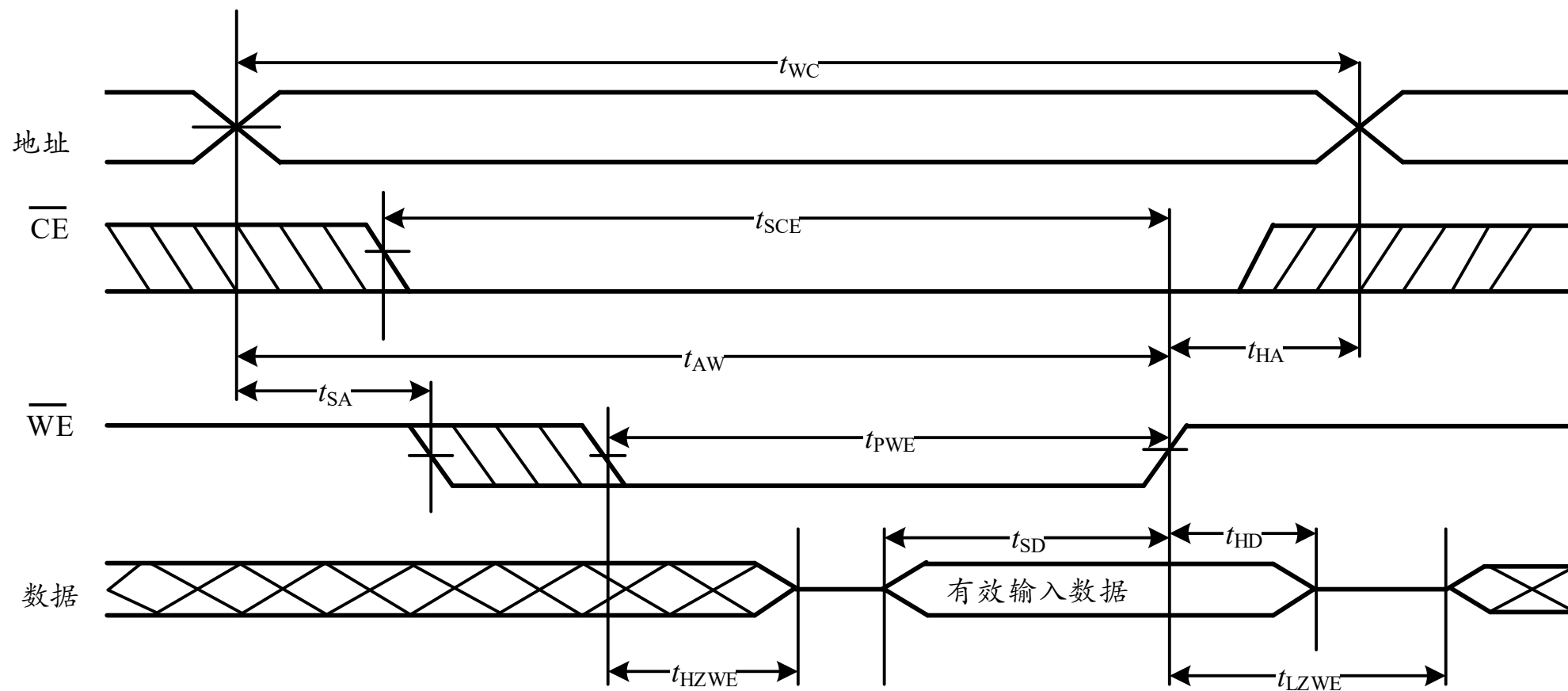
# 异步SRAM存储芯片读时序



# 异步SRAM存储芯片写时序1

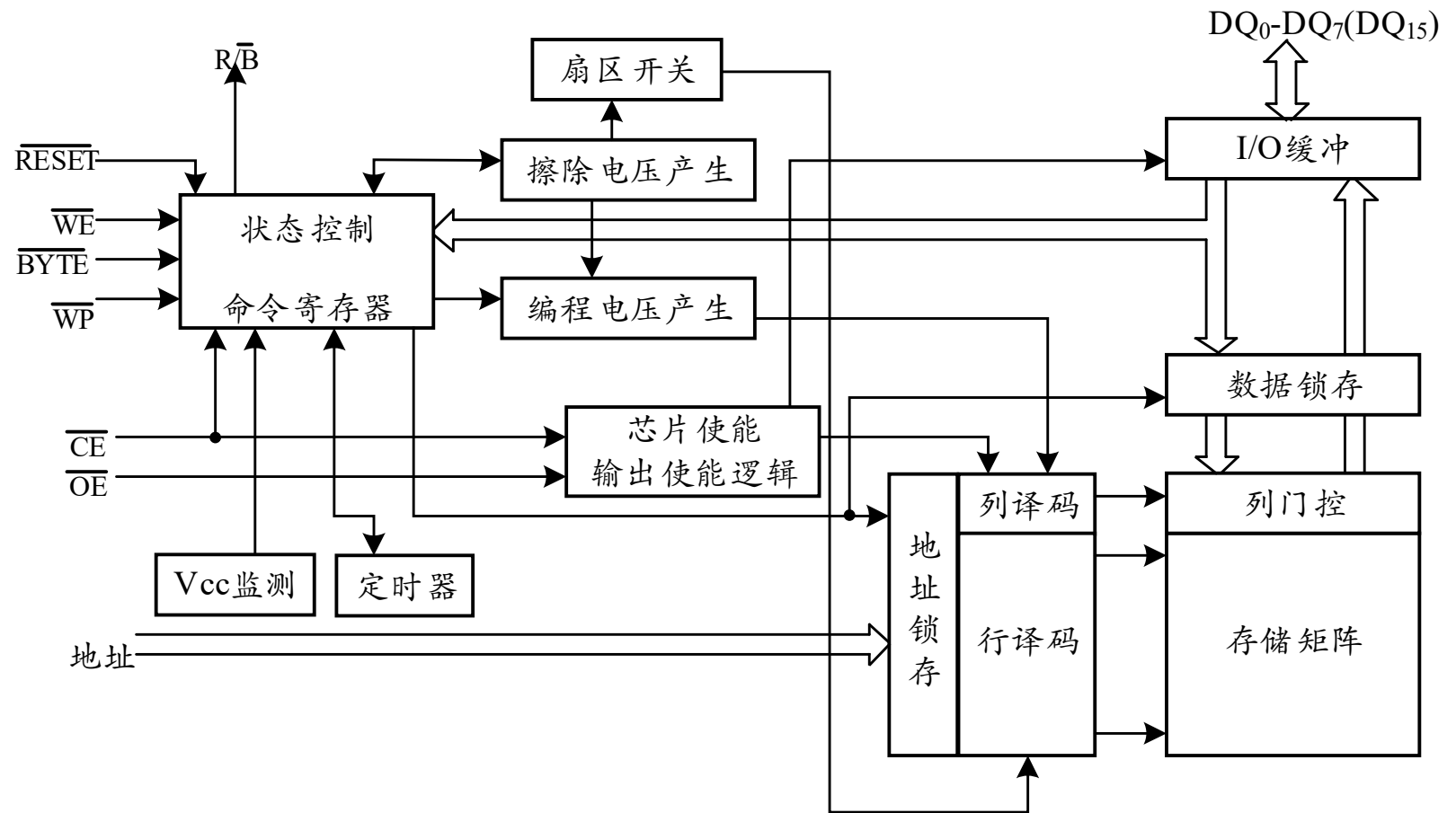


# 异步SRAM存储芯片写时序2

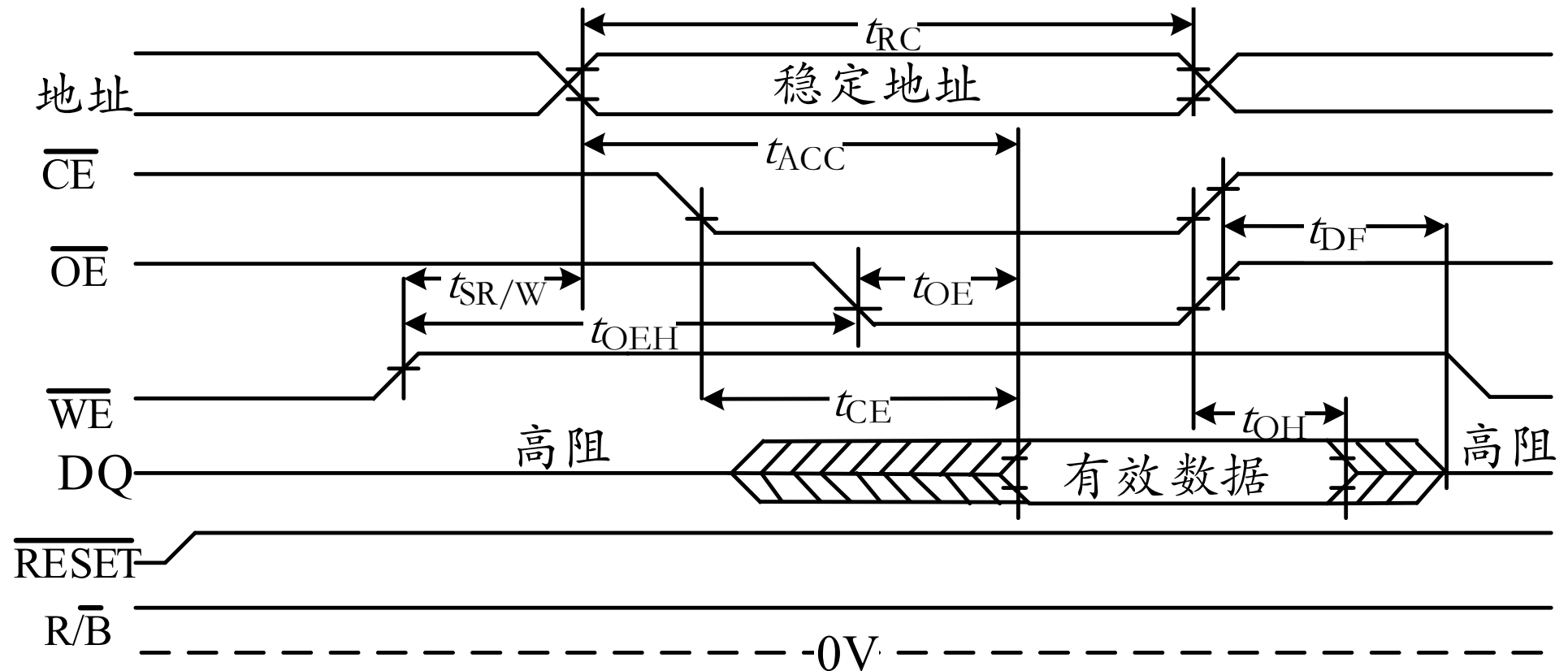


# NOR Flash存储芯片

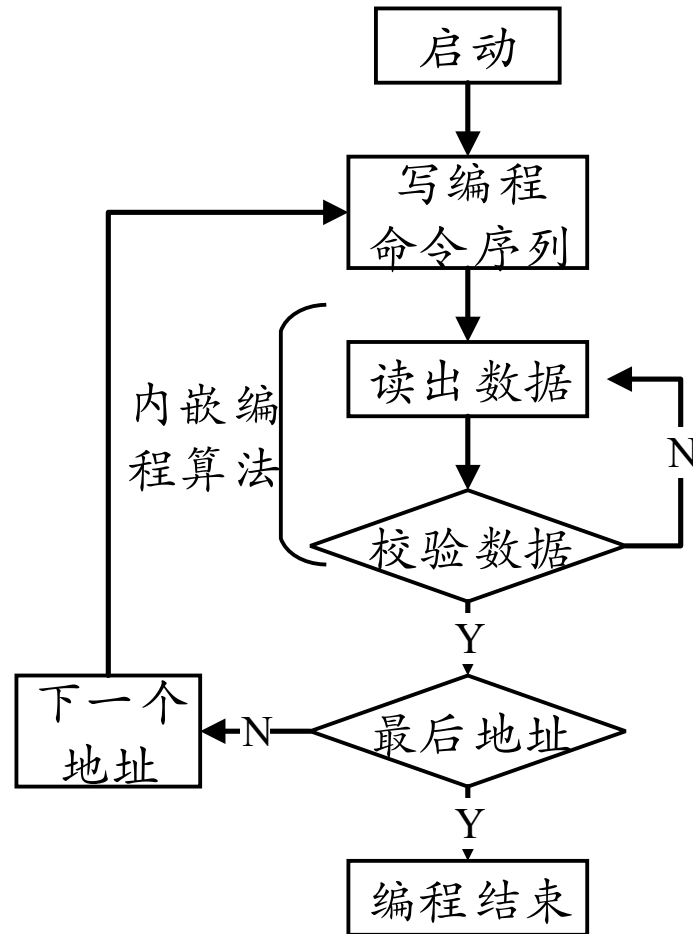
NOR FLASH  
的读取和  
SRAM类似，  
只要能够提  
供地址，数  
据总线就能  
够正确地输  
出数据，但  
不可以直接  
进行写操作



# NOR Flash存储芯片读时序



# NOR Flash存储芯片编程流程

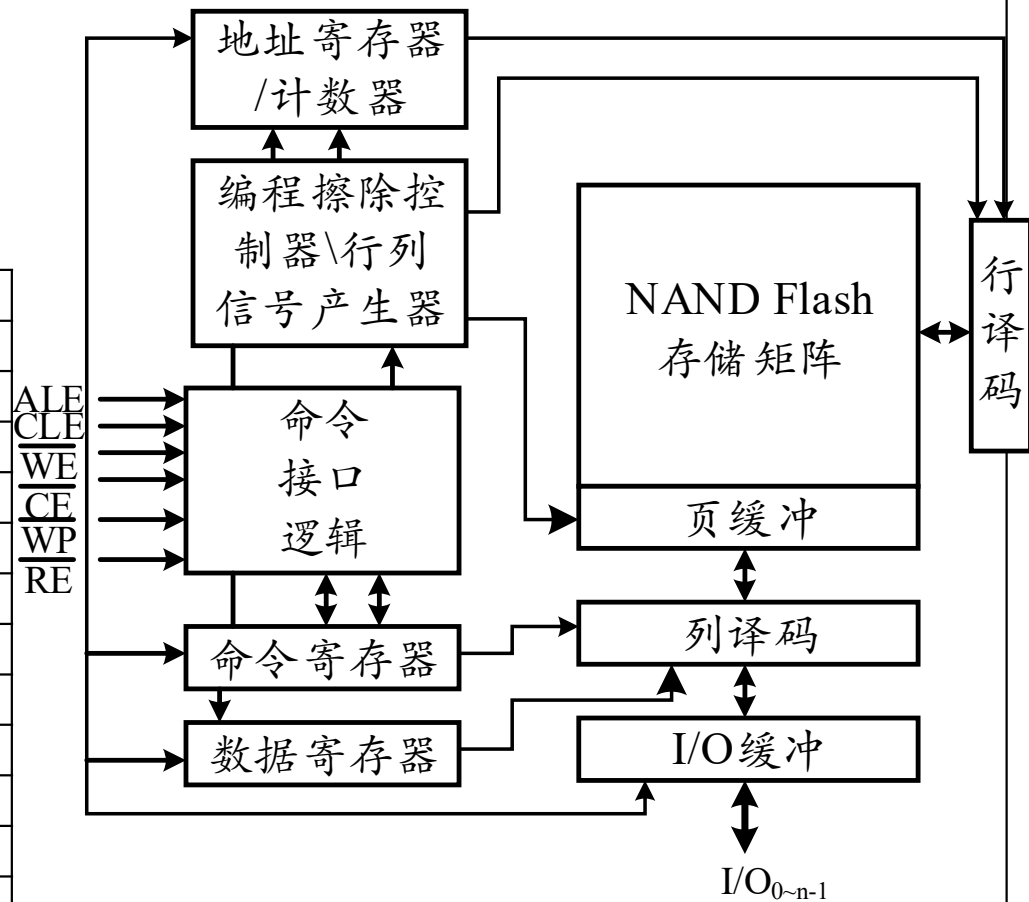




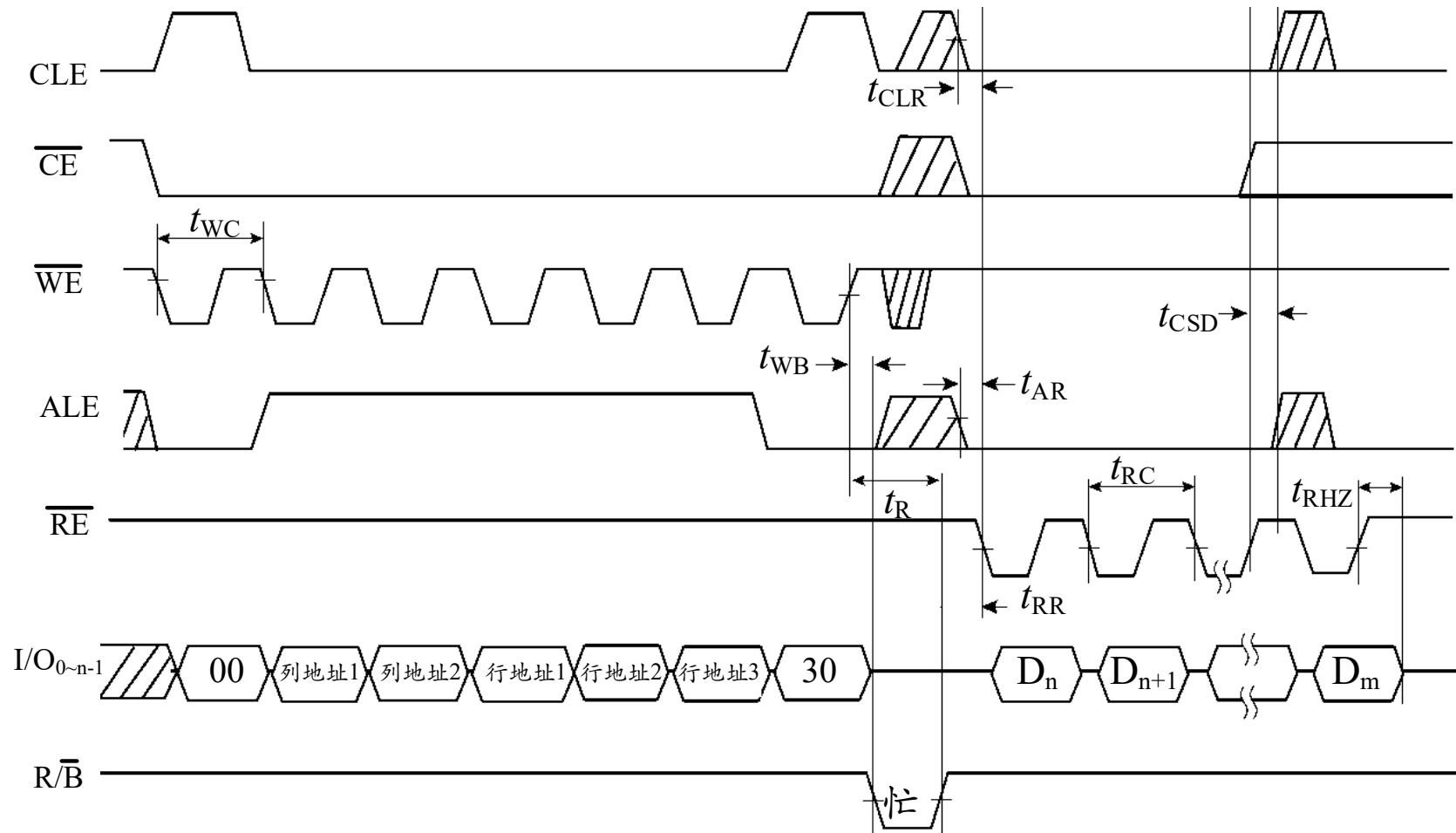
# NAND Flash存储芯片

命令、地址、数据都由I/O引脚输入

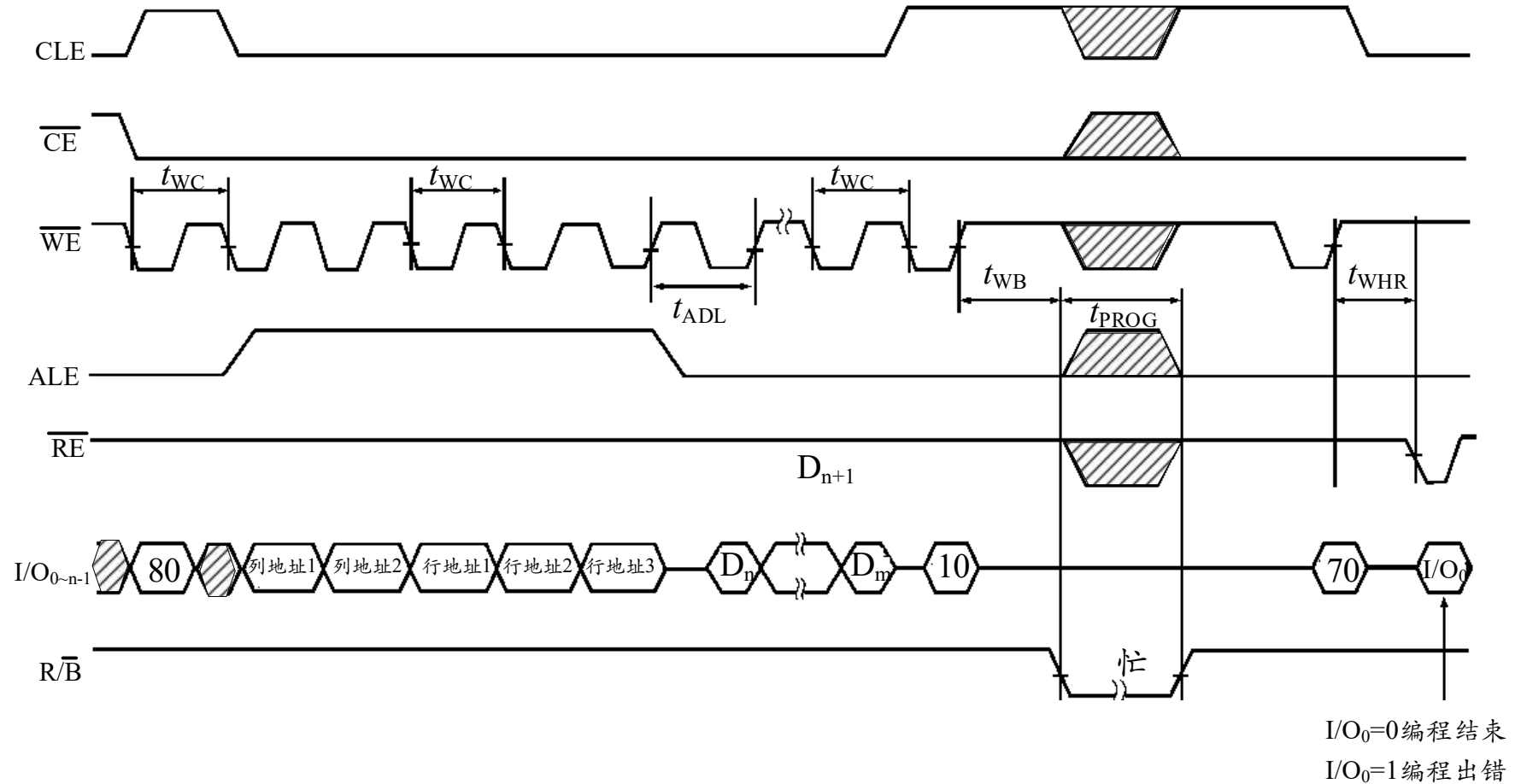
模式		CLE	ALE	$\overline{CE}$	$\overline{WE}$	$\overline{RE}$	$\overline{WP}$
读	命令输入	1	0	0	↑	1	X
	地址输入	0	1	0	↑	1	X
编程擦除	命令输入	1	0	0	↑	1	1
	地址输入	0	1	0	↑	1	1
数据输入		0	0	0	↑	1	1
数据输出		0	0	0	1	↓	X
数据输出暂停		X	X	X	1	1	X
读忙		X	X	X	1	1	X
编程忙		X	X	X	X	X	1
擦除忙		X	X	X	X	X	1
写保护		X	X	X	X	X	0
空闲		X	X	1	X	X	0V/V <sub>CC</sub>



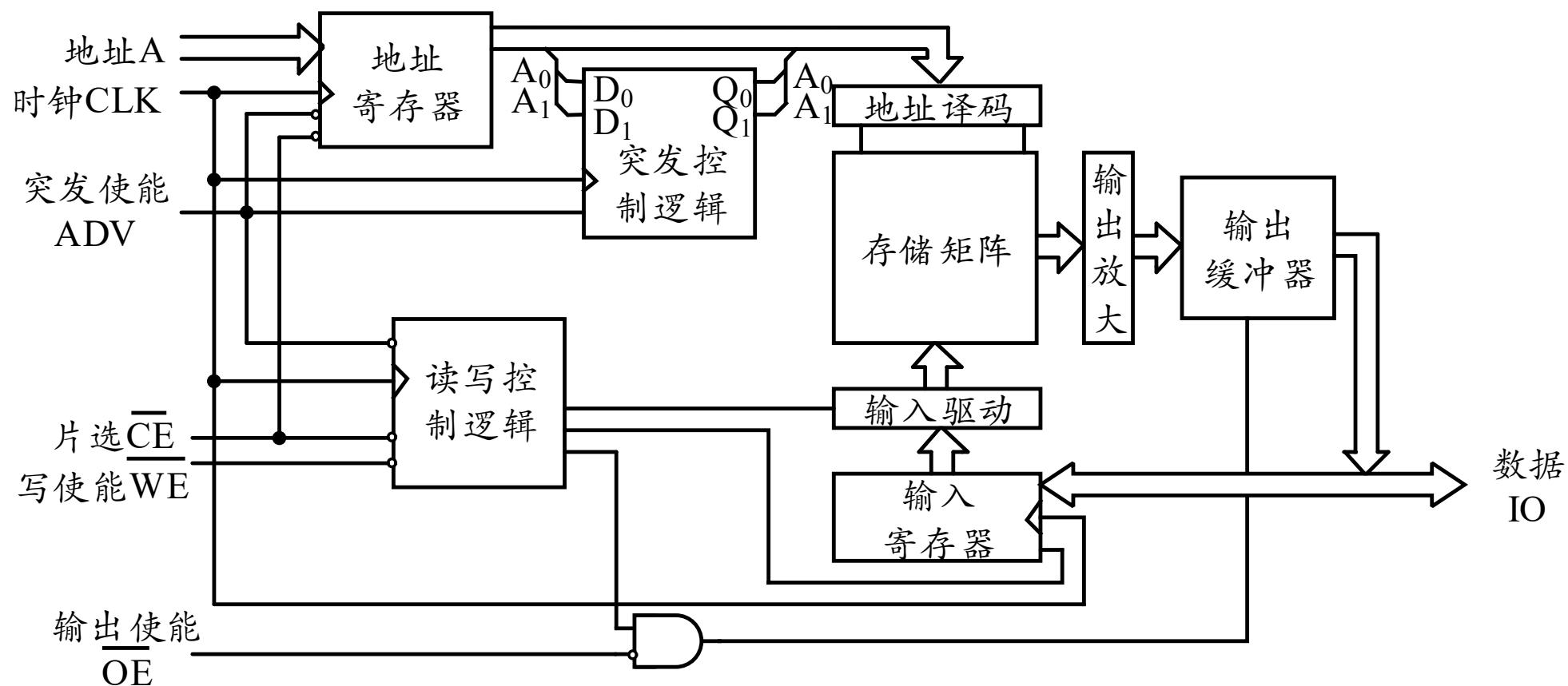
# NAND Flash 页读操作时序



# NAND Flash 页写操作时序



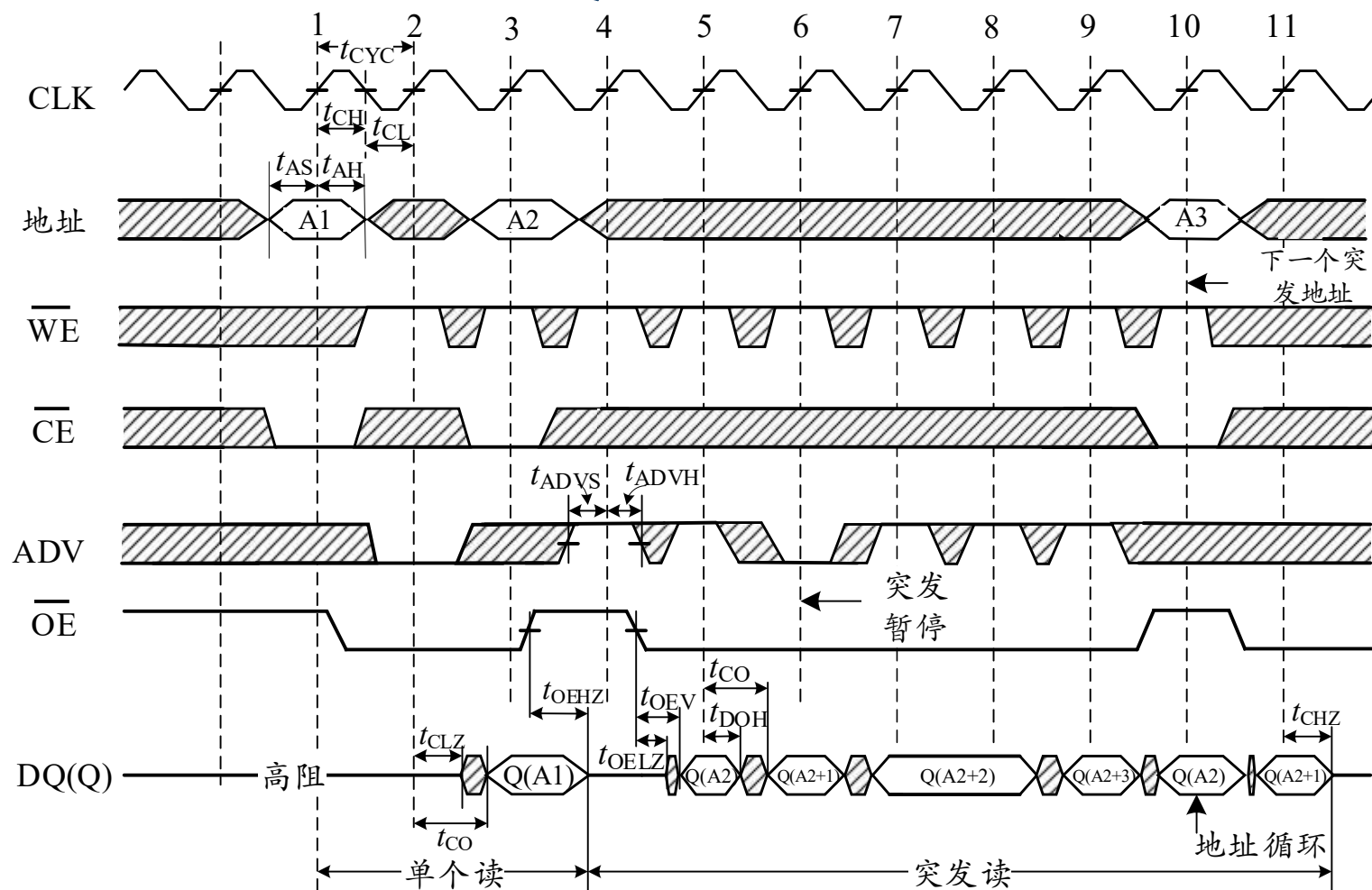
# 同步SSRAM存储芯片



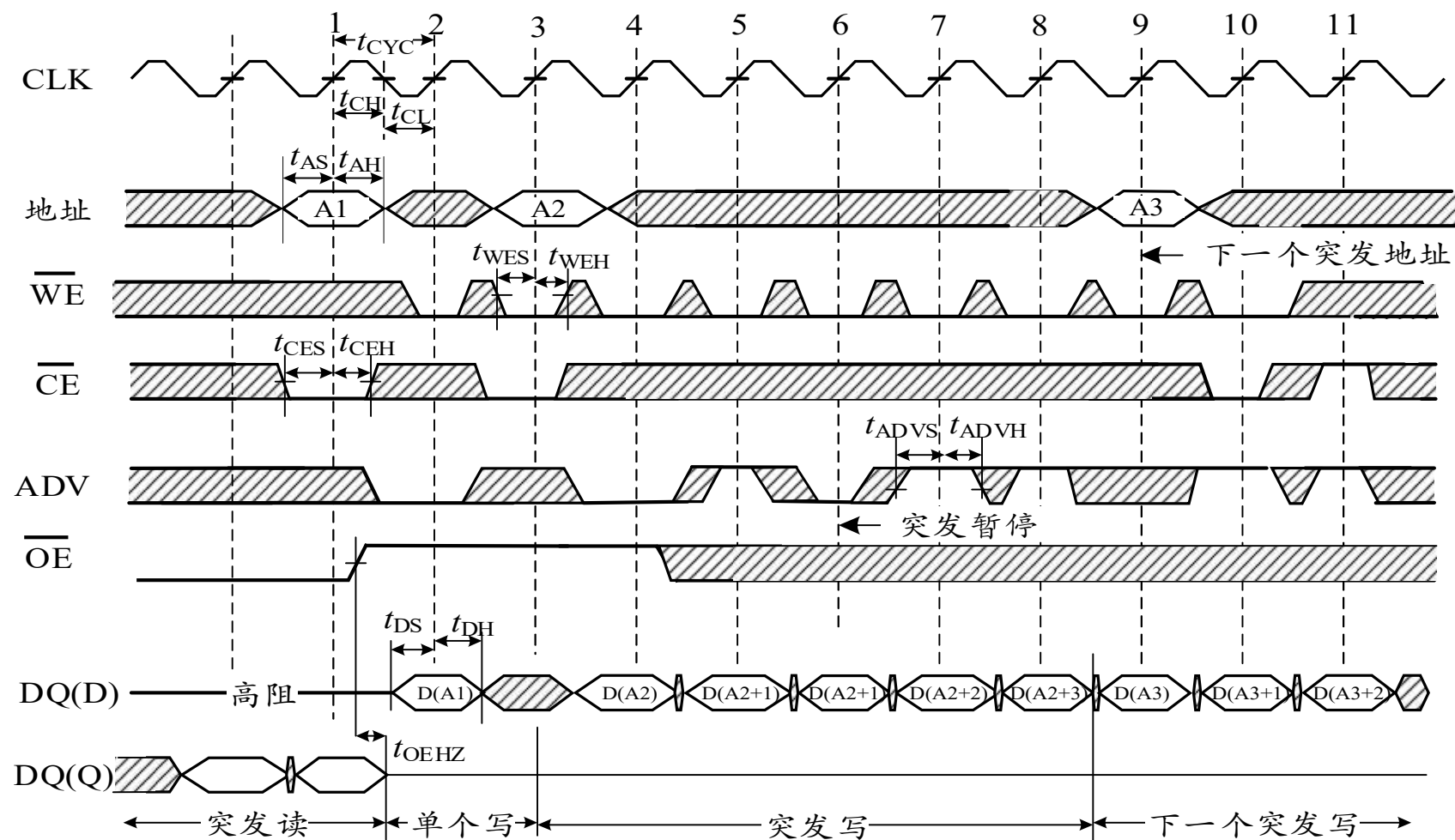
# SSRAM存储芯片工作模式

工作模式	存储单元地址	$\overline{\text{CE}}$	ADV	$\overline{\text{WE}}$	$\overline{\text{OE}}$	CLK	IO
保持（微功耗）	X	1	X	X	X	↑	高阻
突发读第一个数据	外部输入地址	0	X	1	0	↑	输出
突发写第一个数据	外部输入地址	0	X	0	X	↑	输入
突发读下一个数据	下一个地址	X	1	1	0	↑	输出
突发写下一个数据	下一个地址	X	1	0	X	↑	输入
突发读暂停	当前地址	X	0	1	0	↑	输出
突发写暂停	当前地址	X	0	0	X	↑	输入

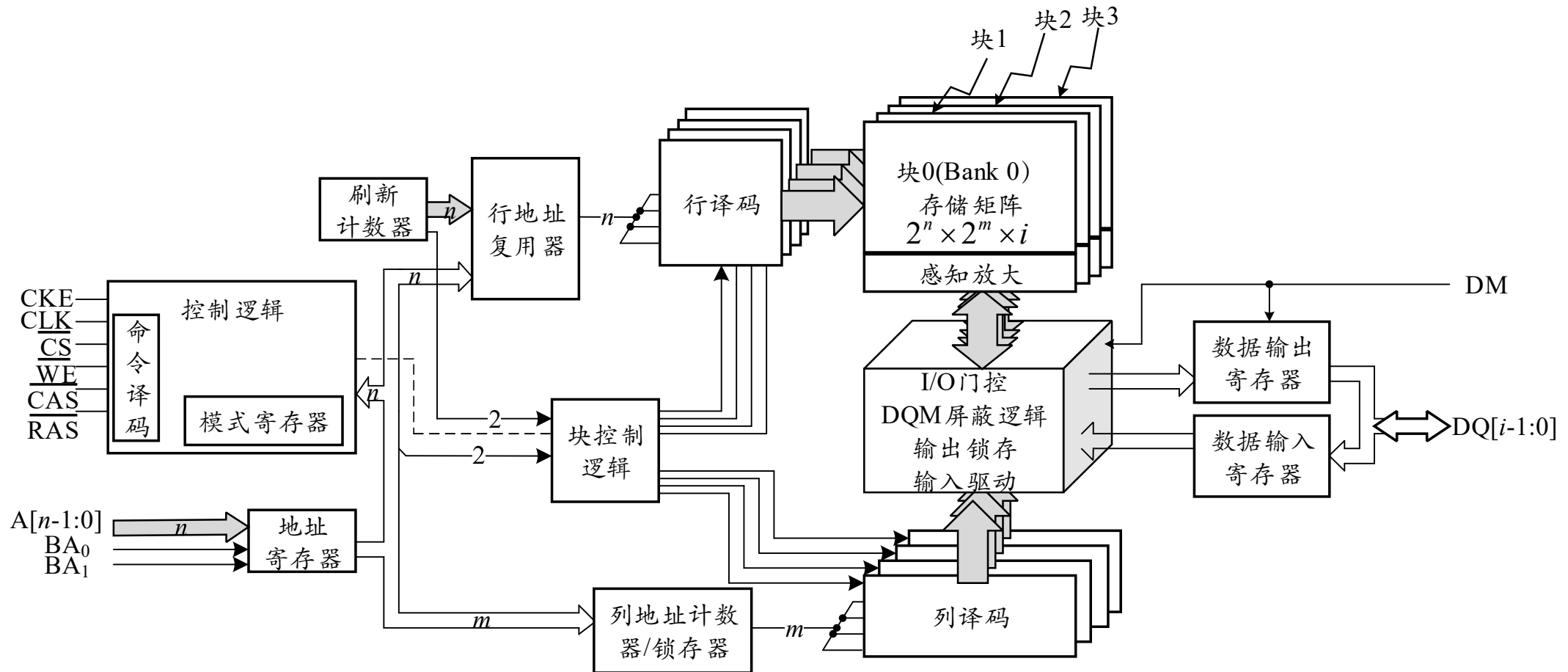
# SSRAM读操作时序



# SSRAM写操作时序



# SDRAM存储芯片

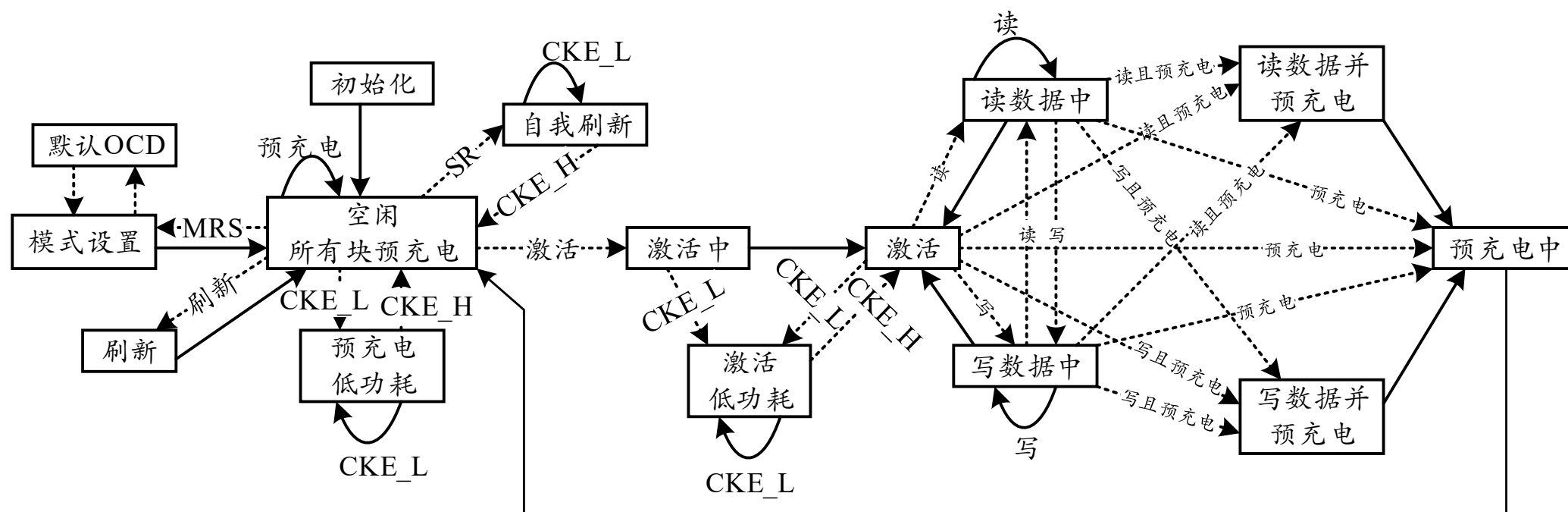




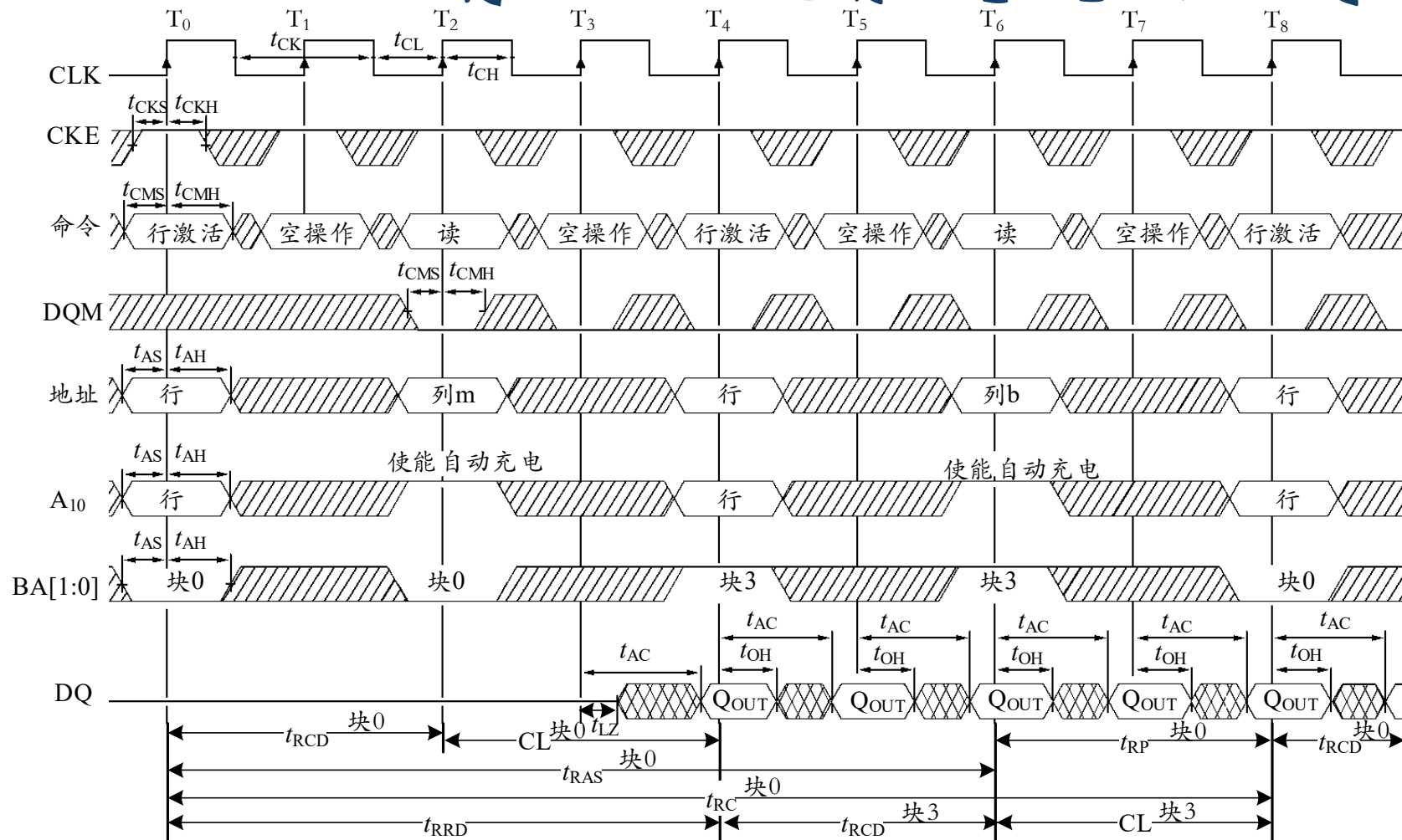
# SDR SDRAM存储芯片命令

命令名称	$\overline{CS}$	$\overline{RAS}$	$\overline{CAS}$	$\overline{WE}$	DM	地址	DQ
禁止	1	X	X	X	X	X	X
空操作	0	1	1	1	X	X	X
激活(激活选中存储块中的行)	0	0	1	1	X	块/行	X
读(选择存储块和列、开始突发读)	0	1	0	1	0/1	块/列	X
写(选择存储块和列、开始突发写)	0	1	0	0	0/1	块/列	有效
突发终止	0	1	1	0	X	X	激活
预充电(使行失活)	0	0	1	0	X	编码	X
刷新	0	0	0	1	X	X	X
装载模式寄存器	0	0	0	0	X	模式码	X
写/读使能	X	X	X	X	0	X	激活
写/读禁止	X	X	X	X	1	X	高阻

# SDRAM存储芯片在各种命令控制下的状态转换关系

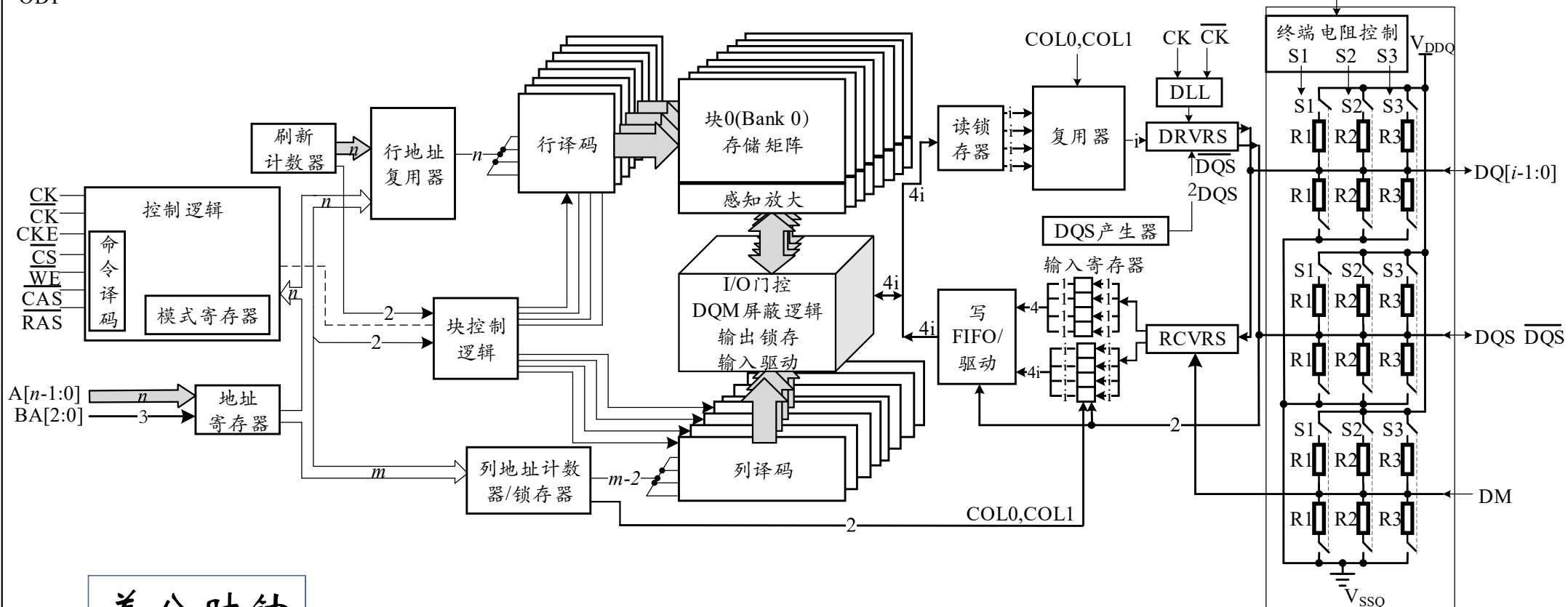


# SDRAM不同存储块交替突发读时序



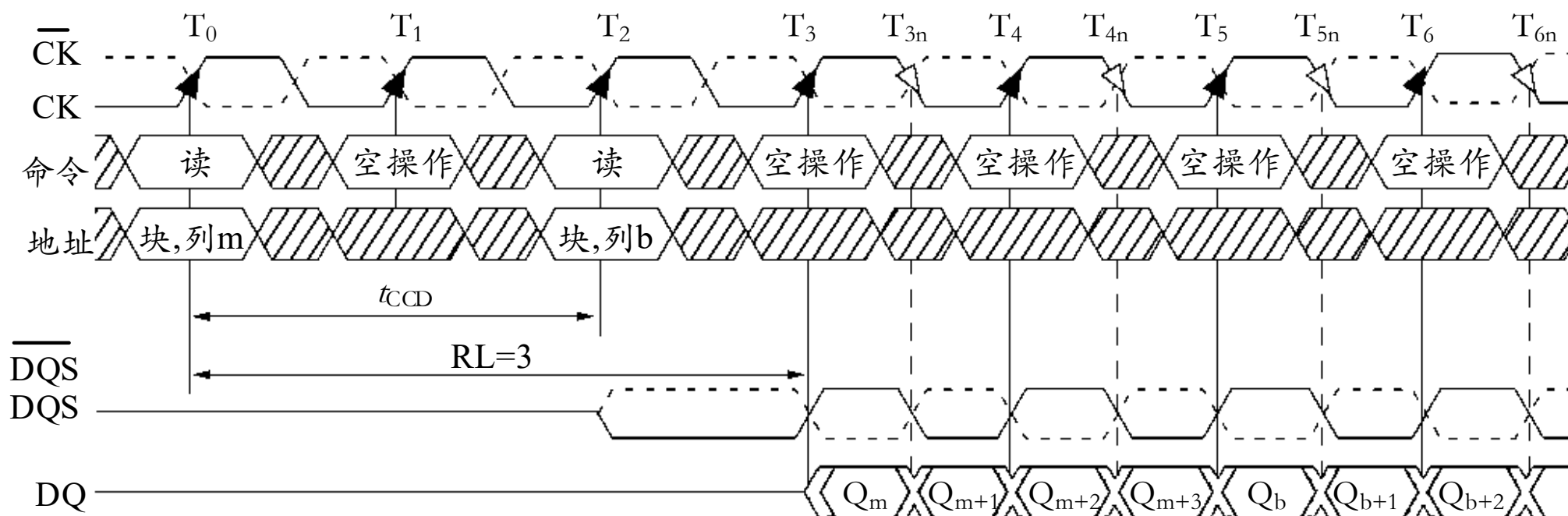
# DDR2 SDRAM存储芯片

ODT

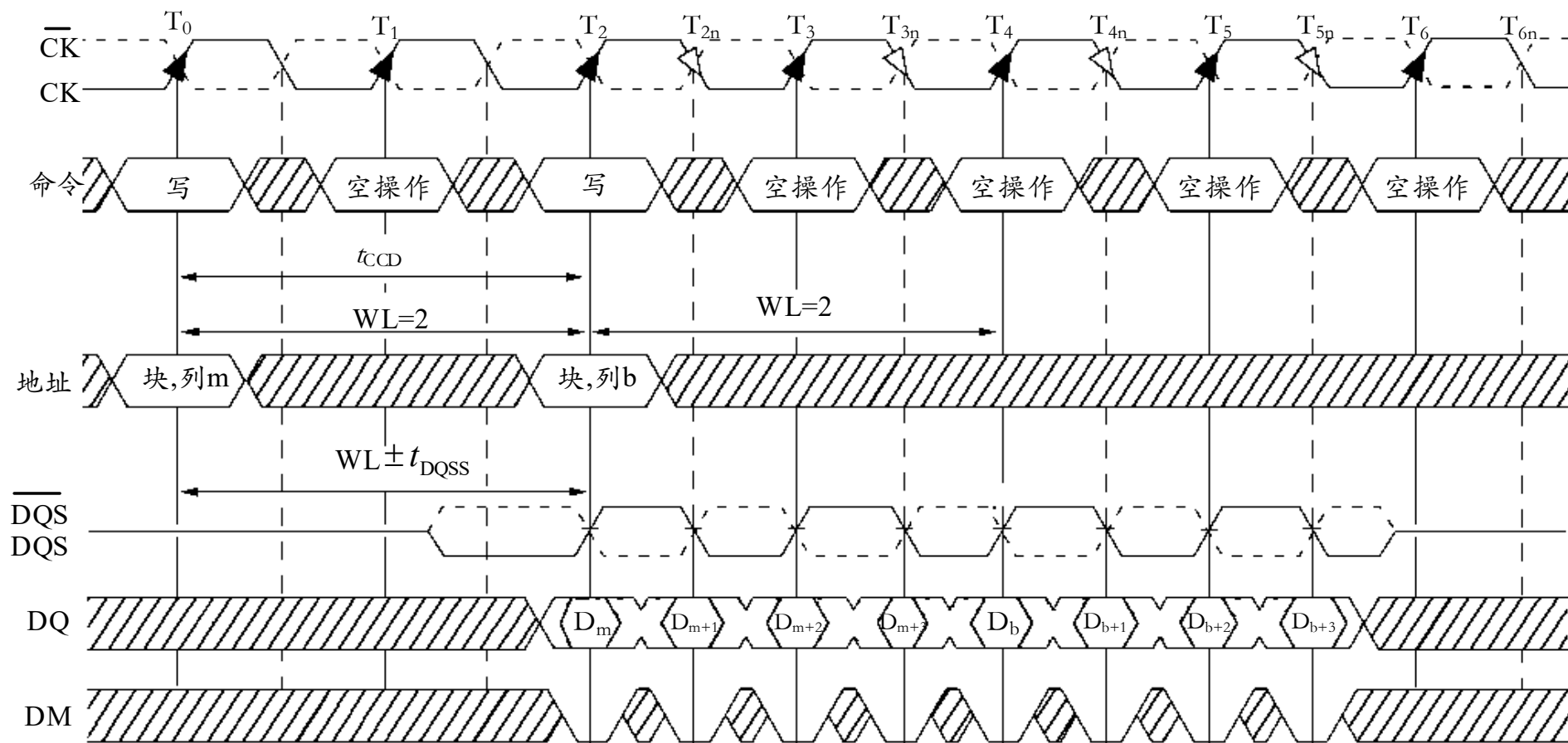


差分时钟

# DDR2 SDRAM 连续突发读时序



# DDR2 SDRAM 连续突发写时序



# 小结

- 常用存储芯片
  - 结构
  - 外部接口
  - 读写时序

下一讲：存储器接口设计