

微机原理与接口技术

IO接口总线控制逻辑

华中科技大学 左冬红



总线控制逻辑电路

由地址译码和控制执行逻辑组成，完成接口寻址和总线操作、定时控制等

地址总线

I/O端口映射到I/O接口空间（存储空间）、间接译码

数据总线

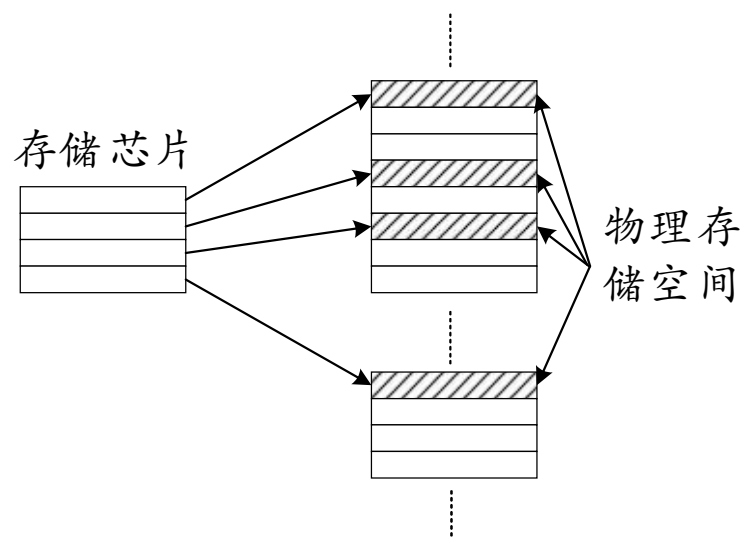
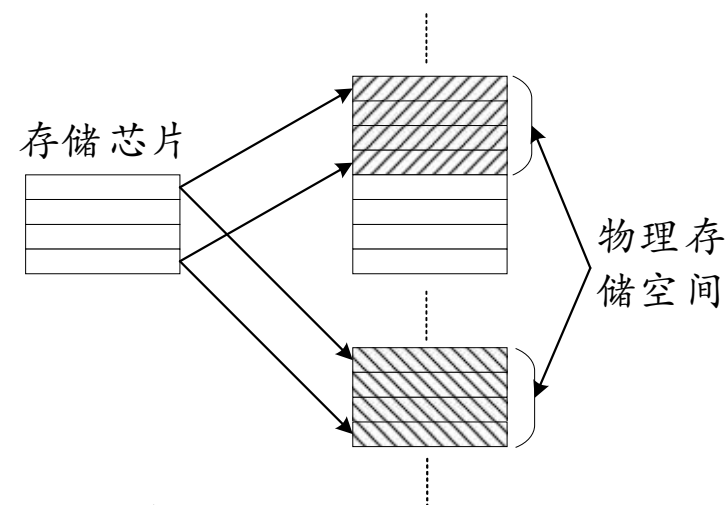
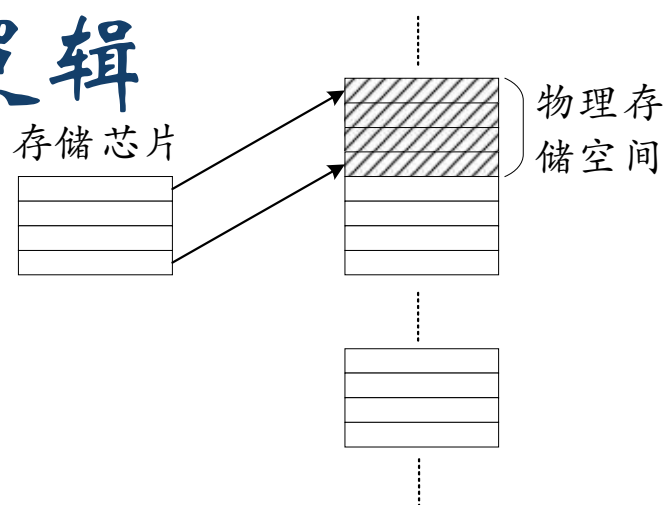
I/O接口数据线宽度与总线宽度匹配、多类型数据访问

控制总线

存储器映像\独立I/O寻址

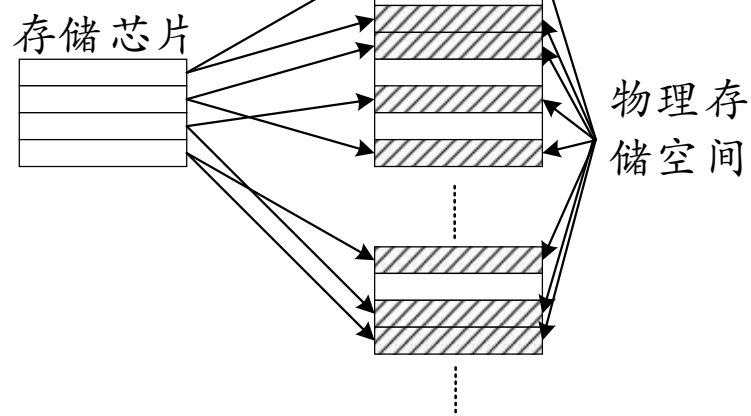
地址总线逻辑

都适应



逻辑存储空间

逻辑存储空间



逻辑存储空间

逻辑存储空间

IO端口数大于IO空间——间接端口译码

已知某计算机系统总线具有7位地址总线 A_{6-0} 、8位数据总线 D_{7-0} 以及独立的读写控制信号 WR 、 RD ，现需为该计算机系统扩展一片62256 SRAM存储芯片。试设计该存储芯片与计算机系统总线的接口电路。

7位地址总线，无法访问32K个存储单元

数据总线需分时传送两类信息：

8位数据总线 D_{7-0} 传输片内存储单元地址需两次总线操作

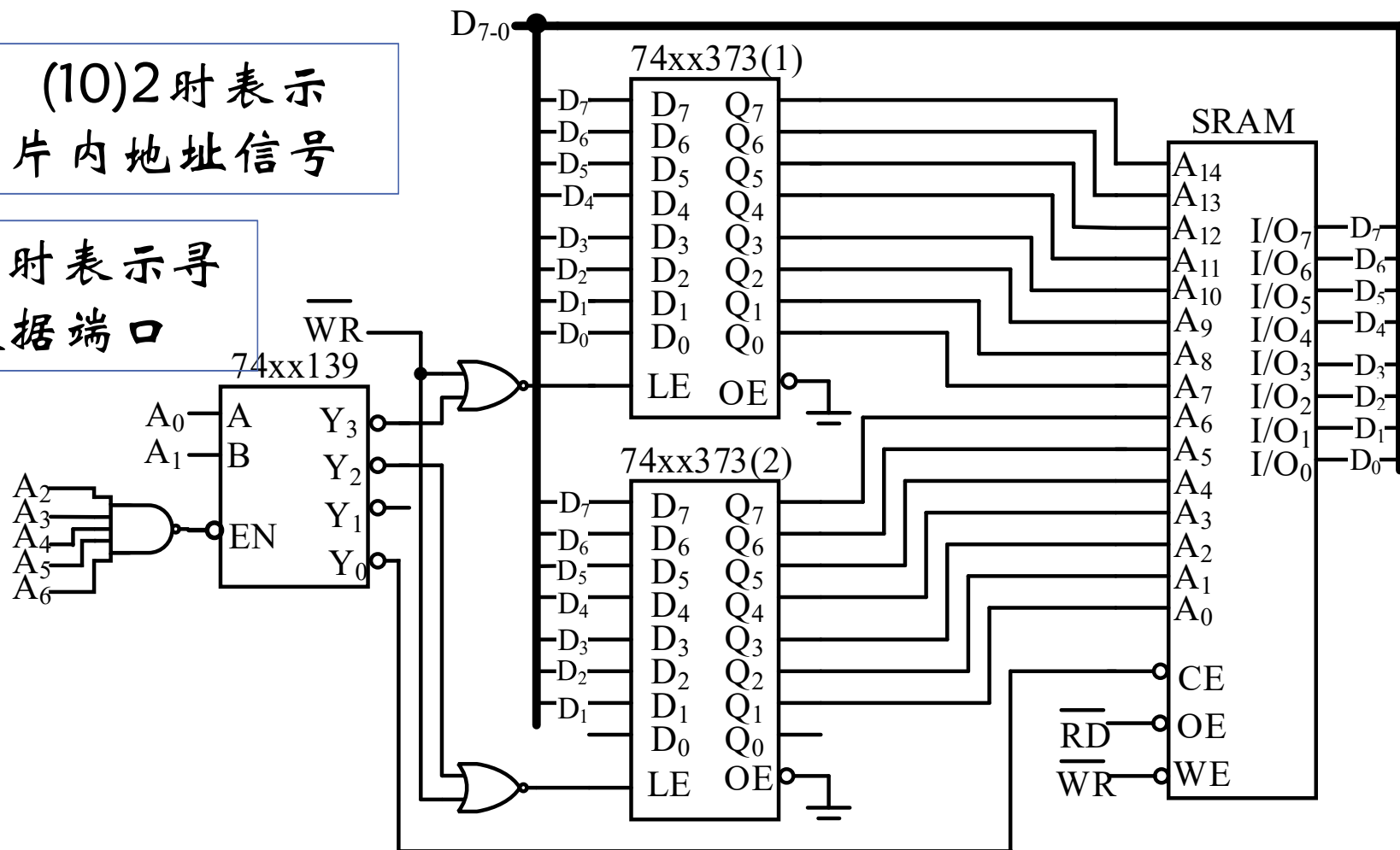
1) 寻址片内存储单元的地址信息；

2) 存储单元数据信息

I/O端口数大于I/O空间——间接端口译码

A1~0为(11)₂、(10)₂时表示
传输存储芯片片内地址信号

A1~0为(00)₂时表示寻
址存储芯片数据端口



数据总线

当数据总线宽度大于或等于设备数据线宽度时，可选取总线中与接口数据线同样宽度的连续多位数据与接口数据线对应连接即可

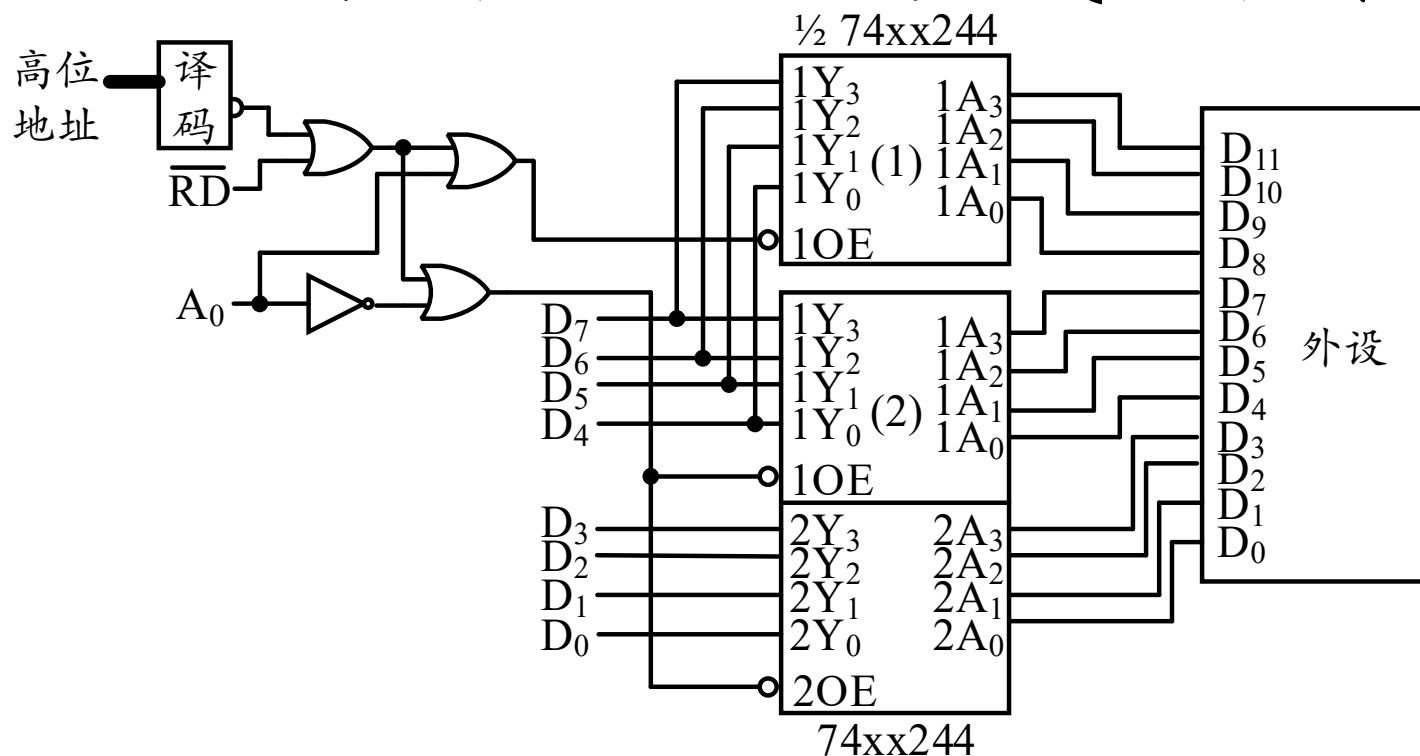
接口字节使能信号译码原理与存储器多类型数据访问译码原理相同。

若设备接口数据线宽度大于总线数据宽度，需采用不同端口传输设备的不同数据位

示例1

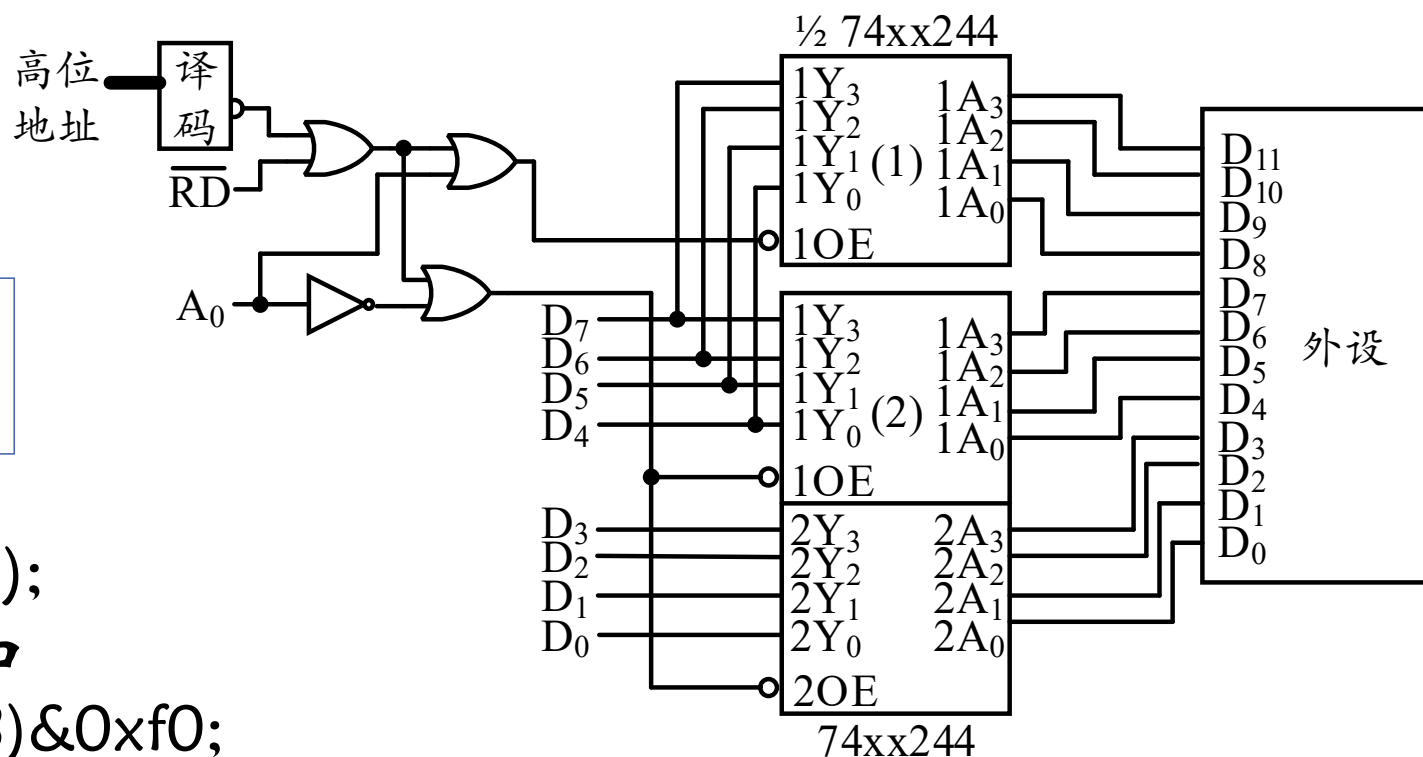
已知某计算机系统数据总线宽度仅为8位D7~0，外设具有12位数据输出D11~0。若需将外设数据通过该总线读入计算机系统，试设计接口电路，并基于Xilinx Standalone BSP 端口读写C语言函数编写程序段读入外设一个12位数据。

两个数据端口



示例1

假定地址为0x378或0x379



```
byte0=Xil_In8(0x379);
```

```
// 读地址0x379的端口
```

```
byte1= Xil_In8(0x378)&0xf0;
```

```
// 读地址0x378的端口且仅保留高4位D7~4
```

```
Peri_data = ((unsigned short)byte1<<4)|byte0;
```

```
//高4位左移4位与低8位合并为12位
```


示例2

已知某计算机系统数据总线宽度仅为8位D7~0，外设具有16位数据输入引脚D15~0。若计算机系统需向该外设写入16位数据，且这16位数据需同步到达外设数据输入引脚D15~0，试设计接口电路，并基于Xilinx Standalone BSP 端口读写C语言函数编写向外设写一个16位数据0x3456的程序段。

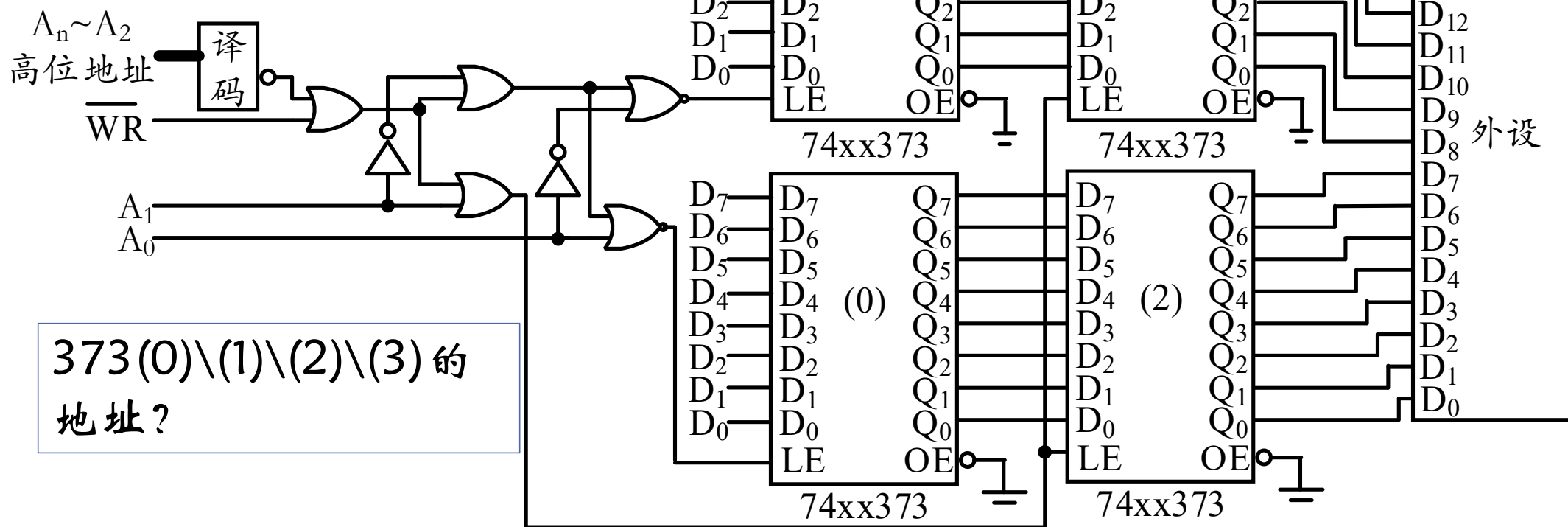
两次分别输出并锁存8位数据

第三次控制将锁存的16位数据同步输出

3个数据端口

示例2

若高位地址译码输出的有效地址范围为
 $0x378 \sim 0x37b$



示例2

373锁存器编号	高位地址 $A_n \sim A_2$	A_1	A_0	端口地址
(0)	$(0 \cdots 011011110)_2$	1	0	0x37a
(1)	$(0 \cdots 011011110)_2$	1	1	0x37b
(2)	$(0 \cdots 011011110)_2$	0	x	0x378或0x379
(3)	$(0 \cdots 011011110)_2$	0	x	0x378或0x379

```
unsigned char byte0,byte1;
unsigned short Peri_data=0x3456;
byte0=(unsigned char)Peri_data; // 获取低8位保存到byte0
byte1=(unsigned char)(Peri_data>>8); // 获取高8位保存到byte1
Xil_Out8(0x37a,byte0); // 使能74xx373(0)输出低8位数据并锁存
Xil_Out8(0x37b,byte1); // 使能74xx373(1)输出高8位数据并锁存
Xil_Out8(0x378,0x0); // 使能74xx373(2)、(3)
```

小结

- IO接口总线控制逻辑

- 基本原理与存储器接口一致

- 不同之处

- 存储芯片输入输出具有缓冲

- 存储芯片具有信息保持功能

- IO接口数据线连接到总线必须通过缓冲功能

- 总线信号到IO接口需由IO接口提供锁存功能

- IO接口可间接译码

- IO接口可数据线复用

下一讲：常见数字并行IO设备接口电路