

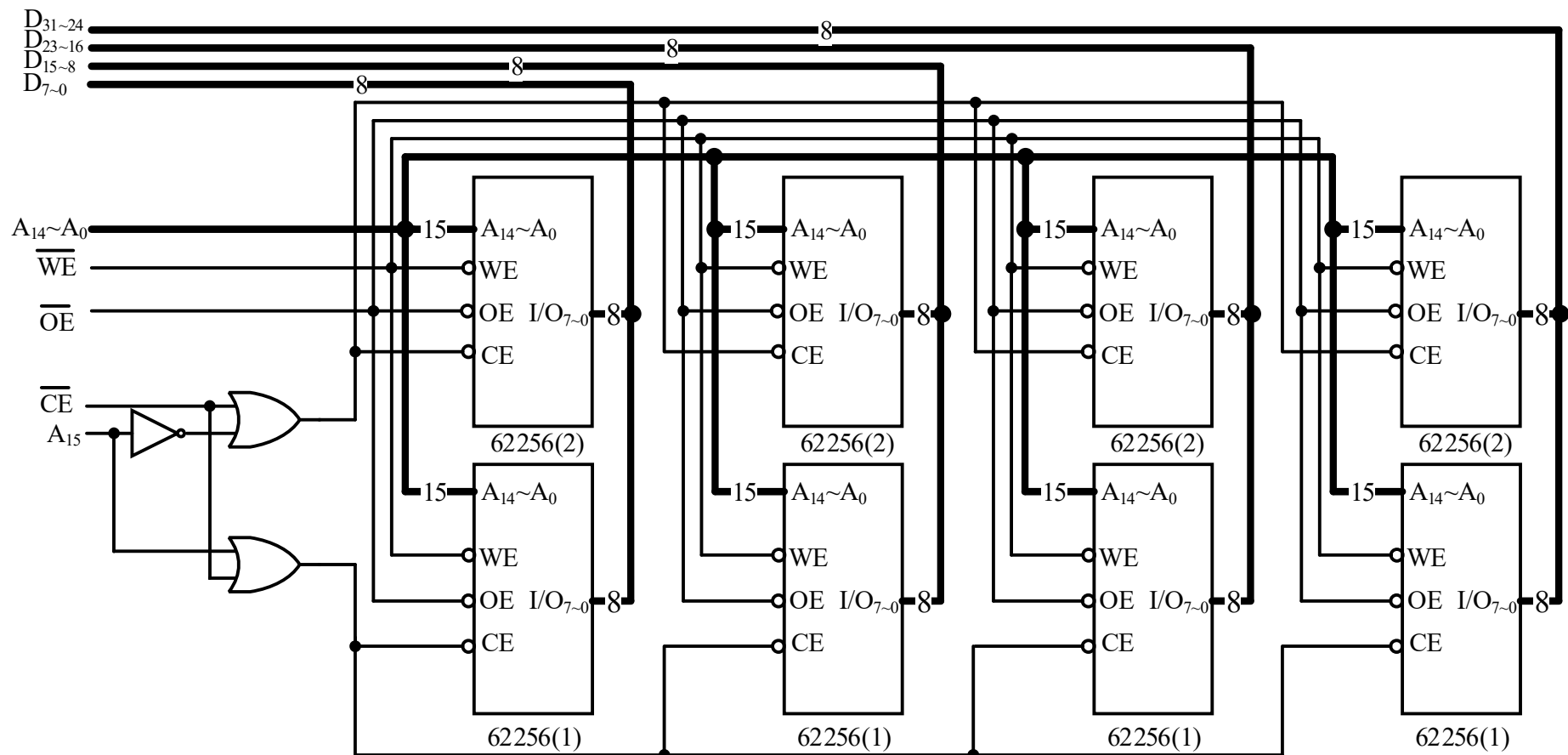
微机原理与接口技术

存储器组织结构

华中科技大学 左冬红



回顾



计算机系统多类型数据访问组织

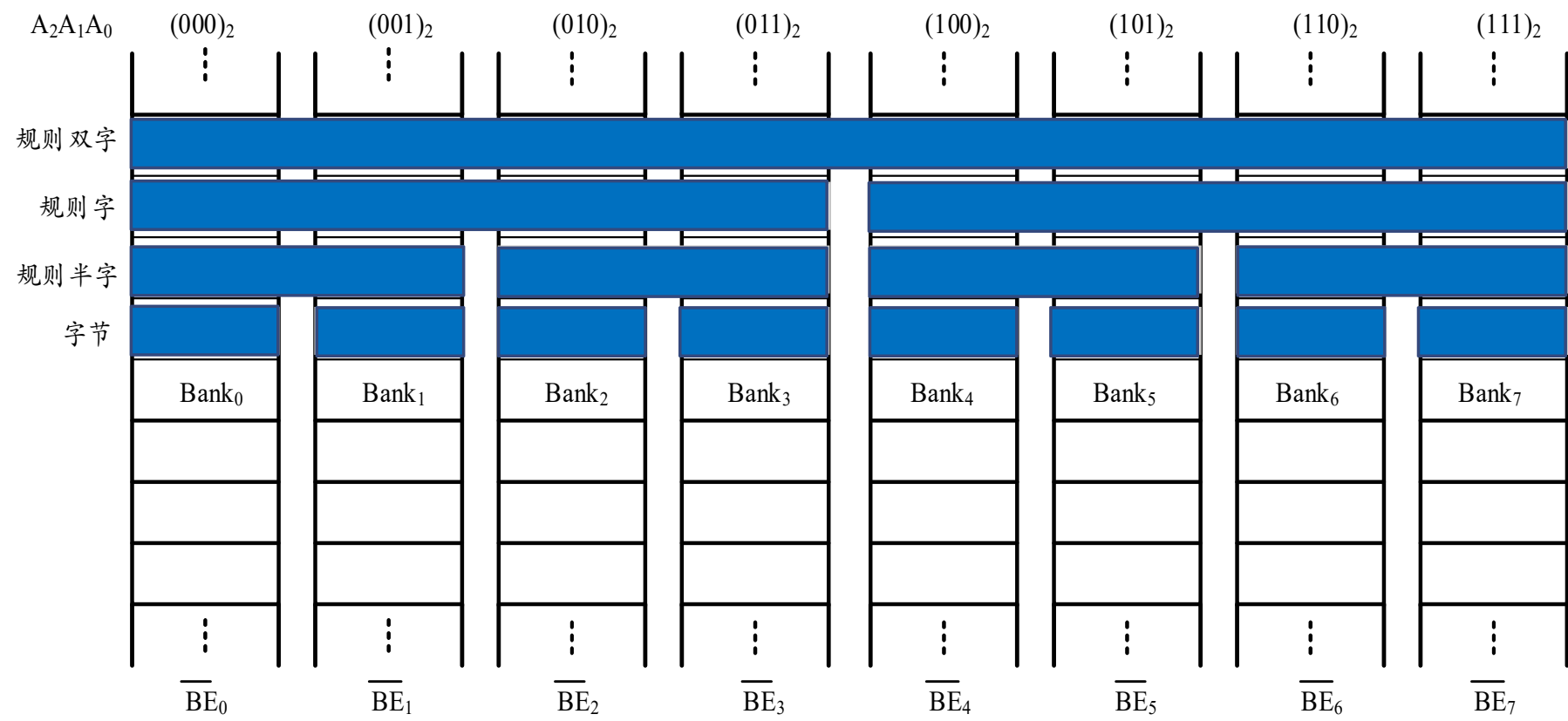
64位微处理器支持访问8位、16位、32位、64位等不同位宽数据

计算机系统存储器以字节为最小存储单元

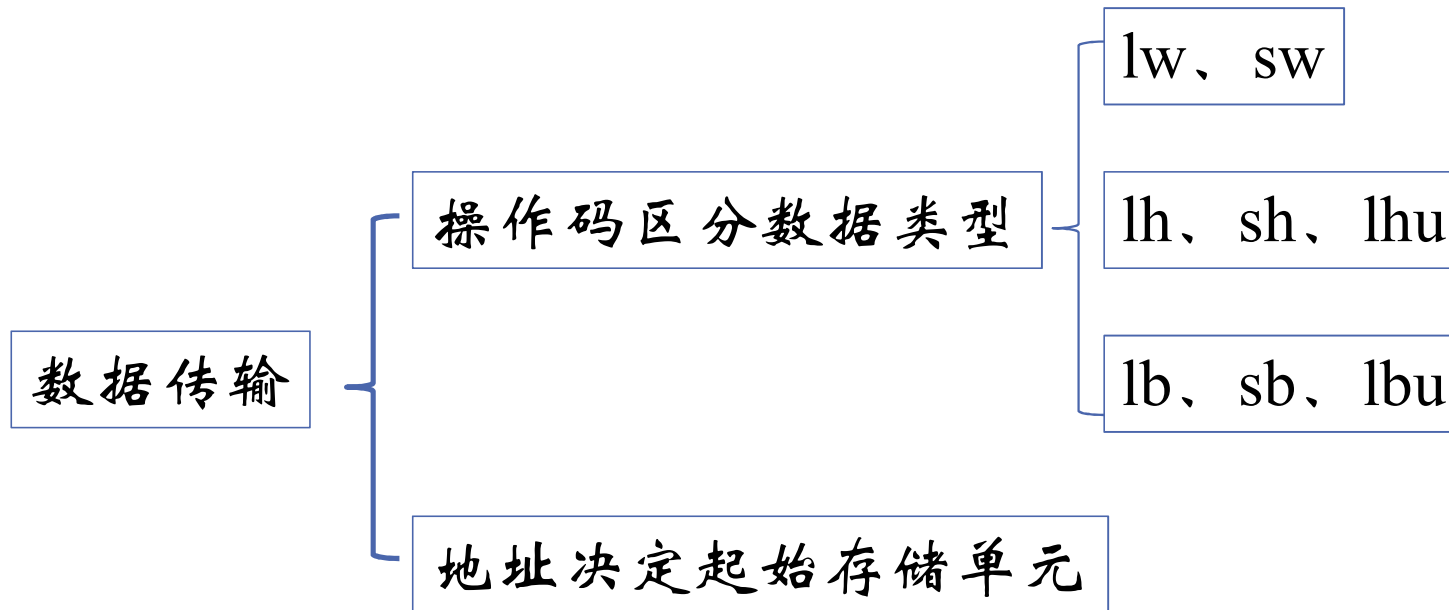
微处理器访问不同类型数据时，提供相应的控制信号
 $\overline{\text{BE}}$ (Byte Enable)

地址低三位 ($A_2A_1A_0$)	(000) ₂	(001) ₂	(010) ₂	(011) ₂	(100) ₂	(101) ₂	(110) ₂	(111) ₂
64位数据总线	$\overline{\text{BE}}_0$	$\overline{\text{BE}}_1$	$\overline{\text{BE}}_2$	$\overline{\text{BE}}_3$	$\overline{\text{BE}}_4$	$\overline{\text{BE}}_5$	$\overline{\text{BE}}_6$	$\overline{\text{BE}}_7$
32位数据总线	$\overline{\text{BE}}_0$	$\overline{\text{BE}}_1$	$\overline{\text{BE}}_2$	$\overline{\text{BE}}_3$	$\overline{\text{BE}}_0$	$\overline{\text{BE}}_1$	$\overline{\text{BE}}_2$	$\overline{\text{BE}}_3$
16位数据总线	$\overline{\text{BE}}_0$	$\overline{\text{BE}}_1$	$\overline{\text{BE}}_0$	$\overline{\text{BE}}_1$	$\overline{\text{BE}}_0$	$\overline{\text{BE}}_1$	$\overline{\text{BE}}_0$	$\overline{\text{BE}}_1$

存储器组织结构



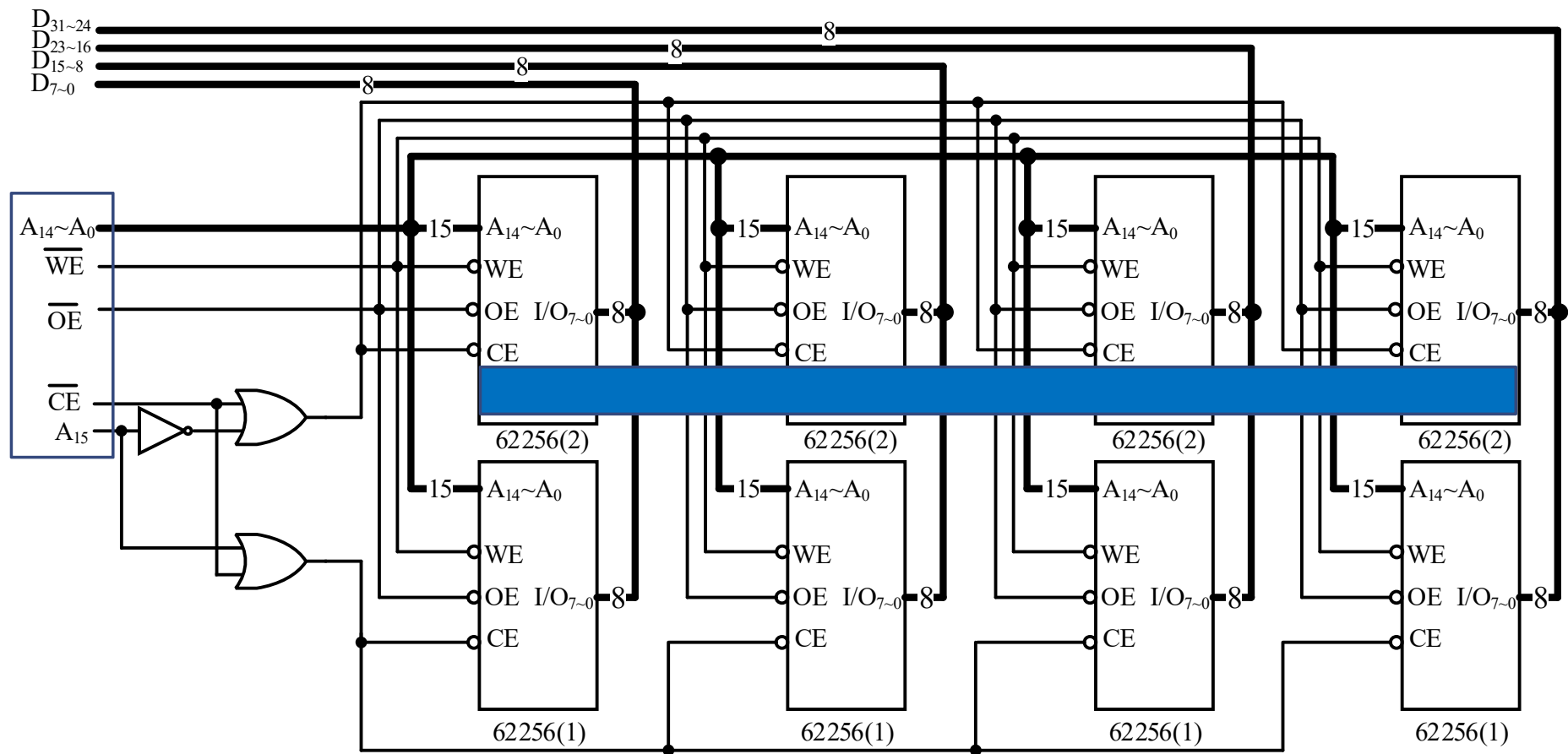
字节使能信号译码原理



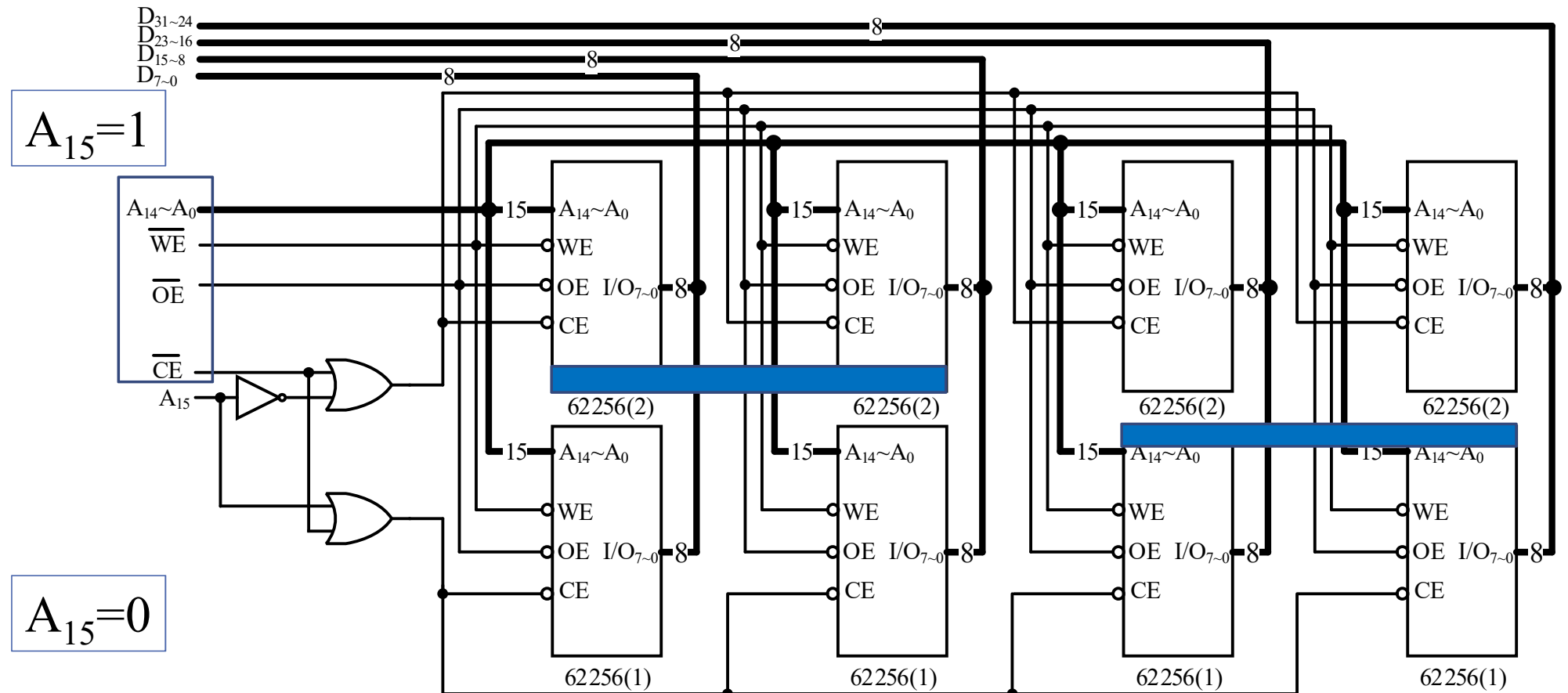
字节使能信号译码原理

	输入			输出			
指令	Op[5:0]	A ₁	A ₀	$\overline{\text{BE}}_0$	$\overline{\text{BE}}_1$	$\overline{\text{BE}}_2$	$\overline{\text{BE}}_3$
lw	(100011) ₂	x	x	0	0	0	0
sw	(101011) ₂						
lh	(100001) ₂	1	x	1	1	0	0
lhu	(100101) ₂						
sh	(101001) ₂						
lh	(100001) ₂	0	x	0	0	1	1
lhu	(100101) ₂						
sh	(101001) ₂						
lb	(100000) ₂	0	0	0	1	1	1
lbu	(100100) ₂						
sb	(101000) ₂						
lb	(100000) ₂	0	1	1	0	1	1
lbu	(100100) ₂						
sb	(101000) ₂						
lb	(100000) ₂	1	0	1	1	0	1
lbu	(100100) ₂						
sb	(101000) ₂						
lb	(100000) ₂	1	1	1	1	1	0
lbu	(100100) ₂						
sb	(101000) ₂						

边界对齐访问



非边界对齐访问



一条指令不能输出两个不同的地址

软件设计应用示例

```
struct foo {  
    char sm; /*1字节*/  
    short med; /*2字节*/  
    char sm1; /*1字节*/  
    int lrg; /*4字节*/  
}
```

```
struct foo {  
    char sm; /*1字节*/  
    char sm1; /*1字节*/  
    short med; /*2字节*/  
    int lrg; /*4字节*/  
}
```

边界对齐存储映像

偏移地址	0	1	2	3	4	5	6	7	8	9	10	11
0x8000	sm		med		sm1				lrg			

浪费存储空间

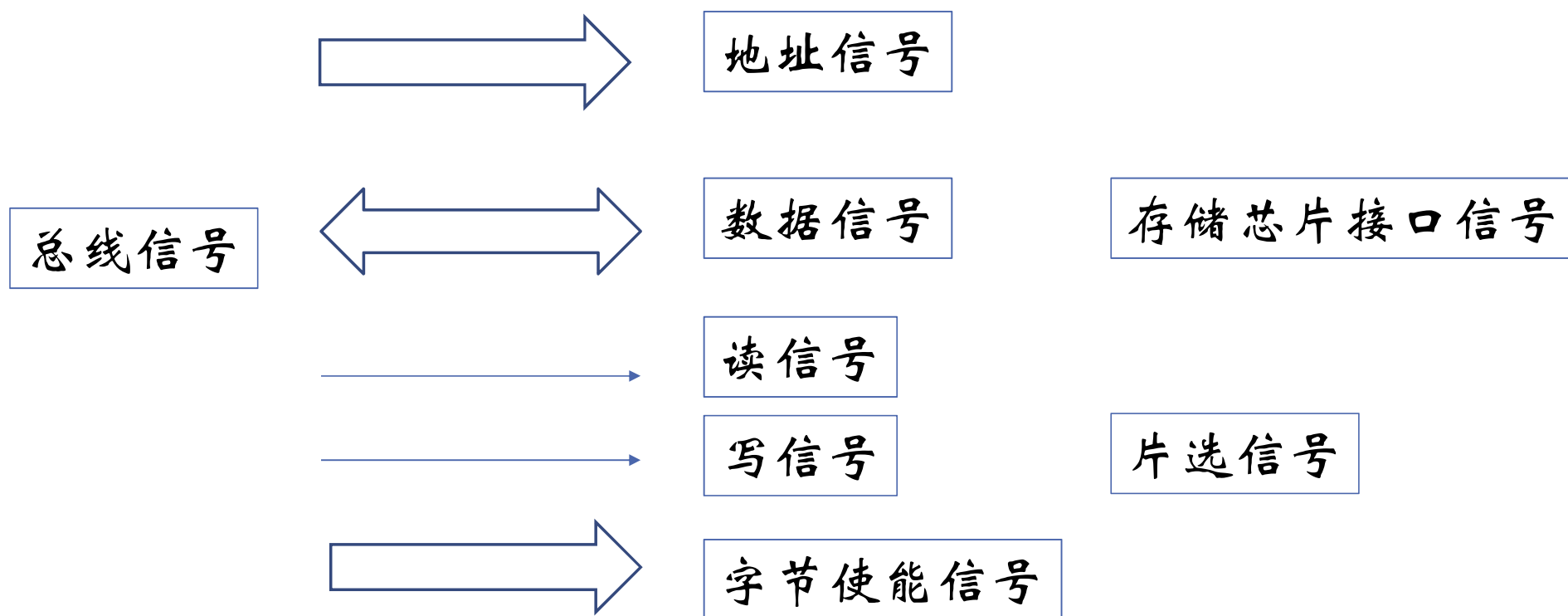
非边界对齐紧凑存储映像

偏移地址	0	1	2	3	4	5	6	7
0x8000	sm		med		sm1		lrg	

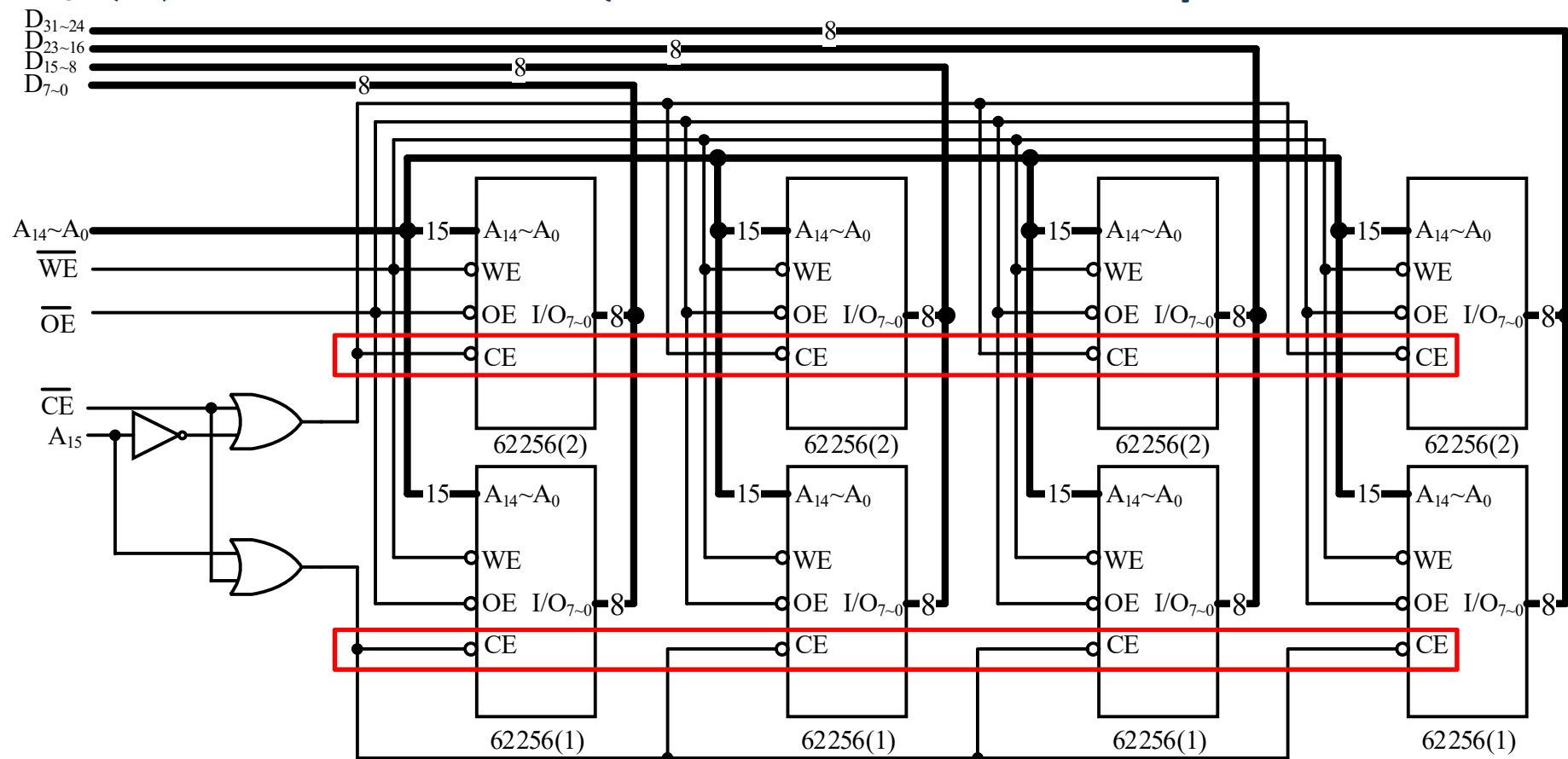
访问效率低

偏移地址	0	1	2	3	4	5	6	7
0x8000	sm	sm1	med		lrg			

多类型数据访问接口电路设计

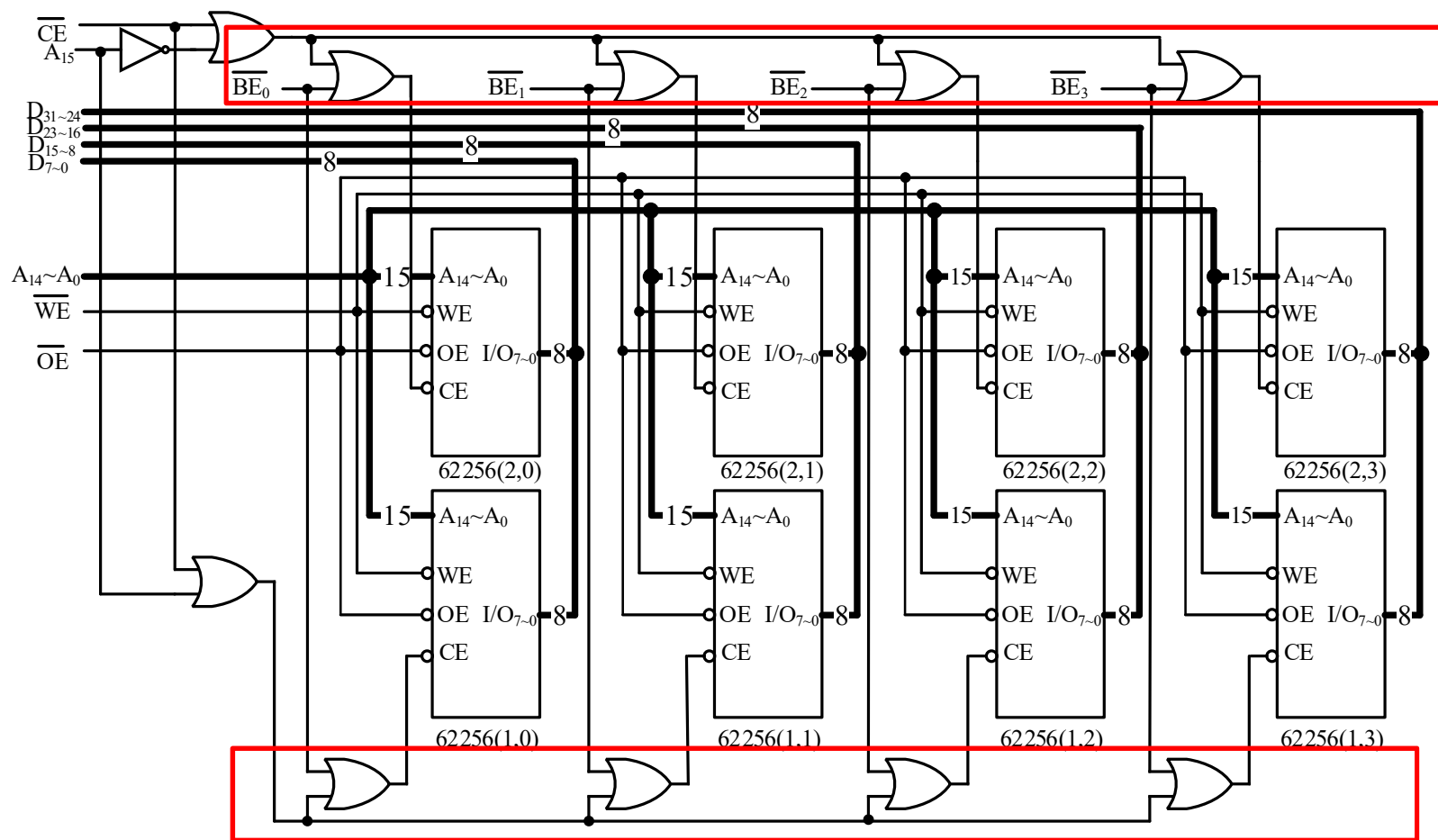


多类型数据访问接口电路设计



加入字节使能信号之后各芯片可独立控制

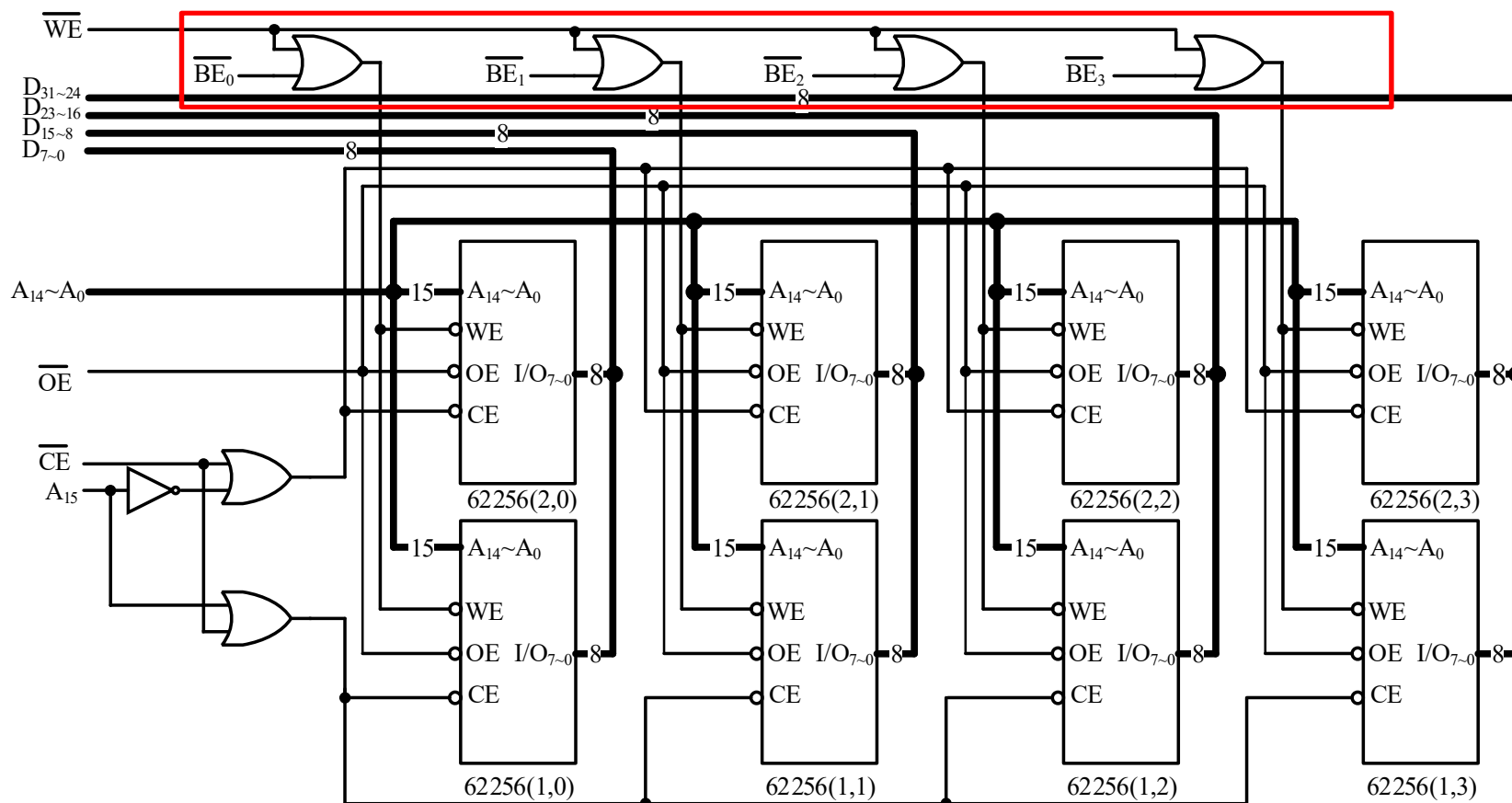
字节使能信号与片选信号译码



每组芯片都需要独立的译码电路

未选中芯片
低功耗

字节使能信号与写信号译码



整个存储器仅
一组译码电路

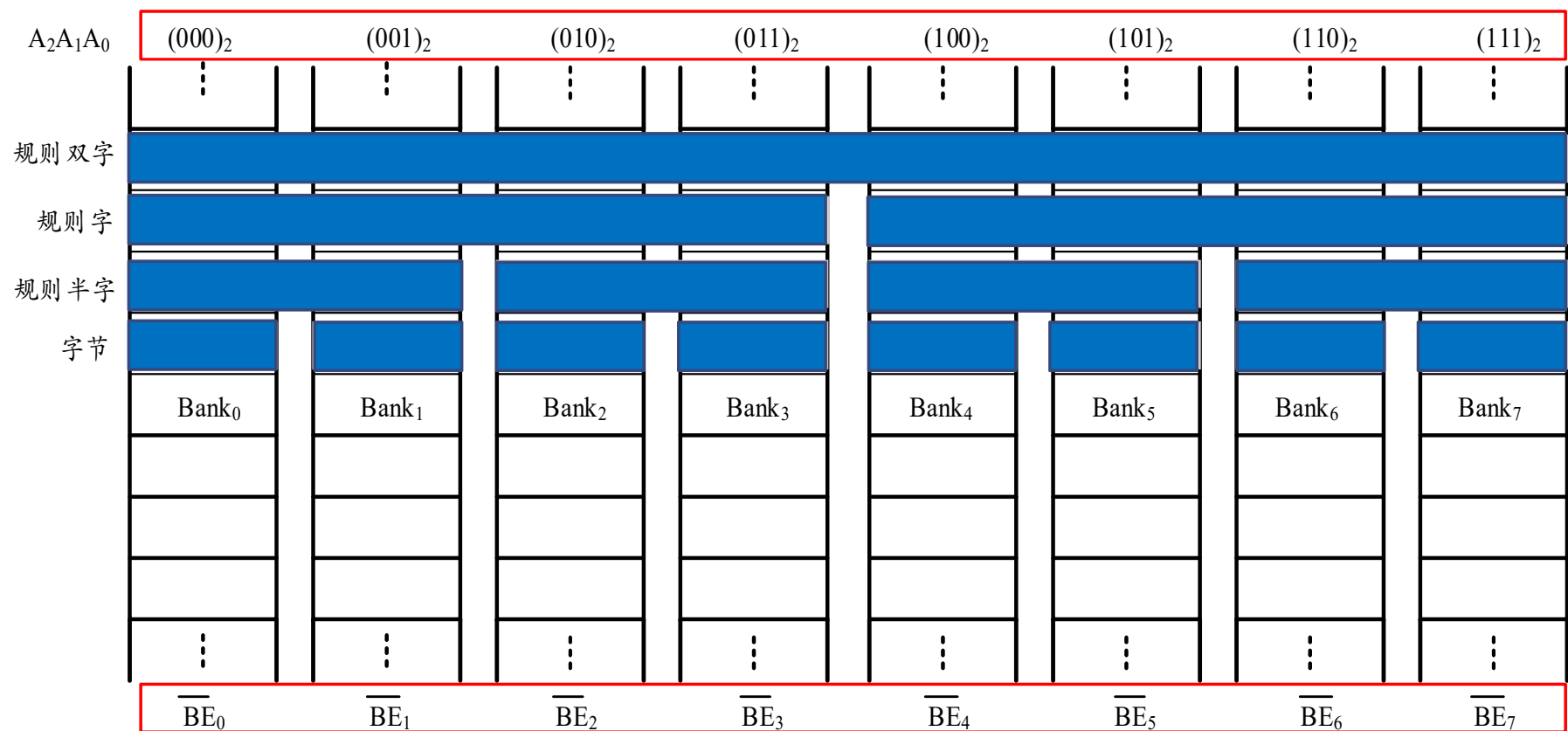
读操作时同组
芯片都工作

字节使能信号译码原理

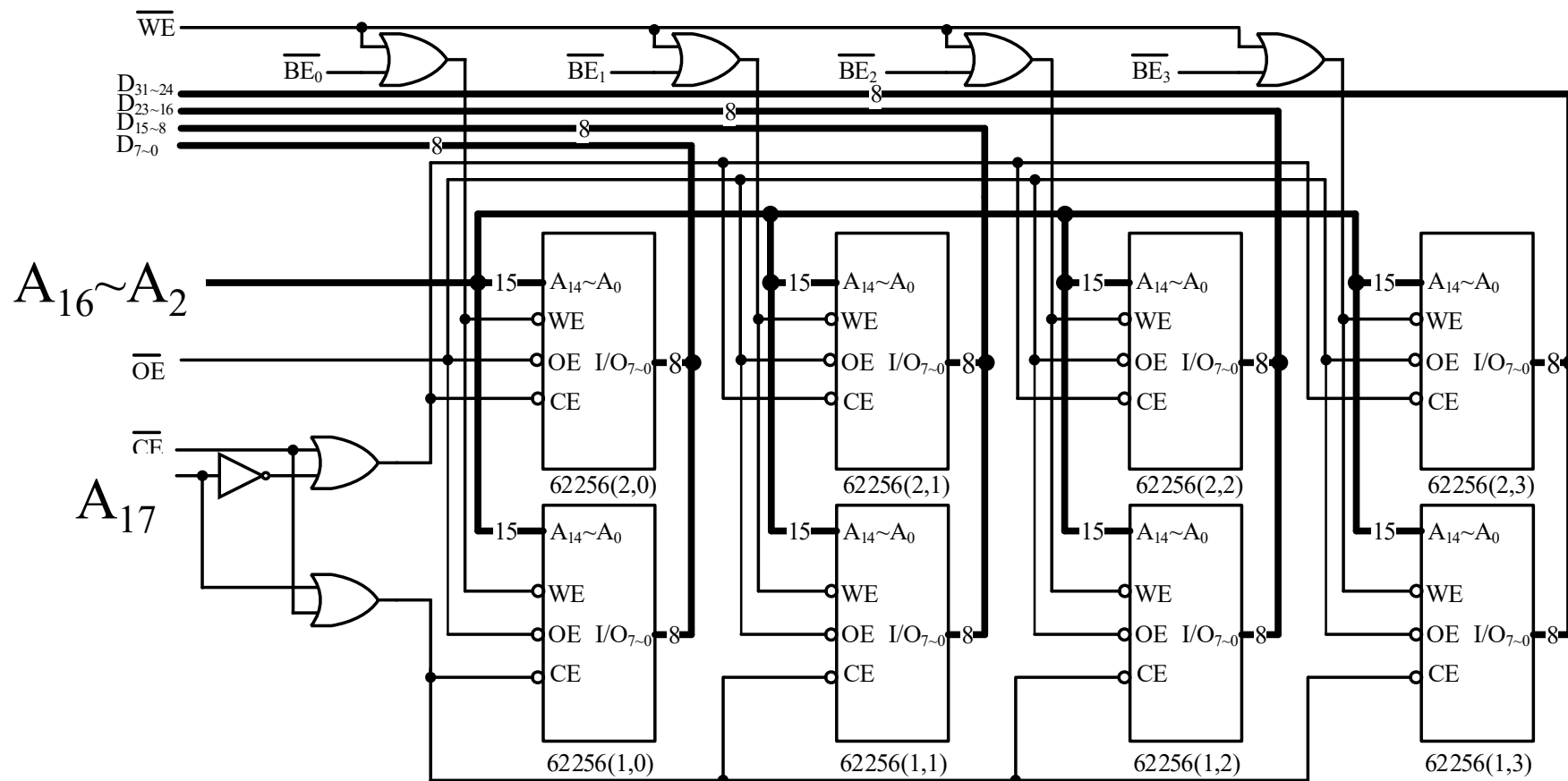
输入		输出					
指令	Op[5:0]	A ₁	A ₀	$\overline{\text{BE}}_0$	$\overline{\text{BE}}_1$	$\overline{\text{BE}}_2$	$\overline{\text{BE}}_3$
lw	(100011) ₂	x	x	0	0	0	0
sw	(101011) ₂						
lh	(100001) ₂	1	x	1	1	0	0
lhu	(100101) ₂						
sh	(101001) ₂						
lh	(100010) ₂	0	x	0	0	1	1
lhu	(100110) ₂						
sh	(101010) ₂						
lb	(100000) ₂	0	0	0	1	1	1
lbu	(100100) ₂						
sb	(101000) ₂						
lb	(100010) ₂	0	1	1	0	1	1
lbu	(100110) ₂						
sb	(101010) ₂						
lb	(100000) ₂	1	0	1	1	0	1
lbu	(100100) ₂						
sb	(101000) ₂						
lb	(100010) ₂	1	1	1	1	1	0
lbu	(100110) ₂						
sb	(101010) ₂						

字节使能信号对应不同的字节地址

存储器组织结构



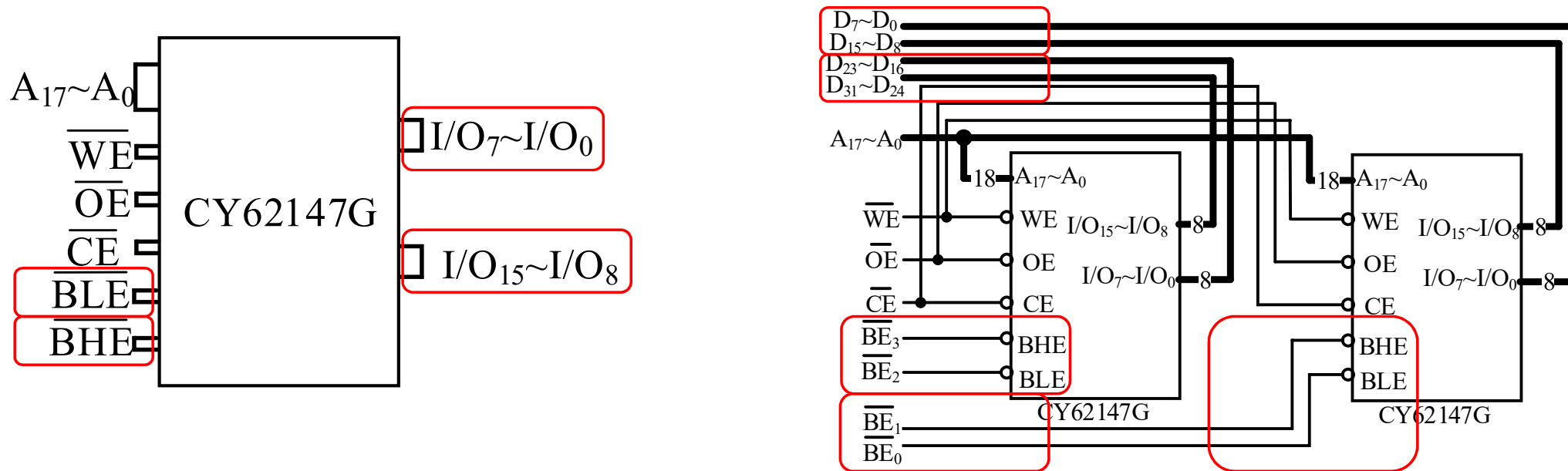
寻址单位为字节



字节使能信号个数 n 与低位地址偏移位数 m 关系： $m = \log_2 n$

示例

异步SRAM存储芯片CY62147G引脚结构如下图所示，它的容量为 $256K \times 16b$ 。若要求基于该存储芯片设计一个容量为 $256K \times 32b$ 的存储器，且要求支持字节、半字、字不同类型的数据访问，试设计该存储器的接口电路。



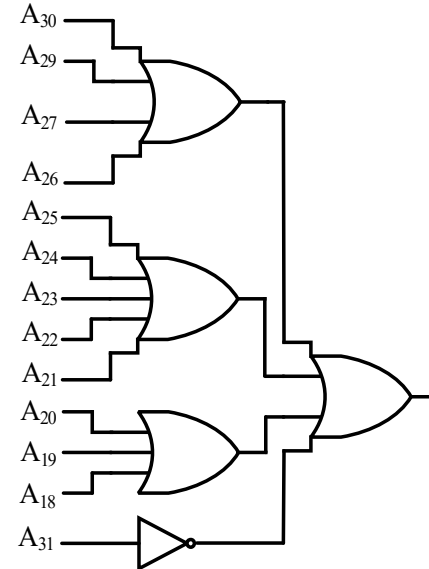
多字节数据空间映射示例

异步SRAM存储芯片62256设计一个 $64\text{K} \times 32\text{b}$ 的存储器，该存储器可支持8位、16位、32位不同位宽的数据访问，并要求映射到逻辑存储空间范围为 $0\text{x}00000000 \sim 0\text{xfffffff}$ 的计算机系统物理存储空间 $0\text{x}80000000 \sim 0\text{x}8003\text{ffff}$ ，试设计该存储器的接口电路。

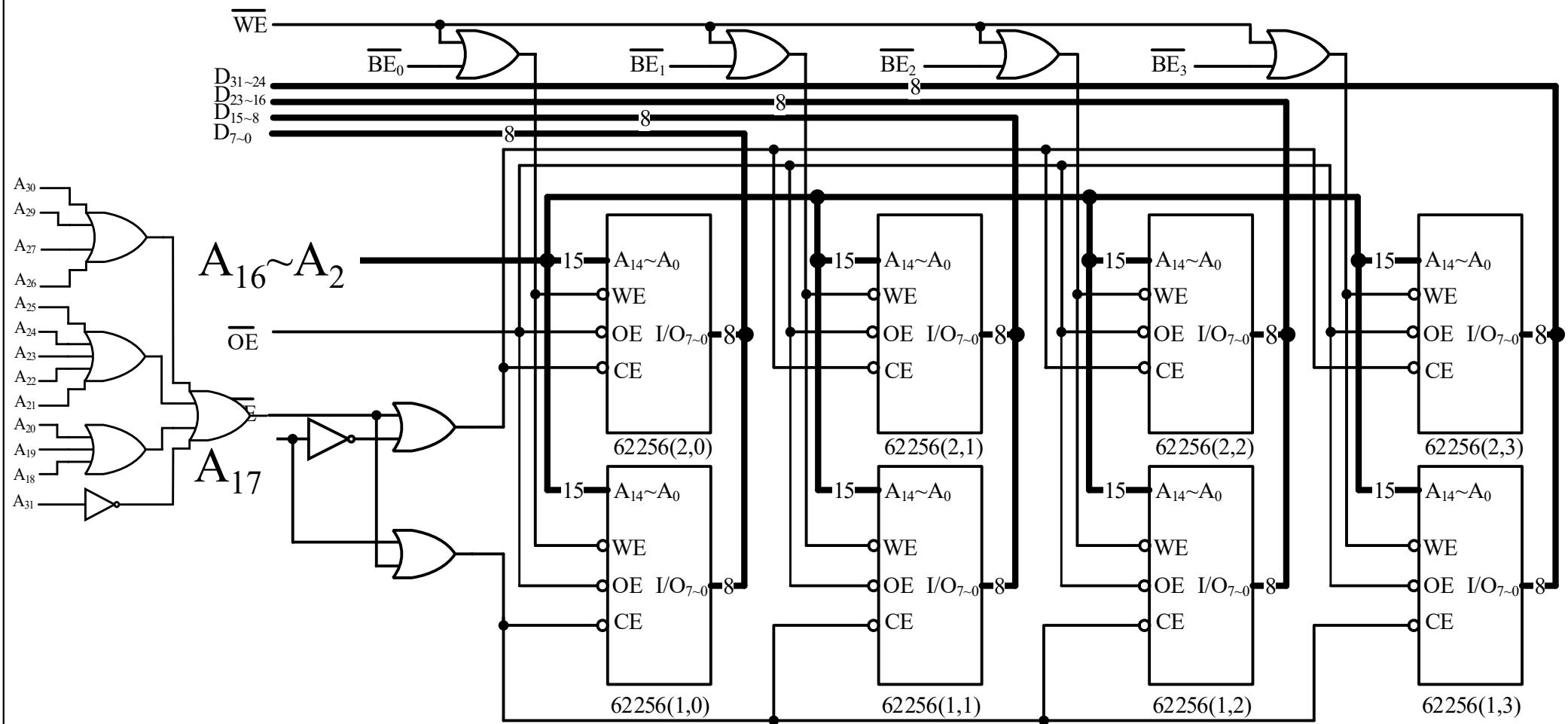
$64\text{K} \times 32\text{b} = 256\text{KB}$

存储器使用地址 $A_{17} \sim A_0$

剩余高位地址 $A_{31} \sim A_{18}$
固定为 $(1000\ 0000\ 0000\ 00)_2$



多字节数据空间映射示例



小结

- 存储器分块组织
- 多字节数据访问
 - 低位地址偏移