

电子线路设计、测试与实验 实验报告（五）

实验名称： 触发器与逻辑门

学院： 电子信息与通信学院

专业班级： 提高 2201 班

姓名： 王翎羽

学号： U202213806

目录

一、 实验名称.....	3
二、 实验目的.....	3
三、 实验元器件	3
四、 实验任务.....	3
1. 功能要求	3
2. 已知条件	3
3. 实验具体要求及注意事项.....	3
4. 测量及验收内容.....	4
五、 实验原理及参考电路	4
1. OC 门电路	4
2. 流水灯电路.....	4
3. 器件使用规则	5
(1) TTL 器件使用规则	5
(2) CMOS 器件主要参数和使用规则	6
4. 测量技巧	6
六、 实验过程.....	6
1. 计算 R_L 、 R_D	7
2. v_i 、 v_o 、 v_{o1} 、 v_{o2} 的波形	7
3. 用 Y3 作为触发信源，画出输出波形	10
七、 实验小结.....	12

第五次实验：逻辑门和触发器

一、实验名称

逻辑门和触发器

二、实验目的

1. 掌握 OC 门电路设计测试方法;
2. 掌握用触发器设计实现时序逻辑电路 (计数器);
3. 掌握译码器的设计实现方法;
4. 掌握逻辑电路的调试和测试方法。

三、实验元器件

名称	型号 (参数)	数量
数字集成电路	74LS03	1
	74HC00	2
	74HC74	1
	74HC10	2
电阻	510 Ω	1
	1K Ω	2
LED	/	5

四、实验任务

OC 门实验和流水灯设计

1. 功能要求

1. OC 门任务 7 电路功能
2. 流水灯电路功能
3. 流水灯电路 1kHz 时钟脉冲时各输出波形 (特别是如何观测相位关系)

2. 已知条件

对于流水灯, 须用触发器设计一个 4 进制计数器, 再用与非门设计 2-4 线译码器, 使四个发光管仅有一个亮灯且轮流亮灯。

3. 实验具体要求及注意事项

5. 各单元电路的电源要求连在一起;
6. 布局、布线要规范。要求: 电源线用红色线, 地线用黑色, 信号线用其它颜色。
7. 输入信号用正方波。
8. 用示波器观察波形时, 用 DC 耦合输入方式。
9. 画输入、输出波形时, 要求上、下排列。
10. 实验结果的记录要求规范。

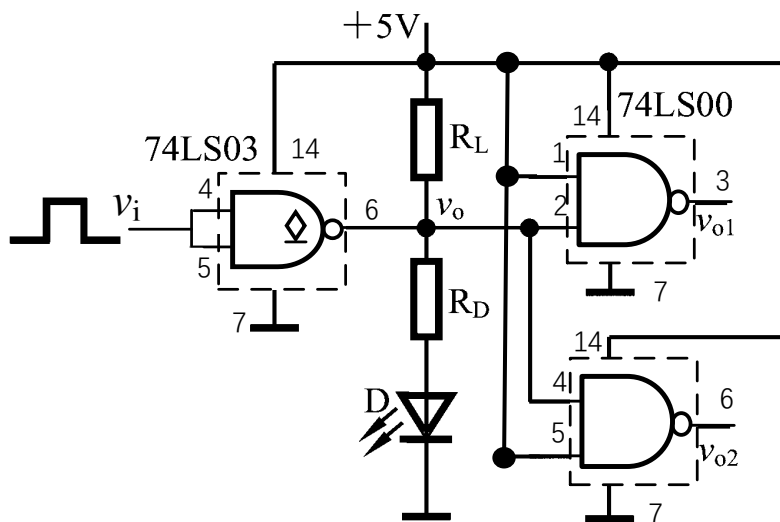
4. 测量及验收内容

11. 计算 R_L 、 R_D ;
12. 用坐标纸画出 v_i 、 v_o 、 v_{o1} 、 v_{o2} 的波形并标出 V_{OH} 、 V_{OL} 的值;
13. 画出逻辑电路图;
14. 实验现象及测试结果记入自拟表格中。
15. 将电路 CP 改为 1kHz 输入, 示波器用直流耦合输入方式, 用 Y3 作为触发信源, 用坐标纸画出 $EN=0$ 时 CP、Q1、Q0 和译码器输出波形, 注意波形的时序关系, 并总结观察多个相关信号时序关系的方法。

五、实验原理及参考电路

1. OC 门电路

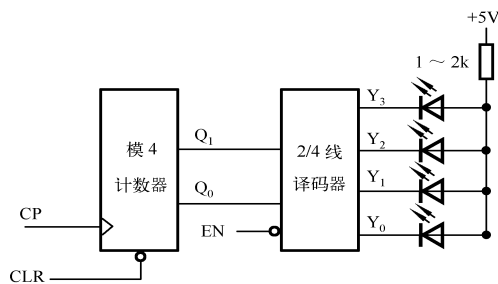
因 OC 门输出端是悬空的, 使用时一定要在输出端与电源之间接一电阻 R_L 。



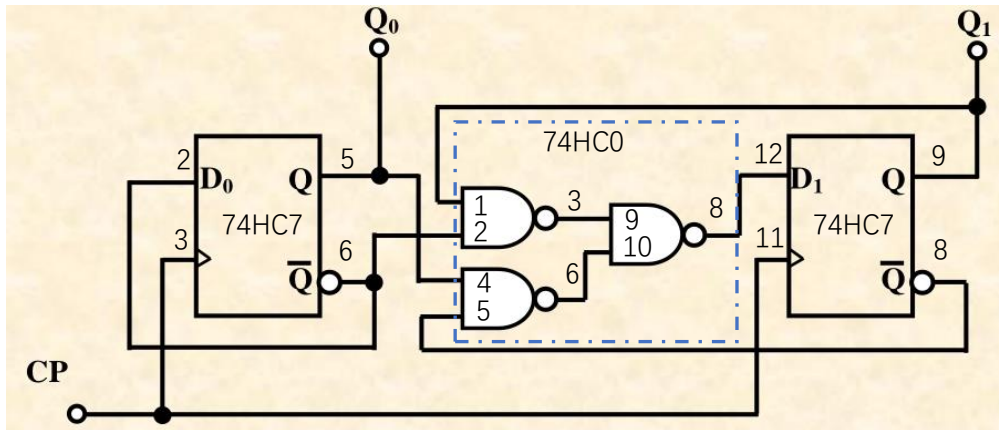
$$R_{L\max} = \frac{V_{CC} - V_{OH\min}}{nI_{OH} + m'I_{IH}} \quad R_{L\min} = \frac{V_{CC} - V_{OL\max}}{I_{OL} - mI_{IL}}$$

2. 流水灯电路

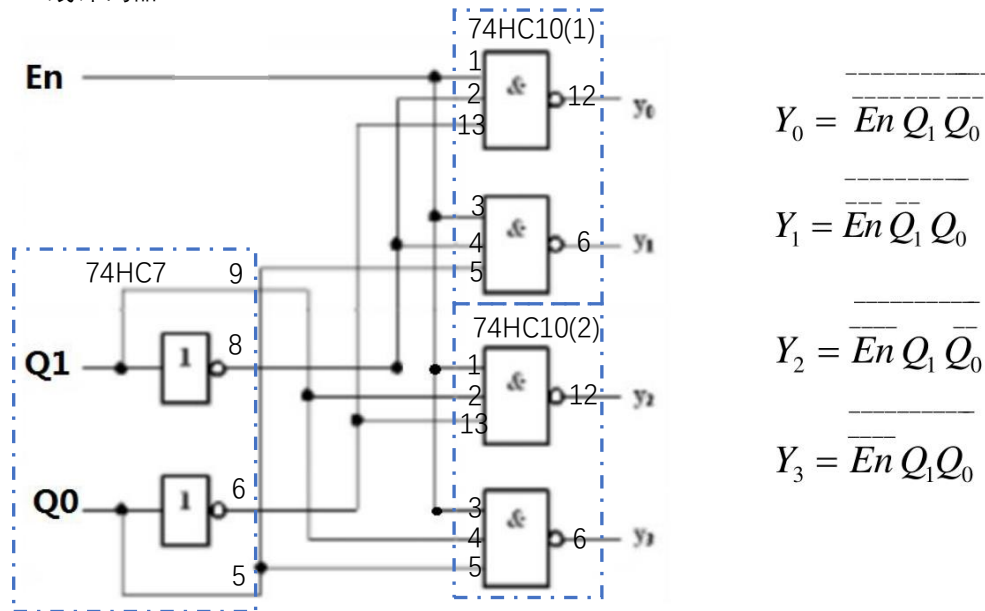
用 D 触发器设计实现模 4 计数器
用与非门设计实现 2/4 线译码器



其中模四计数器:



2/4 线译码器



3. 器件使用规则

(1) TTL 器件使用规则

1. 电源电压+VCC：只允许在+5V±5%范围内，超过该范围可能会损坏器件或使逻辑功能混乱。
2. 电源滤波：TTL 器件的高速切换，会产生电流跳变，其幅度约 4mA~5mA。该电流在公共走线上的压降会引起噪声干扰，因此，要尽量缩短地线以减小干扰。可在电源端并接一个 100uF 的电容器作为低频滤波及 1 个 0.01uF-0.1uF 的电容器作为高频滤波。
3. 输出端的连接：不允许输出端直接接+5V 或接地。除 OC 门和三态(TS)门外，其它门电路的输出端不允许并联使用，否则，会引起逻辑混乱或损坏器件。
4. 输入端的连接：输入端串入一只 1kΩ~10kΩ 电阻与电源连接或直接接电源电压 +VCC 来获得高电平输入。直接接地为低电平输入。或门、或非门等 TTL 电路的多余的输入端不能悬空，只能接地；与门、与非门等 TTL 电路的多余输入端可

以悬空(相当于接高电平), 但易受到外界干扰, 可将它们接+Vcc 或与其它输入端并联使用, 输入端并联时, 从信号获取的电流将增加。

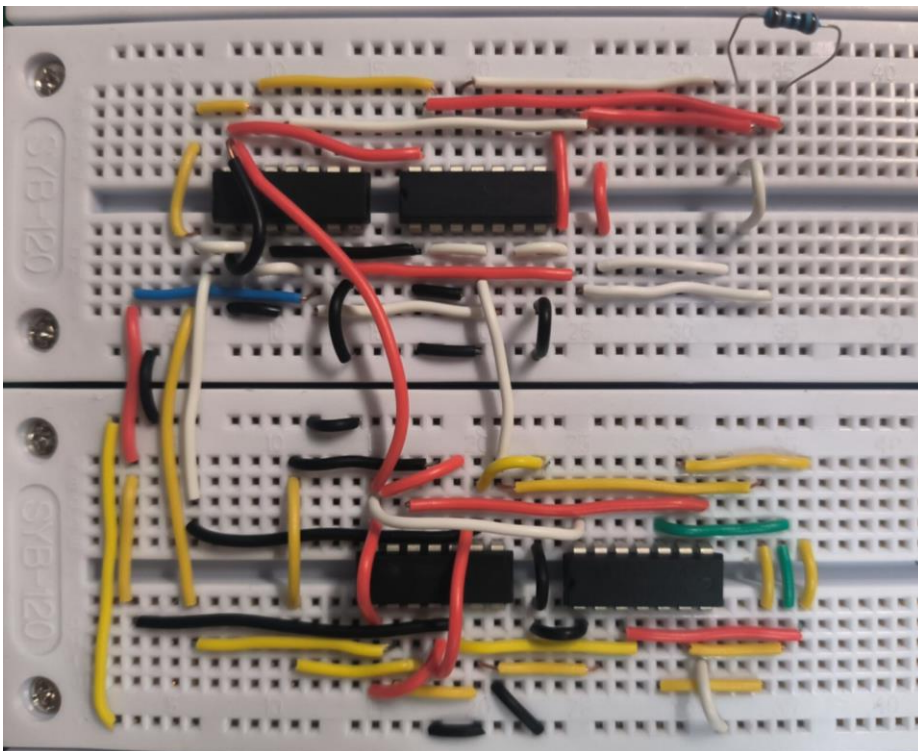
(2) CMOS 器件主要参数和使用规则

5. 平均传输延迟时间 t_{pd} : CMOS 电路的平均传输延迟时间比 TTL 电路的长得多, 通常 $t_{pd} \sim 200\text{ns}$ 。目前 74HC 系列与 TTL 基本相当
6. 直流噪声容限 V_{NH} 和 V_{NL} : CMOS 器件的噪声容限通常以电源电压+VDD 的 30% 来估算。当+VDD=5V 时, $V_{NH} \approx V_{NL} = 1.5\text{V}$, 可见 CMOS 器件的噪声容限比 TTL 电路的要大得多, 因此, 抗干扰能力也强得多。提高电源电压+ VDD 是提高 CMOS 器件抗干扰能力的有效措施。
7. 电源电压+VDD: 电源电压不能接反, 规定+VDD 接电源正极, VSS 接电源负极(通常接地)。
8. 输出端的连接: 输出端不允许直接接+VDD 或地, 除三态门外, 不允许两个器件的输出端连接使用。
9. 输入端的连接: 输入信号 V_i 应为 $V_{SS} \leq V_i \leq V_{DD}$, 超出该范围会损坏器件内部的保护二极管或绝缘栅极, 可在输入端串接一只限流电阻(10~100)k Ω ; 多余的输入端不能悬空, 应按逻辑要求直接接 VDD 或 VSS (地); 工作速度不高时, 允许输入端并联使用。

4. 测量技巧

在选定频率最低的波形作为参考后, 可以固定参考波形为一个通道, 分别测量其他波形, 也可以将参考波形接入外触发, 一次可以测量两个波形。

六、实验过程



其中红线多代表供电, 黑线多代表地线。

1. 计算 R_L 、 R_D

$$R_d = \frac{V_{OH\min} - V_F}{I_F} = \frac{(2.4 - 1.5)V}{2mA} = 450\Omega$$

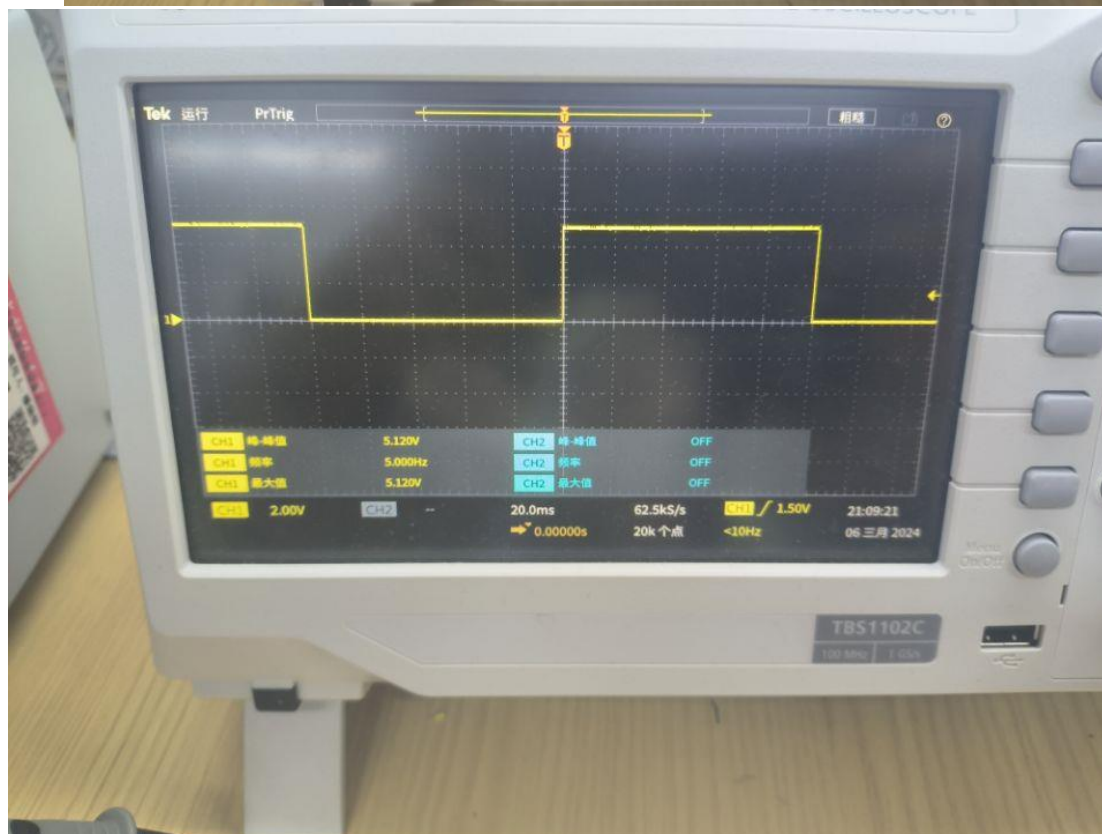
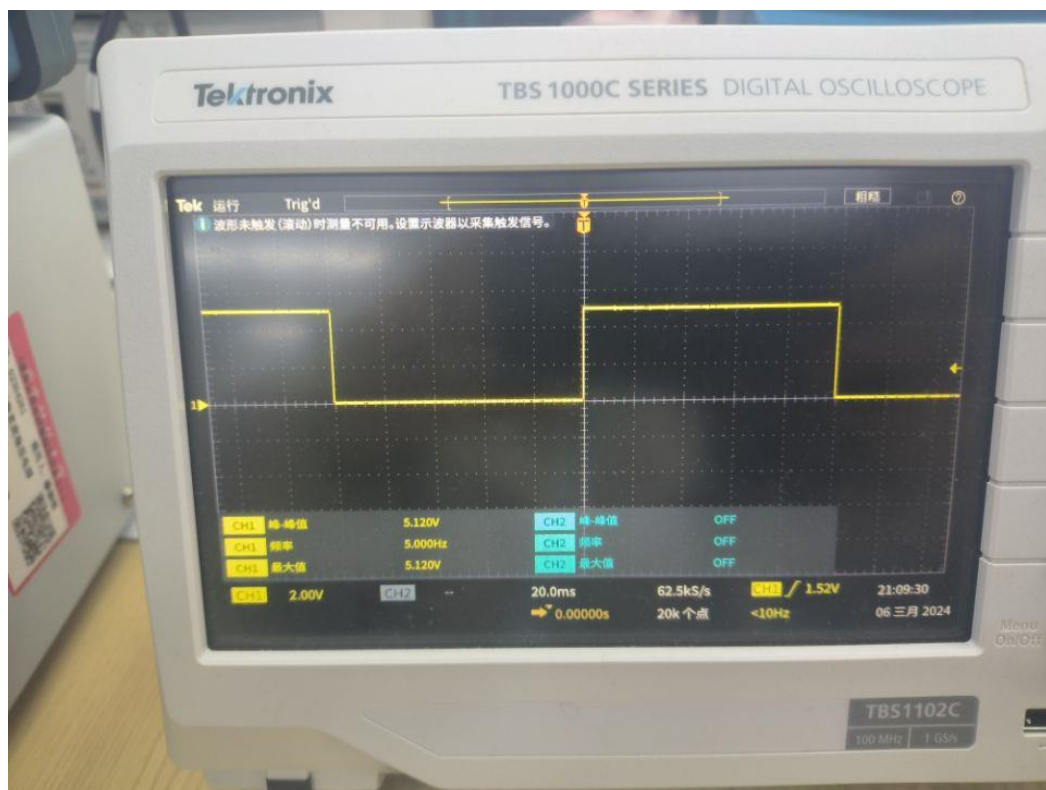
$$R_{L\max} = \frac{V_{CC} - V_{OH\min}}{nI_{OH} + mI_{IH}} = \frac{(5 - 2.4)V}{(1 \times 100 + 2 \times 50)\mu A} = 1.2k\Omega$$

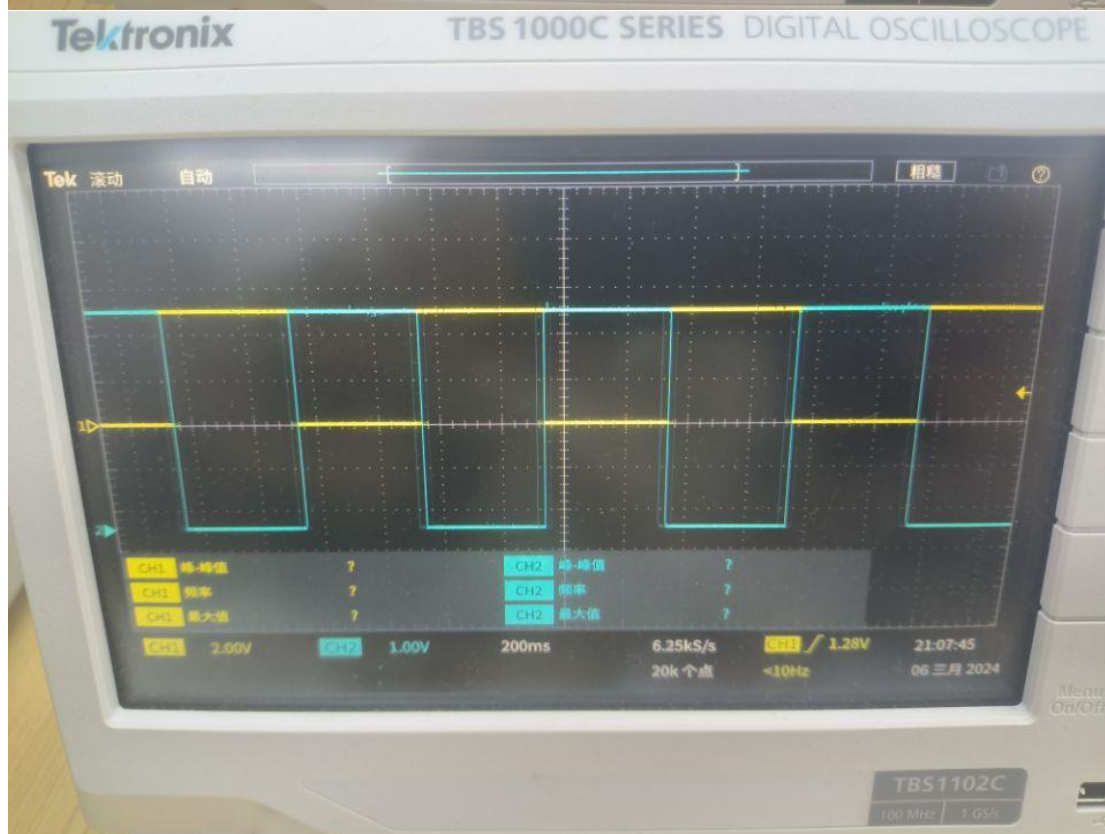
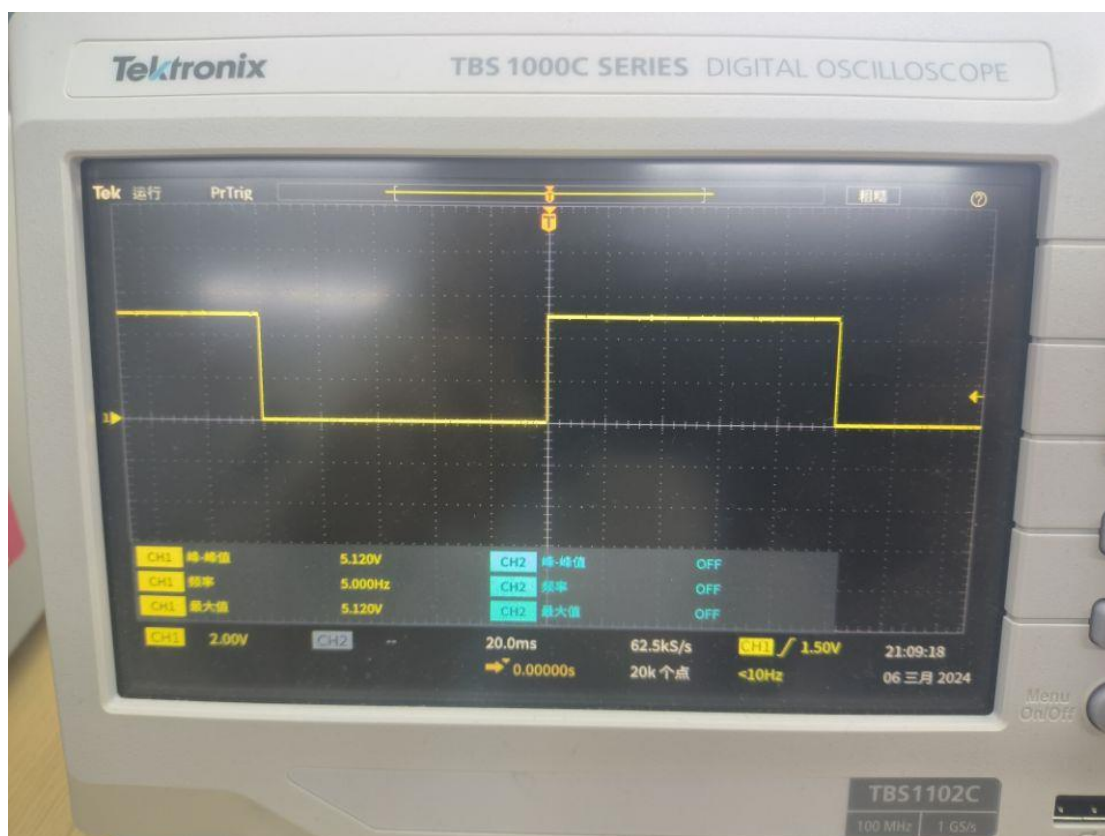
$$R_{L\min} = \frac{V_{CC} - V_{OL\max}}{I_{OL} - mI_{IL}} = \frac{(5 - 0.4)V}{(8 - 2 \times 0.4)\mu A} = 639\Omega$$

最后选取 $R_d=510\Omega$, $R_L=1k\Omega$ 。

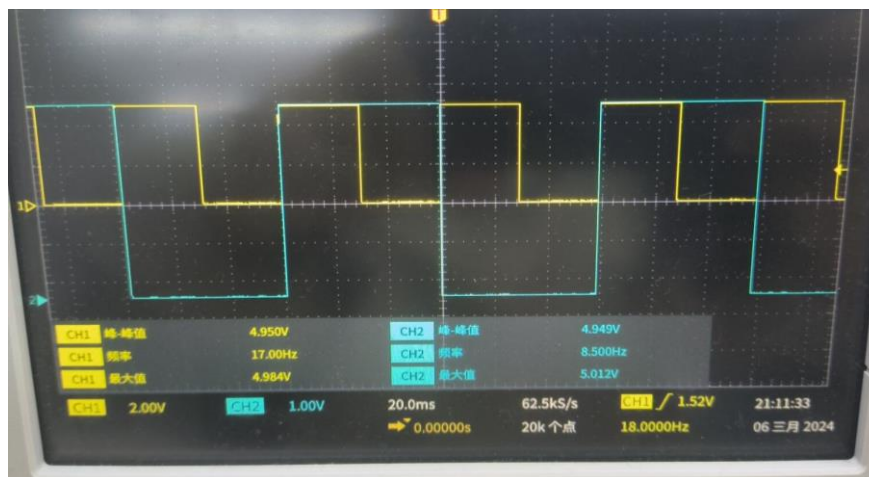
2. V_i 、 V_o 、 V_{o1} 、 V_{o2} 的波形

下面分别是 v_i 、 v_o 、 v_{o1} 、 v_{o2} 的波形。

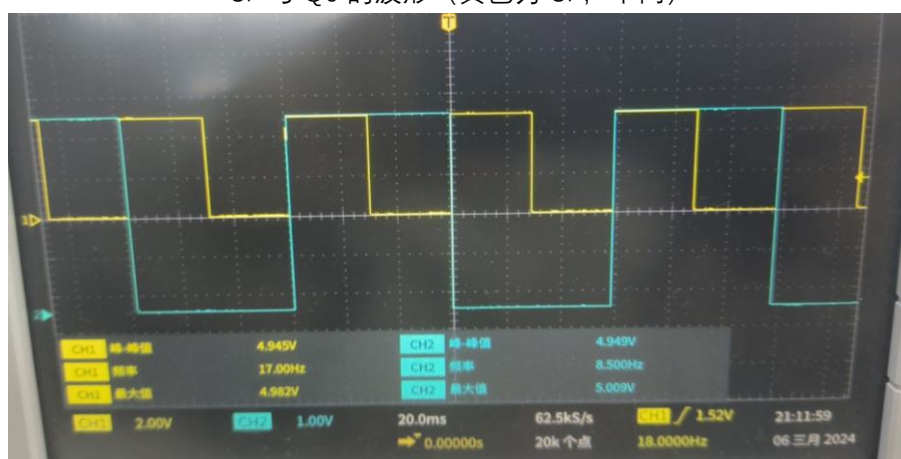




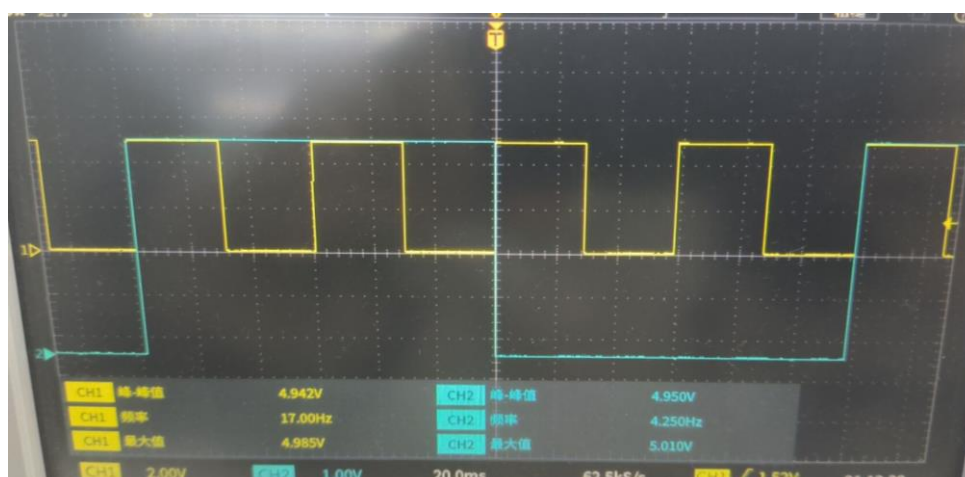
3. 用 Y_3 作为触发信源，画出 $EN=0$ 时 CP 、 Q_1 、 Q_0 和译码器输出波形



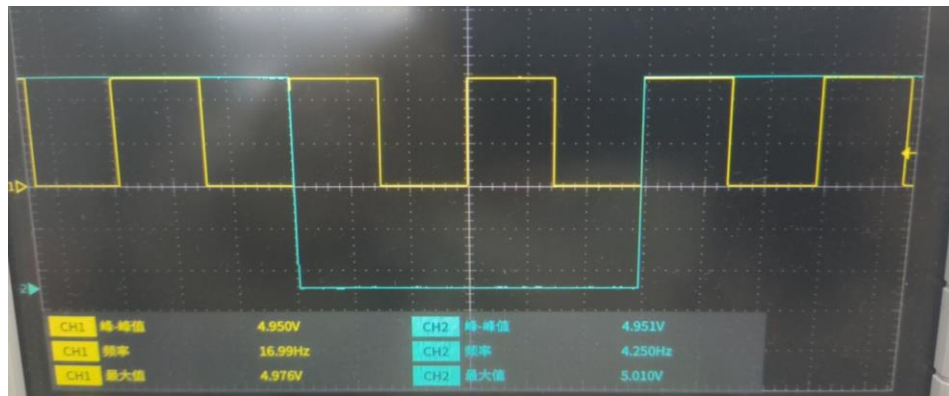
CP 与 Q_0 的波形（黄色为 CP，下同）



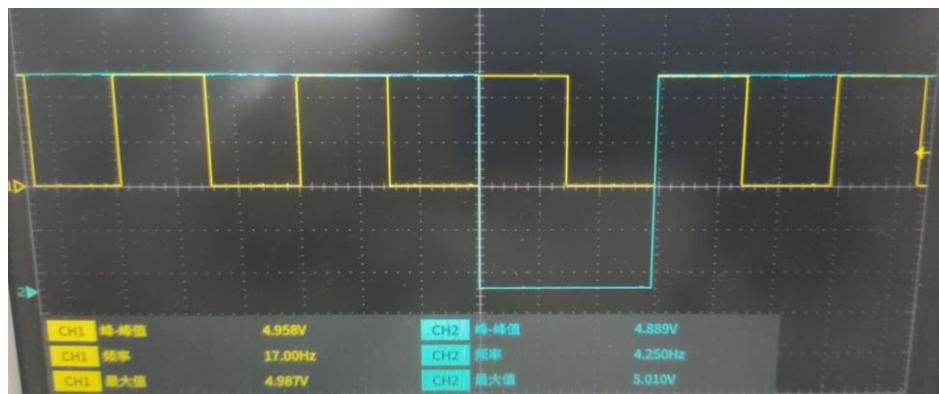
CP 与 Q_0 非的波形



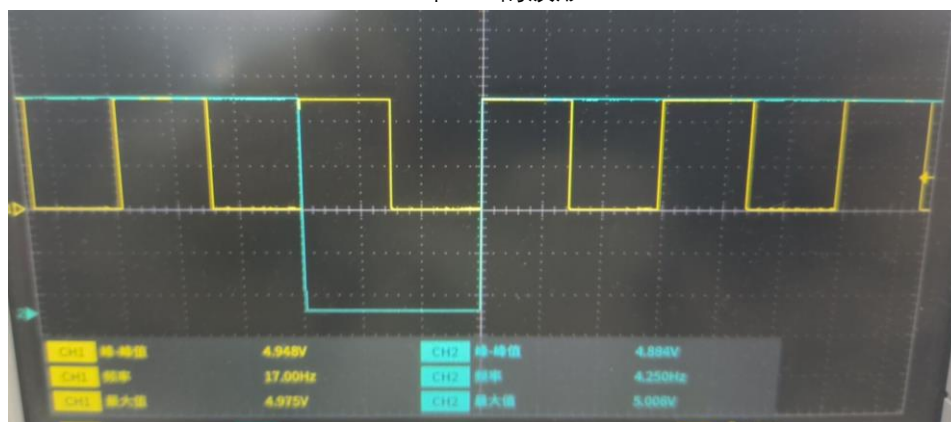
CP 与 Q_1 的波形



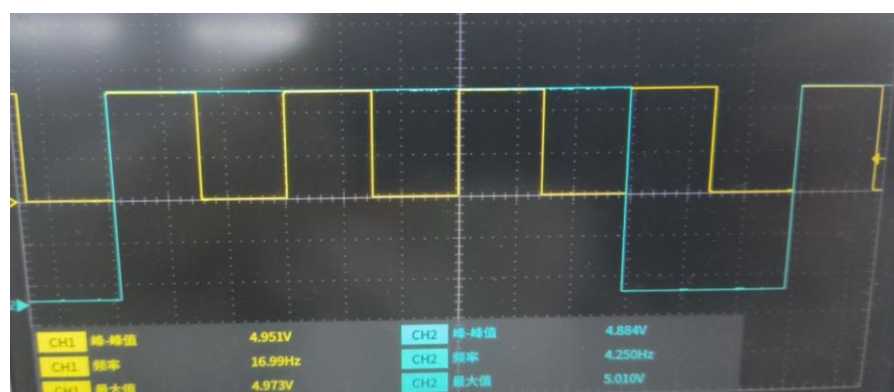
CP 与 Q1 非的波形



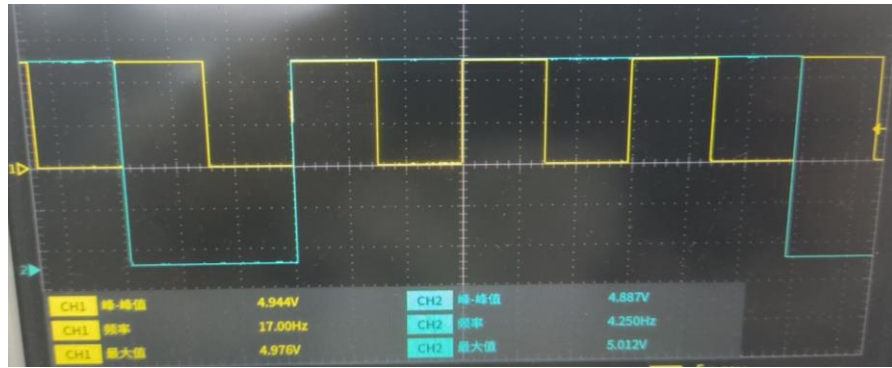
CP 和 Y0 的波形



CP 和 Y1 的波形



CP 和 Y2 的波形



CP 和 Y3 的波形

七、实验小结

本次实验内容多、插线较为复杂。但是只要排线方正有序，很容易排除错误。在进行实验时需要耐心和细心，这样才能确保每个引脚都被正确连接。同时，及时记录和整理实验过程中的问题和解决方法也是非常重要的，

有助于以后遇到类似问题时能够快速解决。