

Rencana Pembelajaran Semester (RPS)

Mata Kuliah : Sistem Digital
Jumlah sks : 2 SKS
Program Studi : Teknik Komputer dan Teknik Informatika
Sifat : Teori

Deskripsi Mata Kuliah

Merupakan mata kuliah yang harus diambil oleh setiap mahasiswa dengan beban 2 sks. Mata kuliah ini dimulai dengan mendefinisikan dan menjelaskan arti sistem digital dalam arti metode dan prinsip implementasinya, membandingkan besaran analog dan besaran digital yang bersifat diskret dan disajikan dengan kode biner atau sistem bilangan biner dan sistem bilangan lain yang berbasis biner. Operasi variabel biner dan fungsi-fungsi logika dibahas dengan aljabar Boole dan implementasinya dengan gerbang-gerbang logika di dalam rangkaian elektronik digital yang meliputi berbagai rangkaian logika kombinasional dan rangkaian logika sikuensial. Diharapkan, setelah mengikuti mata kuliah ini mahasiswa mempunyai gambaran dan pemahaman tentang sistem digital.

Capaian Pembelajaran Mata Kuliah

Mahasiswa paham dan dapat menjelaskan:

1. Pengertian sistem digital sebagai sistem yang berkaitan dengan pemrosesan data/informasi secara deskrit menggunakan kode biner, implementasinya sebagai rangkaian logika atau rangkaian elektronika digital.
2. Operasi operasi logika dasar atau operasi-operasi dasar aljabar Boolean, dan implementasinya dalam elektronika digital yang berupa gerbang-gerbang logika dan gambar simbolnya.
3. Fungsi-fungsi logika dan implementasinya di dalam elektronika digital, sebagai rangkaian-rangkaian logika atau peranti-peranti logika dan analisisnya dengan aljabar Boolean.
4. Macam-macam rangkaian logika kombinasional, dan macam-macam rangkaian logika sikuensial, dan penerapannya pada sistem digital.
5. Pemrograman FPGA dan mengujinya (melakukan verifikasi hasil pemrograman).

Referensi Mata Kuliah**A. Wajib**

1. Sumarna, Elektronika Digital : Konsep Dasar dan Aplikasinya, Graha Ilmu, Yogyakarta, 2006.
2. Tocci, Ronald J., Digital System : Principles and Applications, 7/ed, Prentice-Hall International, Inc., New Jersey, 1991.

3. Kleitz, William, Digital Electronics : A Practical Approach, Prentice-Hall International, Inc., New Jersey, 1996.
- B. Anjuran
1. Greenfield, Joseph D., Practical Digital Design Using ICs, 2/ed, Regents/Prentice Hall, Englewood Cliffs, New Jersey, 1994.

Rencana Pembelajaran Mingguan (RPM)

Minggu ke	Sub CPMK (Capaian Pembelajaran Mata Kuliah)	Bahan Kajian (Materi Pembelajaran)	Metode Pembelajaran	Beban Waktu	Pengalaman Belajar Mahasiswa	Media Pembelajaran	Pustaka
1	Dapat menjelaskan pengertian sistem digital, dan bahwa sistem digital memproses data sebagai variabel dalam bentuk kode biner yang diimplementasikan pada peralatan digital terprogram atau komputer dan menjelaskan bilangan dan berbagai kode yang berdasar kode biner.	Pengertian Sistem Digital dan Sistem Bilangan: <ul style="list-style-type: none"> - Arti Sistem Digital dan Sistem Analog, dan implementasi Sistem Digital, - Sistem Digital Hard-wired dan Sistem dengan Pemrograman, - Sistem Bilangan Desimal, - Sistem Bilangan Biner Bulat, - Sistem Bilangan Biner Memiliki Bagian Pecahan. 	Pemaparan, Latihan.	100 menit	Mendengar, mengamati, bertanya, mereview.	Laptop, Viewer, Alat tulis.	
2	Capaian pembelajaran mata kuliah masih sama seperti Minggu ke-1.	Sistem Bilangan dan Penerapan: <ul style="list-style-type: none"> - Sistem Bilangan Oktal 	Pemaparan, Latihan.	100 menit	Mendengar, melihat mencatat	Laptop, Viewer, Alat tulis.	

		<ul style="list-style-type: none"> - Sistem Bilangan Heksadesimal - Kode BCD - Kode ASCII - Penerapan Kode Heksadesimal pada Implementasi Program Komputer (Sebagai alamat, kode operasi dan operand) 			bertanya mereview.		
3	Dapat menjelaskan aljabar Boolean atau aljabar logika meliputi variabelnya, konstanta, operasi logika dan hukum-hukum yang berlaku, dan berbagai gerbang yang merupakan simbol rangkaian elektronik operasi logika, fungsi-fungsi logika sembarang dan fungsi yang berbentuk SOP dan POS dan penyajian tabel kebenarannya.	<p>Aljabar Boolean, Gerbang Logika, dan Fungsi Logika:</p> <ul style="list-style-type: none"> - Aljabar Boolean, Konstante Variabel, Operasi-Logika dan Hukum-hukumnya. - Operasi Logika, Gerbang-Gerbang Logika Dasar (AND, OR, NOT, NAND, NOR, XOR), dan Penyajian Hubungan Masukan/Keluaran dengan Tabel Kebenaran dan dengan Timing Diagram. - Aljabar Boolean, Fungsi-fungsi Logika 	Pemaparan, Latihan.	100 menit	Mendengar, melihat mencatat bertanya mereview.	Labtop, Viewer, Alat tulis.	

		(Fungsi Sembarang, SOP, dan POS) - Menyusun Fungsi SOP dan Fungsi POS dari Tabel Kebenaran					
4	Dapat menjelaskan peta Karnaugh sebagai cara lain penyajian tabel kebenaran dan penggunaan peta Karnaugh ini untuk penyederhanaan atau minimisasi suatu fungsi logika atau fungsi aljabar Boolean.	Penyederhanaan atau Minimisasi Fungsi Logika dengan Peta Karnaugh: - Peta Karnaugh Fungsi SOP Standard (2-Variabel, 3-Variabel dan 4 Variabel) - Minimisasi Fungsi SOP dengan Pembentukan Grup-Grup Kotak bernilai 1 pada Peta Karnaugh - Minimisasi Fungsi SOP yang Memiliki Kotak (Product) Tidak Diberi Nilai (Dont Care Product)	Pemaparan, Latihan.	100 menit	Mendengar, melihat mencatat bertanya mereview.	Labtop, Viewer, Alat tulis.	
5	Dapat menjelaskan jenis gerbang berdasar peranti dasar atau <i>device</i> (transistor) sebagai komponen penyusun gerbang, dan menjelaskan	Keluarga Gerbang Logika: - Keluarga Gerbang TTL (Transistor-transistor Logic), keluaran	Pemaparan, Latihan.	100 menit	Mendengar, melihat mencatat bertanya mereview.	Labtop, Viewer, Alat tulis.	

	wataknya, (aras atau level tegangan sinyal masukan dan sinyal keluarannya, kecepatan tanggapan waktunya, fan-out dan fan-in), dan jenis, sifat, dan penggunaan keluaran: totem-pole, open collector, dan tristate.	totem-pole, dan penerapannya. - Gerbang Open Collector dan Penerapannya. - Gerbang Keluaran Tri-state (Three-state) dan penerapannya. - Keluarga Gerbang PMOS, NMOS, dan CMOS.					
6	Dapat menjelaskan pengertian rangkaian logika jenis rangkaian logika kombinasional, meliputi rangkaian enkoder 4 ke 2, enkoder 8 ke 3, enkoder prioritas desimal ke BCD, dan penerapannya.	Rangkaian Logika Kombinasional Enkoder: - Pengertian Rangkaian Logika Kombinasio-nal dan macam-macamnya. - Enkoder 4-Jalur Masukan Word 2-Jalur Keluaran Kode (Enkoder 4 ke 2). - Enkoder 8-Jalur Masukan Word 3-Jalur Keluaran Kode (Enkoder Oktal ke Biner) (Enkoder 8 ke 3). - Enkoder Prioritas Desimal ke BCD.	Pemaparan, Latihan.	100 menit	Mendengar, melihat mencatat bertanya mereview.	Labtop, Viewer, Alat tulis.	

		- Penerapan Enkoder pada perantin Read Only Memory (ROM).					
7	Dapat menjelaskan rangkaian logika kombinasional, meliputi dekoder 3 ke 8, BCD ke desimal dan penerapannya, (meningkatkan jumlah jalur masukan dan keluaran dengan menggabung dua dekoder yang memiliki masukan enable dan sebagai dekoder alamat). Dapat menjelaskan Demultiplekser dan Multiplekser dan penerapannya.	Rangkaian Logika Kombinasional dan Penerapan Dekoder: - Dekoder 3-Jalur Masukan Biner ke 8-Jalur Keluaran (Dekoder 3 ke 8) - Dekoder 3 ke 8 Keluaran Aktiv Rendah dengan 3-Jalur Masukan Enable dan Penerapannya Sebagai Dekoder Alamat. - Demultiplekser 1-Jalur Masukan Data 1-Bit ke 8 Jalur Keluaran Data 1-Bit dan Penerapannya. - Multiplekser 4-Jalur Data 1-Bit ke 1-Jalur Data 1-Bit dan Penerapannya. - Dekoder 4-Jalur BCD ke 10-Jalur Desimal. - Konverter Kode/ Dekoder BCD ke	Pemaparan, Latihan.	100 menit	Mendengar, melihat mencatat bertanya mereview.	Labtop, Viewer, Alat tulis.	

		7-Jalur Penampil 7-Segmen.					
8	Dapat menjelaskan cara penjumlahan bilangan biner tanpa tanda, rangkaian half-adder full-adder, dan penjumlah bilangan biner N-bit kaskade. Dapat menjelaskan bilangan biner komplemen dua untuk menyajikan bilangan positif dan negatif.	Penjumlahan Bilangan Biner Tanpa Tanda dan Penjumlahan Bilangan Biner Komplemen Dua: - Logika Penjumlahan Bilangan Biner Positif N-Bit (Pengertian Sum dan Carry). - Rangkaian Kombinasional Half-Adder dan Full-Adder. - Rangkaian Penjumlah Bilangan Biner N-Bit Jenis Kaskade. - Penyajian Bilangan Positif dan Negatif dengan Bilangan Biner Komplemen Dua.	Pemaparan, Latihan.	100 menit	Mendengar, melihat mencatat bertanya mereview.	Labtop, Viewer, Alat tulis.	
9	Dapat menjelaskan penjumlahan dua bilangan komplemen dua dan mendapatkan hasilnya jika terjadi <i>over-flow</i> dan jika tidak terjadi <i>over-flow</i> .	Penjumlahan Bilangan Biner dan Penjumlahan Bilangan Biner Komplemen Dua: - Penjumlahan Dua Bilangan Biner Komplemen Dua	Pemaparan, Latihan.	100 menit	Mendengar, melihat mencatat bertanya mereview.	Labtop, Viewer, Alat tulis.	

	Dapat menjelaskan rangkaian penjumlah/pengurang bilangan komplemen dua dan bagian yang mengubah bilangan komplemen dua positif menjadi negatif, untuk mengubah pengurangan menjadi penjumlahan.	Positif dan Masalah Overflow. - Penjumlahan Dua Bilangan Biner Komplemen Dua Negatif dan Masalah Overflow. - Penjumlahan Bilangan Biner Komplemen Dua Positif dan Bilangan Biner Komplemen Dua Negatif dan Masalah Overflow. - Rangkaian Penjumlah/Pengurang Bilangan Biner Komplemen Dua N-Bit.					
10	Dapat menjelaskan penggunaan bit paritas dan rangkaian kombinasional pembangkit paritas dan rangkaian detektor paritas. Dapat menjelaskan rangkaian kombinasional komparator bilangan biner (keluaran sama dengan, keluaran lebih	Rangkaian Kombinasi-onal dengan Gerbang Xor dan Nor dan Komparator Bilangan Biner: - Pembangkit Paritas dan Detektor Paritas. - Detektor Kesamaan dan Detektor Ketidaksamaan Variabel 1-Bit dan Bilangan N-Bit.	Pemaparan, Latihan.	100 menit	Mendengar, melihat mencatat bertanya mereview.	Labtop, Viewer, Alat tulis.	

	besar dan keluaran lebih kecil).	- Detektor Lebih Besar dan Detektor Lebih Kecil untuk Bilangan Biner.					
11	Dapat menjelaskan pengertian rangkaian logika sikuensial, rangkaian <i>latch</i> dasar dan <i>latch</i> dengan masukan <i>enable</i> , masukan trigger atau <i>clock</i> pada flip-flop, (clock sisi naik dan clock sisi turun sebagai penyingkron, dan diagram pewaktuannya (<i>timing diagram</i>)). Dapat menjelaskan, flip-flop tipe SR, JK, dan D. dan penerapannya Dapat menjelaskan Flip-flop dengan masukan tak sinkron preset dan clear.	Piranti Dasar untuk Rangkaian Logika Sikuensial: - Pengertian Rangkaian Logika Sikuensial dan Tunda Waktu Sebagai Dasar Memori. - Latch SR Dasar dengan Gerbang NAND dan dengan Gerbang NOR dan Penerapan Sebagai Contact Bounce Eliminator. - Latch SR dan Latch D dengan Masukan Enable, Timing Diagram-nya dan Penerapannya . - Flip-flop SR dan Flip-flop D, Masukan Clock Sisi-naik (Rising edge), dan Masukan Clock Sisi Turun (Falling edge)	Pemaparan, Latihan.	100 menit	Mendengar, melihat mencatat bertanya mereview.	Labtop, Viewer, Alat tulis.	

		Sebagai Penyingkron dan Diagram Pe-waktuannya (Timing Diagram). - Flip-flop JK dan Flip-flop T dan penerapannya. - Flip-flop dengan Masukan Taksinkron Preset dan Clear.					
12	Dapat menjelaskan pengertian register, regester geser kanan, register geser kiri, cara transfer data seri dan transfer data paralel, dan jenis register berdasar cara transfer datanya (Register SISO, SIPO, PIPO) dan penerapannya. Dapat menjelaskan Penerapan Flip-flop/ Register pada RAM Statis.	Register: - Pengertian Register, Rangkaian Dasar Register Geser Kanan dan Register Geser Kiri. - Masukan Data Serial dan Masukan Data Paralel, dan Keluaran Data Serial dan Keluaran Data Paralel pada Register. - Jenis-jenis Register Berdasar Mode Transfer Data Masukan dan Keluarannya (Register SISO, SIPO, PIPO) dan penerapannya.	Pemaparan, Latihan.	100 menit	Mendengar, melihat mencatat bertanya mereview.	Labtop, Viewer, Alat tulis.	

		- Penerapan Flip-flop / Register pada RAM Statis.					
13	<p>Dapat menjelaskan pengertian pencacah mode ripel atau pencacah mode tak sinkron dan pencacah mode sinkron, dan untuk keperluan apa harus memilih mode sinkron.</p> <p>Dapat menjelaskan keadaan (status atau nilai) pencacah dengan diagram pewaktuan (<i>timing diagram</i>) dan dengan diagram transisi keadaan (<i>state transition diagram</i>)</p> <p>Dapat menjelaskan rangkaian pencacah mode tak-sinkron, mode sinkron, pencacah biner naik/turun dengan masukan paralel.</p> <p>Dapat menjelaskan penerapan pencacah sebagai pembagi frekuensi.</p>	<p>Pencacah:</p> <ul style="list-style-type: none"> - Pencacah Ripel Biner Diagram Pewaktuan-nya dan Diagram Transisi Keadaannya (State Transition Diagram). - Pencacah Ripel Turun Biner (Binary Riple Down Counter). - Pencacah Biner Sinkron (Synchronous Binary Counter). - Pencacah Naik/Turun Biner Sinkron dengan Masukan Paralel dan Penerapannya sebagai Pencacah dapat Diprogram (Programable Up/Down Counter). - Penerapan Pencacah (Sebagai Pembagi Frekuensi dan Sebagai Pencacah Alamat). 	Pemaparan, Latihan.	100 menit	Mendengar, melihat mencatat bertanya mereview.	Labtop, Viewer, Alat tulis.	

14	Dapat menjelaskan arti pencacah modulus tak maksimal, dan dua cara membangunnya cara (cara dengan detektor cacah akhir untuk auto reset ke Nol dan dengan cara pengendalian transisi status) dan contohnya.	<p>Pencacah Modulus Tak-Maksimal:</p> <ul style="list-style-type: none"> - Pencacah Modulus Tak-Maksimal dengan Detektor Cacah Akhir untuk Auto Reset ke Nol (dan Contohnya). - Pencacah Modulus Tak-Maksimal dengan Pengendalian Transisi Status (Dengan contoh Pencacah Modulus 5, Pencacah Modulus 10, Pencacah BCD). <p>Peranti Logika Terprogram:</p> <ul style="list-style-type: none"> - Programable Logic Array (PLA). - Programable Array Logic (PAL). - Field Programable Gate Array. - Pemrograman FPGA. 	Pemaparan, Latihan.	100 menit	Mendengar, melihat mencatat bertanya mereview.	Labtop, Viewer, Alat tulis.	
----	---	---	---------------------	-----------	--	-----------------------------	--

Dibuat tanggal : 19 Juli 2019

Tim Penyusun RPM:

1. Adi Kusjani, S.T., M.Eng.