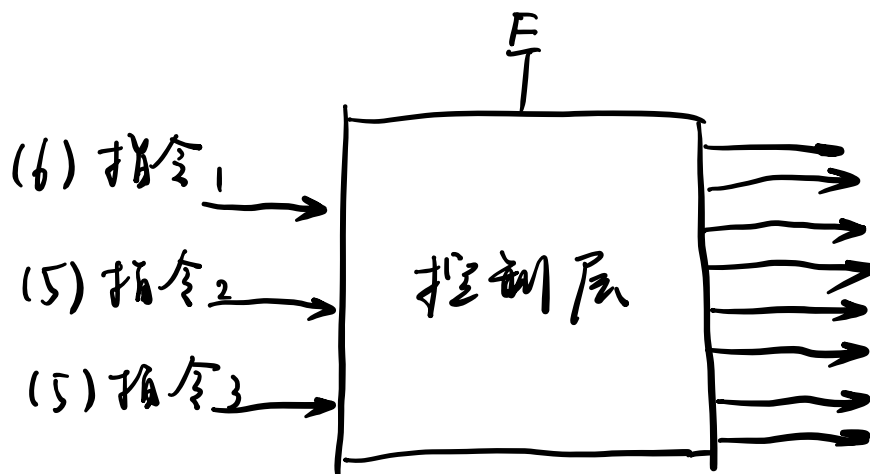
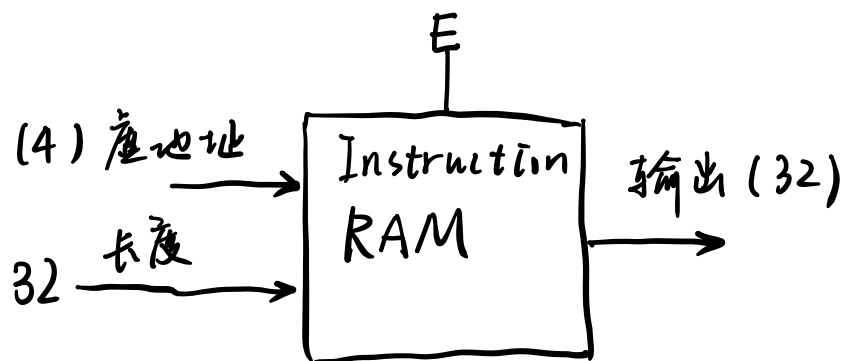
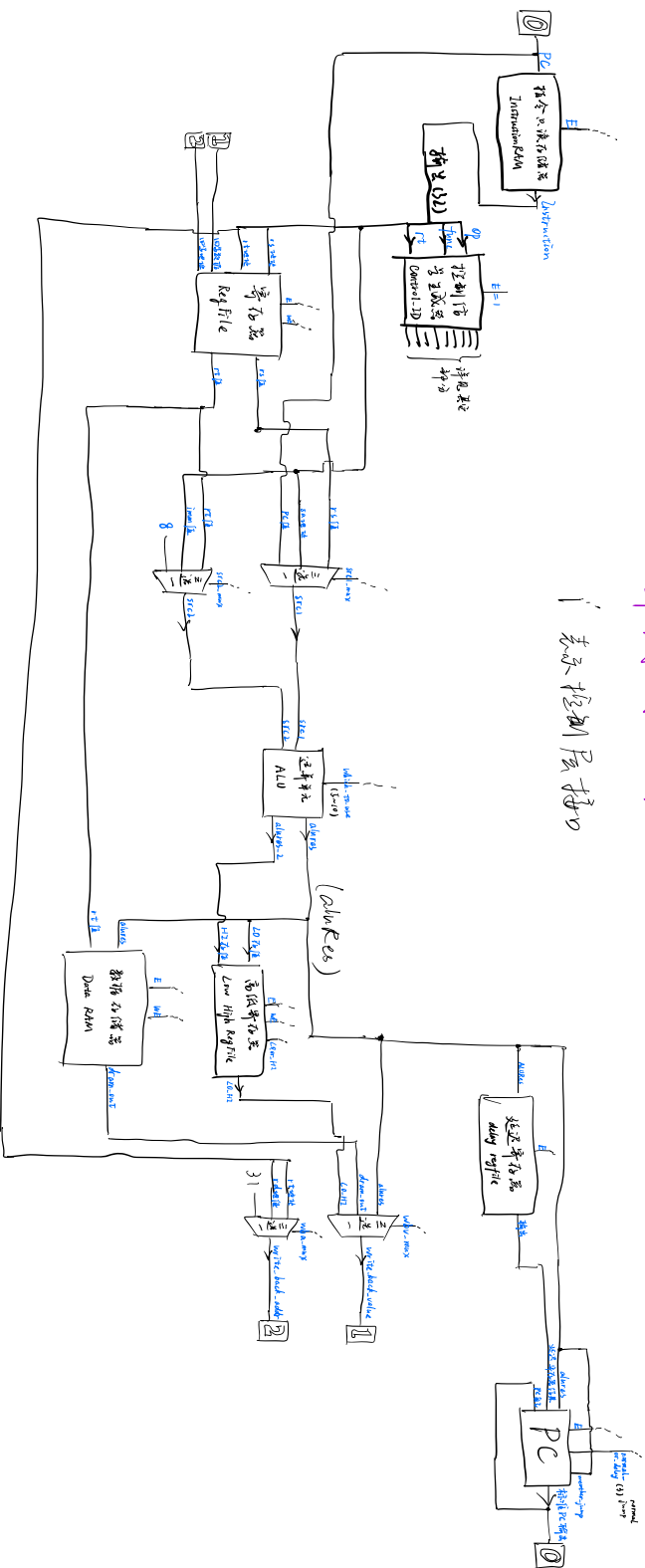


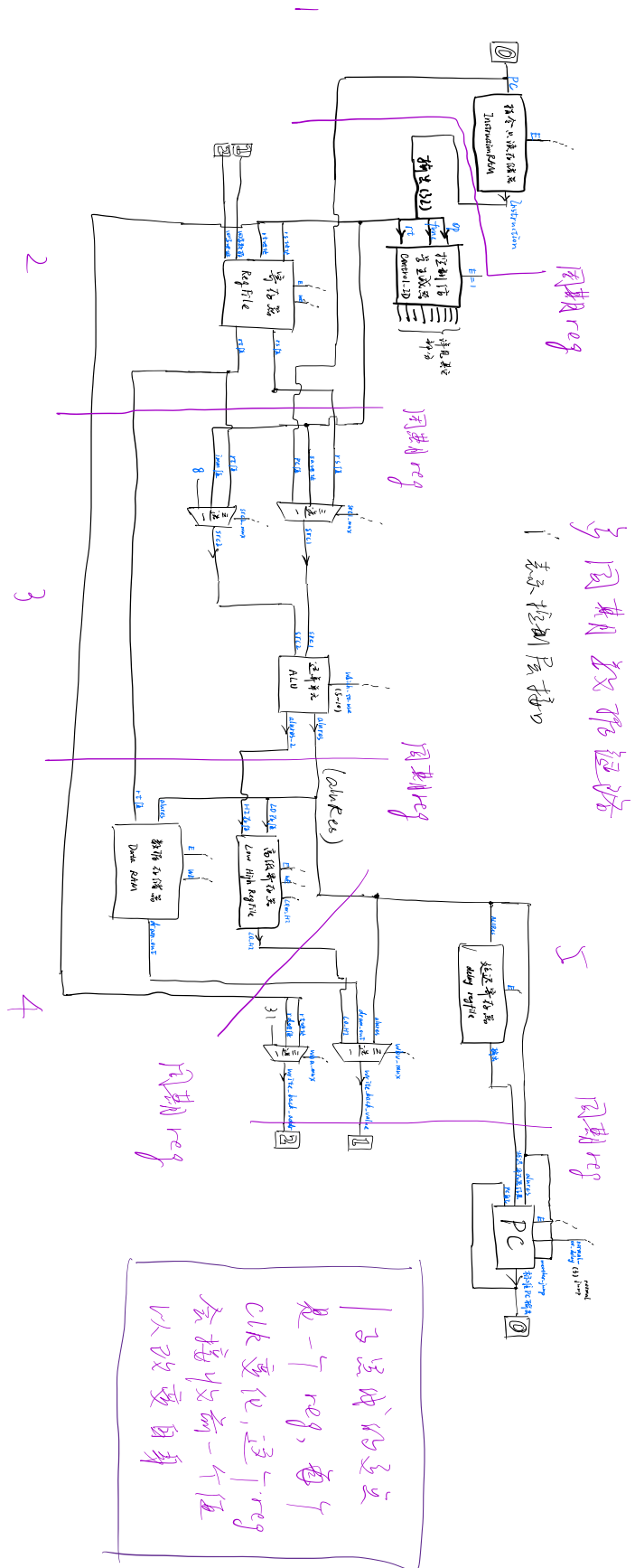
示例



单周期数据通路

表示控制层接口





子时钟的边沿
是一个 reg, 每个
clk 变化, 这个 reg
会接收前一个值
以改变自身