

Latches

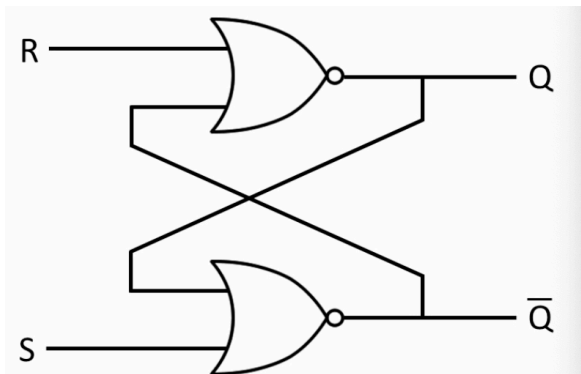
Friday, 18 August 2023

11:17

- SR Latch

- E' praticamente una memoria di 1 bit
- R serve per resettare, S serve per settare
- Attivando S l'output sarà 1, e l'unico modo per rendere 0 è attivando Reset
- Il latch funziona solamente con pulses
- E' possibile usare un NAND anziché un NOR, in questo caso la tabella è invertita

E 0-0 è invalido anziché 1-1

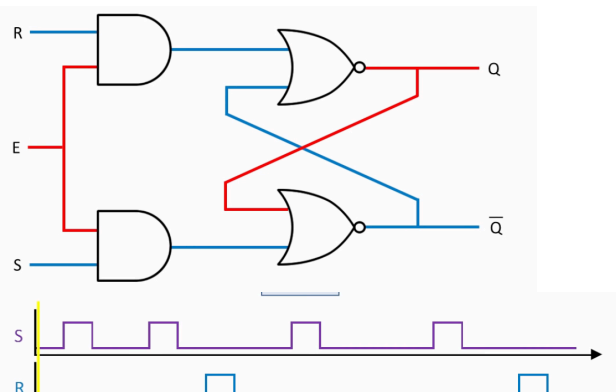


S	R	Q	\bar{Q}
0	0	1	0
0	0	0	1
0	1	0	1
1	0	1	0
1	1	0	0

Invalid

- Gated SR Latch [Non fatto a lezione però è buono saperlo per comprendere dopo]

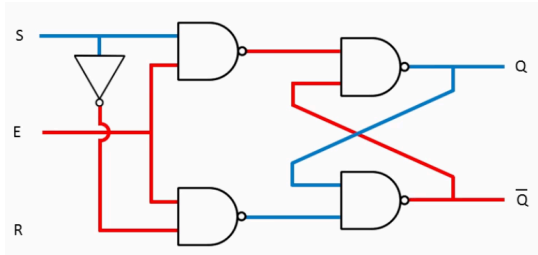
- E' un SR Latch che può essere usato solamente quando si attiva un input particolare E è attivo
- Solamente quando E è attivo allora R/S potranno passare



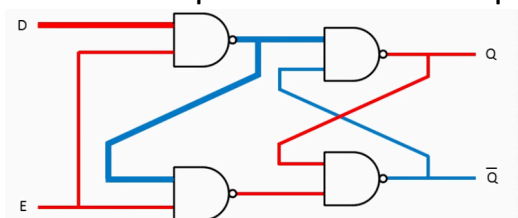


- Gated D Latch

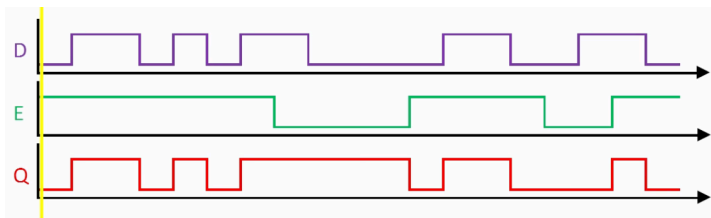
- Risolve il problema che in un gated SR Latch hanno sia SR Attivi (con il presupposto che stiamo usando un AND-Gated SR Latch)
 - Output è random
- Per risolvere si rinomina R con D (data) e si toglie S, e si aggiunge un not
- Permette di ricordare 1 bit di data facilmente
- Facendo così è impossibile avere entrambi veri



- Un metodo più efficiente ma equivalente:

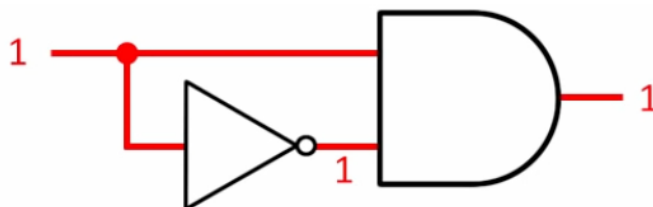


- L'output cambia a seconda dello stato di D quando E è attivo



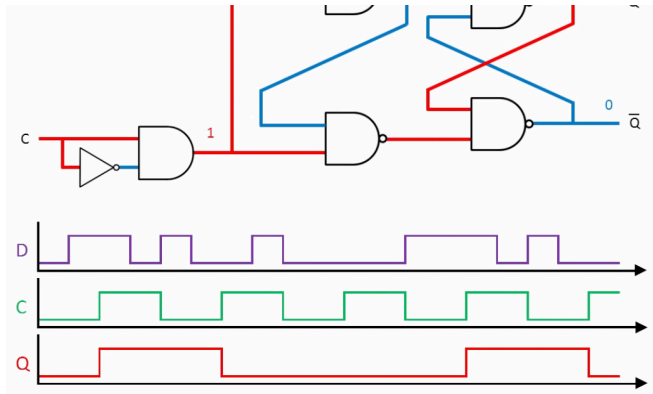
- Clocked D Latch [Non fatto a lezione però è buono saperlo per comprendere dopo]

- Un D latch che viene controllato da un Clock
- Utilizza una meccanica particolare del not:



- Tecnicamente questo dovrebbe sempre essere 0 però in realtà il NOT aggiunge un piccolo ritardo, e questo vuol dire che per attimo l'and darà true
 - Collegandolo al clock è possibile sapere quando avviene il rising edge

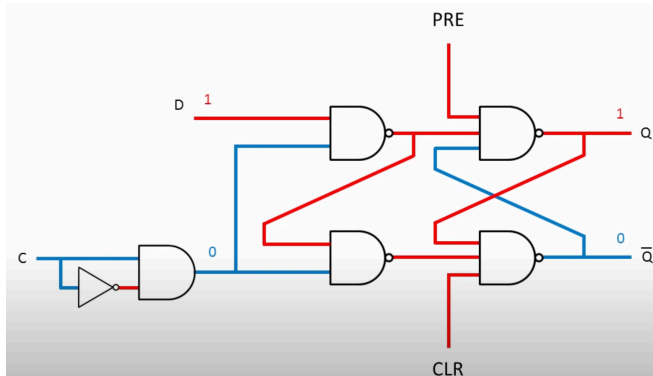




Ora per avere ancora più controllo sul nostro output possiamo aggiungere 2 nuovi input:

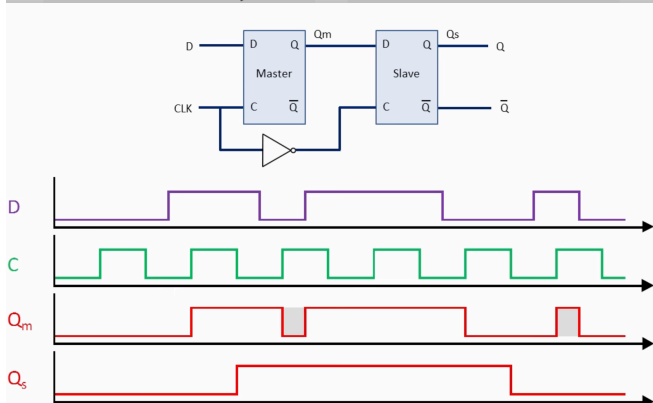
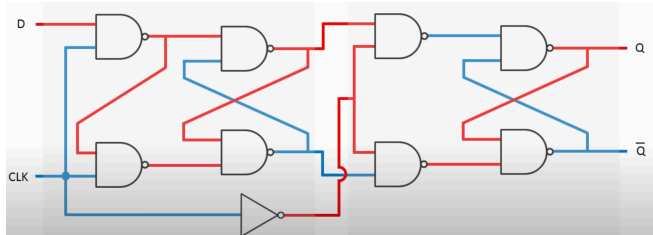
- PRESET
- CLEAR

Quando tutti e due sono attivi, si comporta normalmente, però quando uno dei due si disattiva allora si forza un determinato cambiamento. Se preset si disattiva, allora verrà forzato il Clear



- D Type Flip Flop

- Risolve il problema di incostistenza del segnale



- Una serie di D Flip Flop ed un Decoder permette la creazione di un register file
 - Nel decoder avremo un input ed un output. input la cella che

Per leggere, abbiamo un input ed un output, input la cosa che vogliamo leggere, l'output ciò che verrà letto

- Per la scrittura un input il numero di registro, cosa scrivere ed un clock per gestire la scrittura

