

PRACTICA 5: CACHE

Mario Antonio López Ruiz

Primero voy a ver cual es el tamaño de línea utiliza mi procesador ejecutando "make info":

```
tehribbon@tehribbon-SATELLITE-L50-B:~/Escritorio/INFORMATICA/curso_recu/1ºCuatri  
mestre/EC/PRACTICAS/5 Practica 5/2 Ficheros$ make info  
line size = 64B  
cache size = 32K/32K/256K/4096K/  
cache level = 1/1/2/3/  
cache type = Data/Instruction/Unified/Unified/
```

Con esta información se que el tamaño de línea es 64B, y que tengo 3 niveles de caché (L1,L1,L2,L3) con tamaños 32K/32K/256K/4096K

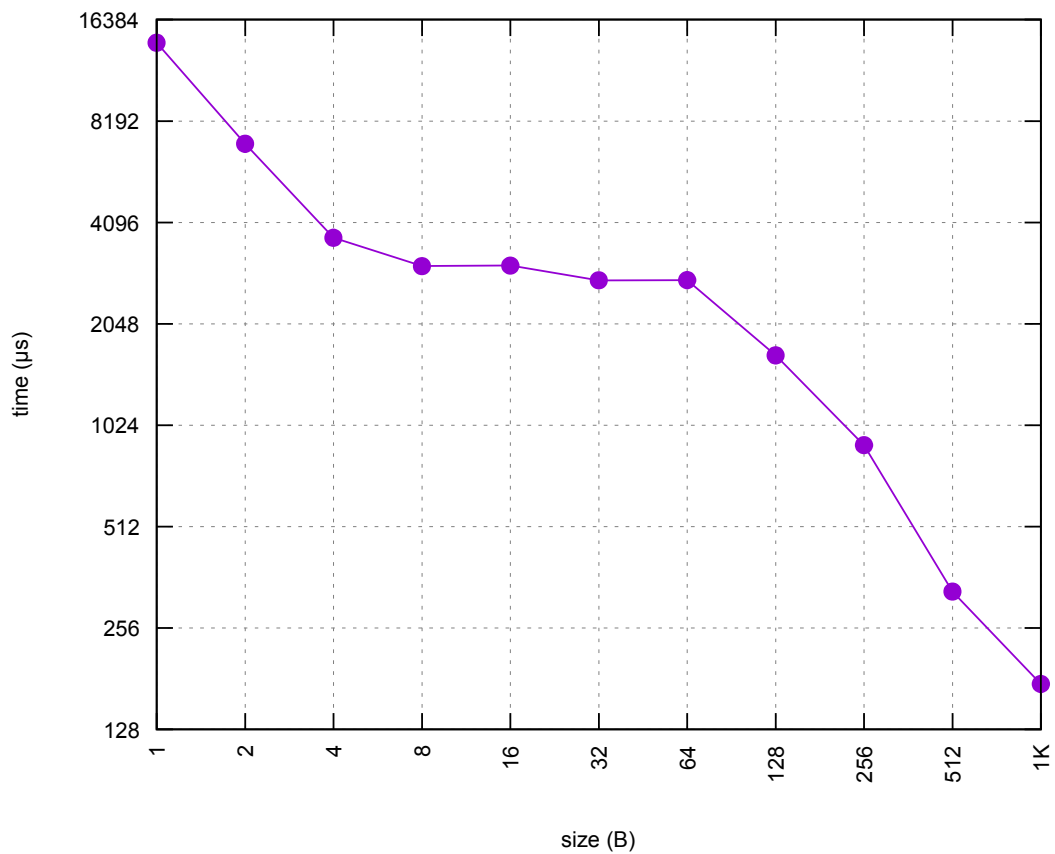
Con la orden lscpu también puedo obtener esta información:

```
tehribbon@tehribbon-SATELLITE-L50-B:~/Escritorio/INFORMATICA/curso_recu/1ºCuatri  
mestre/EC/PRACTICAS/5 Practica 5/2 Ficheros$ lscpu  
Arquitectura: x86_64  
modo(s) de operación de las CPUs:32-bit, 64-bit  
Orden de bytes: Little Endian  
CPU(s): 4  
On-line CPU(s) list: 0-3  
Hilo(s) de procesamiento por núcleo:2  
Núcleo(s) por «socket»:2  
Socket(s): 1  
Modo(s) NUMA: 1  
ID de fabricante: GenuineIntel  
Familia de CPU: 6  
Modelo: 69  
Model name: Intel(R) Core(TM) i7-4510U CPU @ 2.00GHz  
Revisión: 1  
CPU MHz: 1600.015  
CPU max MHz: 3100,0000  
CPU min MHz: 800,0000  
BogoMIPS: 5188.35  
Virtualización: VT-x  
Caché L1d: 32K  
Caché L1i: 32K  
Caché L2: 256K  
Caché L3: 4096K  
NUMA node0 CPU(s): 0-3  
Architecture: x86_64  
CPU op-mode(s): 32-bit, 64-bit  
Byte Order: Little Endian  
CPU(s): 4  
On-line CPU(s) list: 0-3  
Thread(s) per core: 2  
Core(s) per socket: 2  
Socket(s): 1  
NUMA node(s): 1  
Vendor ID: AuthenticAMD  
CPU family: 21  
Model: 48
```

Sabiendo ya esta información voy a obtener las gráficas tras ejecutar los ficheros line.cc y size.cc (ya modificados)

1) LINE.CC

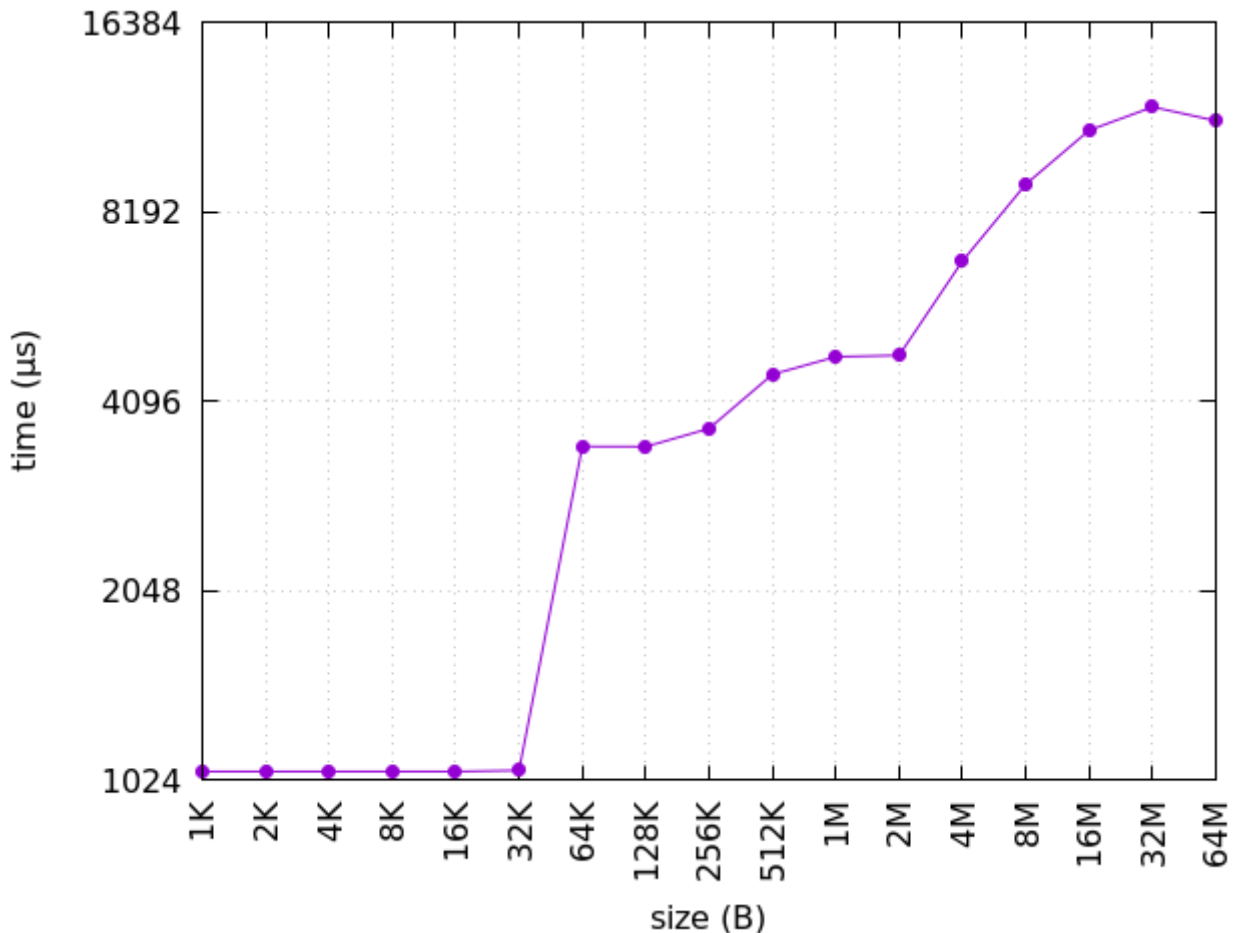
La gráfica obtenida es:



Como sabemos que el tamaño de línea es de 64B, en la gráfica se puede apreciar el salto descendente que hay para ese tamaño de línea, teniendo un cambio brusco descendente para ese tamaño.

De esta forma hemos comprobado que efectivamente el tamaño de línea es 64B

2) SIZE.CC



Con esta gráfica podemos apreciar los saltos que hay entre los diferentes niveles de caché. Con la información que hemos obtenido antes sabemos que tenemos 3 niveles de caché

- Nivel 1:
 - L1d(datos) → 32k
 - L2I(instrucciones) → 32k
- Nivel 2: 256K
- Nivel 3: 4096K

En la gráfica se ve claramente la diferencia de tiempo cuando se pasa al siguiente nivel de caché, en 32K (L1→L2) y en 256K (L2→L3) aunque este de forma mas suave.

Se aprecia con facilidad la diferencia de velocidades entre el primer nivel y el último.

De esta forma, hemos contrastado la información que habíamos obtenido al comienzo del ejercicio.