# В.М.ЛОГИН И.Н.ЦЫРЕЛЬЧУК

8-РАЗРЯДНЫЕ МИКРОКОНТРОЛЛЕРЫ СЕМЕЙСТВА МС68НС11 ФИРМЫ MOTOROLA



## СОДЕРЖАНИЕ

ЗАПУСК И НАЧАЛЬНАЯ НАСТРОЙКА СРЕДЫ	3
1 МЕТОДЫ АДРЕСАЦИИ. КОМАНДЫ ПЕРЕСЫЛКИ ДАННЫХ	8
1.1 Методы адресации	8
1.2 Команды пересылки данных	10
1.3 Контрольные вопросы	13
1.4 Задания	
2 АРИФМЕТИЧЕСКИЕ КОМАНДЫ	16
2.1 Арифметические команды	16
2.2 Контрольные вопросы	21
2.3 Задания	
3 ЛОГИЧЕСКИЕ КОМАНДЫ. КОМАНДЫ РАБОТЫ С БИТОВЫМИ ПОЛЯМИ.	
КОМАНДЫ СДВИГОВ	
3.1 Логические команды	23
3.2 Команды работы с битовыми полями	24
3.3 Команды сдвигов	25
3.4 Контрольные вопросы	26
3.5 Задания	27
4 КОМАНДЫ ПЕРЕДАЧИ УПРАВЛЕНИЯ. СПЕЦИАЛЬНЫЕ КОМАНДЫ	28
4.1 Команды передачи управления	28
4.2 Специальные команды	34
4.3 Контрольные вопросы	34
4.4 Задания	35
ЛИТЕРАТУРА	37
ПРИЛОЖЕНИЕ А	38
ПРИЛОЖЕНИЕ Б.	43

## ЗАПУСК И НАЧАЛЬНАЯ НАСТРОЙКА СРЕДЫ

Для установки среды необходимо запустить установочный файл «thrsim11\_5.30\_max\_setup.exe», согласиться в процессе установки с условиями лицензионного соглашения, выбрать путь, по которому будет установлена программа, после чего выбрать все компоненты для установки (рисунок 1). После чего необходимо дождаться окончания процесса установки.

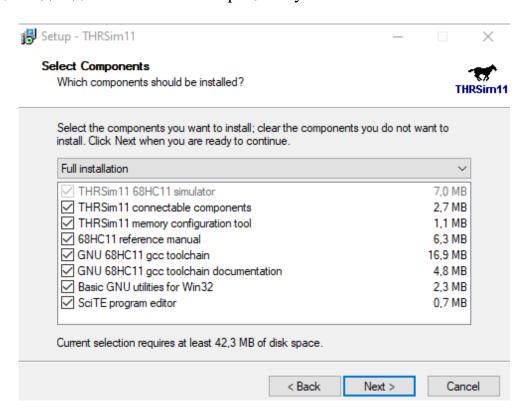


Рисунок 1

После запуска установленной программы необходимо осуществить её начальную настройку. Для этого необходимо зайти в пункт меню «View  $\rightarrow$  Memory  $\rightarrow$  Memory Configuration...» (рисунок 2).

В окне «Memory Configuration» необходимо дополнительно активировать пункты RAM2 enabled, ROM1 enabled, ROM2 enabled, ROM3 enabled, а также исправить значения Start и End в соответствующих полях (рисунок 3):

RAM0Start: \$0000	RAM0End: \$00FF
RAM1Start: \$B600	RAM1End: \$B7FF
RAM2Start: \$0000	RAM2End: \$FFFF
ROM0Start: \$C000	ROM0End: \$FFFF
ROM1Start: \$0000	ROM1End: \$FFFF
ROM2Start: \$0000	ROM2End: \$FFFF
ROM3Start: \$0000	ROM3End: \$FFFF

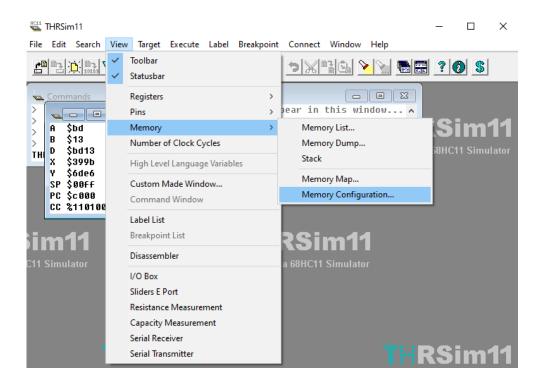


Рисунок 2

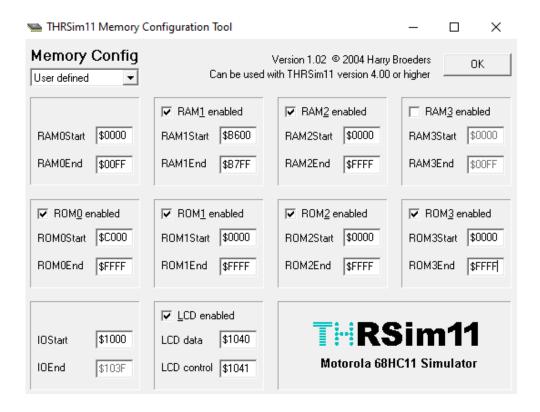


Рисунок 3

Для создания нового проекта необходимо перейти в пункт «File  $\rightarrow$  New», и после этого сохранить файл формата «.asm» в удобную директорию командой «File  $\rightarrow$  Save as... » (Рисунок 4).

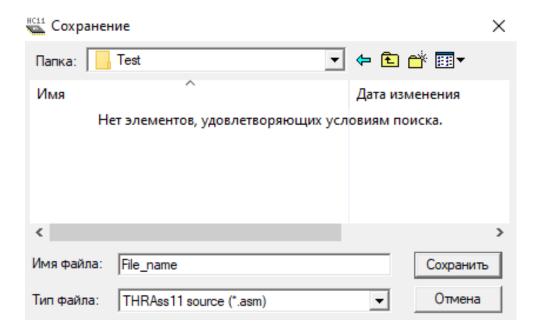


Рисунок 4

Появится рабочая область созданного файла, в которой необходимо написать код. После написания кода необходимо откомпилировать. Выполнить данное действие можно путем нажатия комбинации «ctrl+a» или кнопкой «Assemble» (рисунок 5).

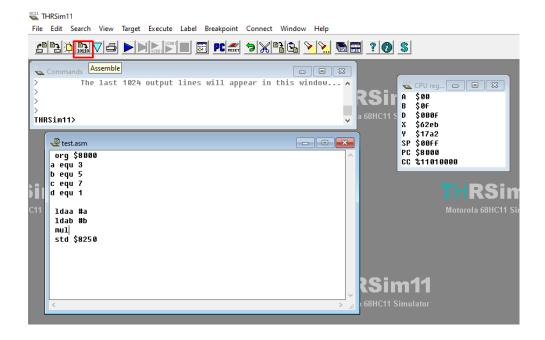


Рисунок 5

Для последующего построчного выполнения программы необходимо нажимать кнопку «Step» (рисунок 6).

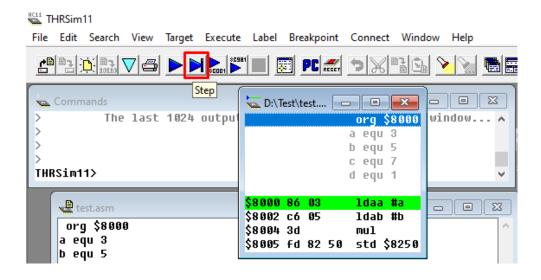


Рисунок 6

Для просмотра значений регистров предназначено окно «CPU registers». Для просмотра значения в отличном от 16-ричного формате можно нажать правой клавишей мыши на нужный регистр и выбрать необходимую систему счисления (рисунок 7).

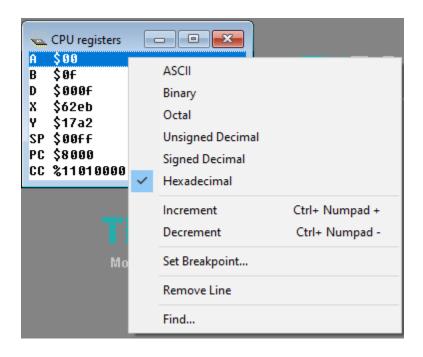


Рисунок 7

Для просмотра значений памяти необходимо выбрать пункт «View  $\rightarrow$  Memory  $\rightarrow$  Memory list», после чего ввести адрес начальной ячейки, например «\$8000», и нажать ОК (рисунок 8).

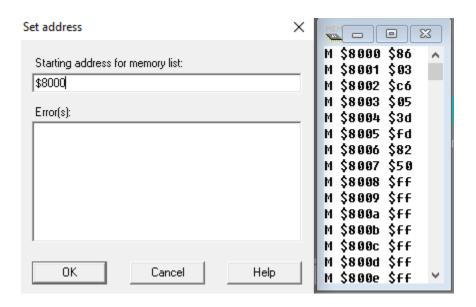


Рисунок 8

### 1 МЕТОДЫ АДРЕСАЦИИ. КОМАНДЫ ПЕРЕСЫЛКИ ДАННЫХ

#### 1.1. Методы адресации

Микроконтроллеры семейства МС68НС11 выполняют обработку 8и 16-разрядных операндов и реализуют набор из 108 команд. Они содержат два 8-разрядных аккумулятора А и В, которые при выполнении ряда команд используются как 16-разрядный регистр D, два 16-разрядных индексных регистра X и Y, регистр условий ССR, 16-разрядные регистр-указатель стека SP и программный счетчик PC.

Регистр ССР (табл. 1.1) содержит значения признаков переноса С, переполнения V, нулевого результата Z, знака N, запрещения прерывания I, переноса между тетрадами H.

Формат солержимого регистра условий CCR

Таблица 1.1

Topinal codepidation of the participal years and the control of th								
Биты	7	6	5	4	3	2	1	0
Признаки	S	X	Н	I	N	Z	V	С

Микроконтроллеры семейства MC68HC11 имеют следующие типы адресации: неявная, непосредственная, прямая, расширенная, индексная и относительная.

Рассмотрим каждый из видов адресации подробнее.

**Неявная адресация** используется в том случае, когда в качестве операндов используются либо регистры (например, COMA, CLI), либо фиксированная ячейка памяти (SWI). Другими словами можно сказать, что неявная адресация не требует отдельного битового поля для указания операнда. В большинстве случаев такие команды однобайтные.

43	COMA
53	COMB

Исключение составляют команды, взаимодействующие с регистром Y:

18	35	TYS
18	3A	ABY

В случае использования *непосредственной адресации* операнд (или один из операндов) включен непосредственно в код команды. Длина таких команд может составлять от 2 до 4 байтов. При записи команд, использующих непосредственную адресацию, операнд предваряется символом «решетка» ('#').

86	03			LDAA	#3
CE	80	00		LDX	#32768
18	8C	56	78	CPY	#\$5678

**Прямая адресация** используется для доступа к данным, расположенным в первых 256 байтах памяти. При этом младший байт адреса операнда расположен непосредственно за кодом команды. Применение этой группы команд позволяет сократить объем программы, а также время выполнения на выборке операнда из памяти.

96	3F		LDAA	
63	DA	FF	GRAB	\$FF

Использование *расширенной адресации* позволяет осуществить доступ к любой ячейке памяти в пределах адресного пространства контроллера. При этом 2 байта, следующие непосредственно за кодом команды, представляют собой абсолютный адрес операнда.

B6	40	00	LDAA	\$4000
7E	78	12	JMP	\$7812

Как правило, ассемблер автоматически выбирает наиболее оптимальный из двух вышеописанных методов адресации.

Для доступа к массивам данных удобно использовать *индексную адресацию*. В микроконтроллерах семейства MC68HC11 используется так *называемая индексная адресация с 8-разрядным смещением*. При этом в индексный регистр X или Y заносится 16-разрядный адрес, а следующий за кодом команды байт содержит 8-азрядное смещение. Абсолютный адрес при этом вычисляется простым суммированием содержимого индексного регистра с байтом смещения.

A6	07		LDAA	\$07,X
18	AD	00	JSR	0,Y

Команды работы со стеком также принято относить к командам с индексной адресацией.

32	PULA
37	PSHB

Эти команды используют индексную адресацию без смещения.

**Относительная адресация** используется в командах передачи управления. При этом абсолютный адрес перехода вычисляется путем сложения содержимого программного счетчика со смещением, представляющим собой 8-разрядное

знаковое число. Таким образом, используя относительную адресацию можно осуществить переход на адрес, лежащий в пределах от -128 до +127, относительно адреса следующего за командой перехода.

8D 00	BSR	*+\$2	
24	FF	BCC	*-125

Заметим, что для наглядности здесь использован символ «звездочка» ('\*'), который заменяется ассемблером на адрес текущей команды. Программы, использующие только относительную и неявную адресацию, принято называть позиционно-независимыми программами. Это объясняется тем, что при перемещении кода из одной области памяти в другую работоспособность программы сохраняется.

#### 1.2. Команды пересылки данных

Простейшими командами являются команды пересылки данных. Список этих команд приведен в табл. 1.2. Рассмотрим каждую из команд подробнее на простых примерах.

Команды пересылки данных

Таблица 1.2

	команды пересылки данных					
TSTA	CLRA	TAB	PSHA			
TSTB	CLRB	TBA	PULA			
TST*	CLR*	TAP	PSHB			
LDAA**	STAA***	TPA	PULB			
LDAB**	STAB***	TSX	PSHX			
LDD**	STD***	TXS	PULX			
LDX**	STX***	TSY	PSHY			
LDY**	STY***	TYS	PULY			
LDS**	STS***	XGDX				
		XGDY				

Примечания:

TSTA, TSTB, TST (opr)

LDAA (opr), LDAB (opr), LDD (opr), LDS (opr), LDX (opr), LDY (opr)

Команды TSTA, TSTB и TST служат для установки регистра статуса в соответствии с содержимым регистра A, B или ячейки памяти соответственно. Далее результат может быть использован в командах условного перехода. Занесите в регистр A значение \$00 и выполните в пошаговом режиме команду TSTA. Теперь посмотрите на содержимое регистра статуса: должен быть установлен флаг нуля

<sup>\* –</sup> команды, использующие расширенную и индексную адресацию;

<sup>\*\* –</sup> команды, использующие непосредственную, прямую, расширенную и индексную адресацию;

<sup>\*\*\* –</sup> команды, использующие прямую, расширенную и индексную адресацию.

и сброшены флаг отрицательного результата (М), переноса (С) и переполнения (V). Проведите подобный опыт при других значениях регистра A, обращая внимание на различное состояние регистра статуса.

Рассмотрим команды загрузки в регистр содержимого ячейки памяти:

org \$8000

ldab \$56; загрузить в регистр В содержимое ячейки \$56,

используя прямую адресацию

ldy \$c800; загрузить в регистр Y данные, расположенные по адресу

\$c800 (предыдущую команду)

1 dx #\$1f00 ; установить регистр X <math>1 daa \$03,x ; считать информацию

CLRA, CLRB, CLR (opr)

Работа команд очистки регистров A и B и ячейки памяти может быть проиллюстрирована на примере следующей простой программы:

S X H I N Z V C
- - - - 0 1 0 0

org \$8000

clrb ; очистить регистр В ldx #\$1f00 ; установить регистр X

clr \$04,x ; очистить

STAA (opr), STAB (opr), STD (opr), STS (opr), STX (opr), STY (opr) Теперь рассмотрим работу команд модификации ячеек памяти. Для этого введем следующую программу:

S X H I N Z V C

org \$8000

ldd #\$AA55 ; установить в регистре D значение \$AA55

1dx #\$1f00 ; установить регистр X

 clr
 \$04,x
 ;
 очистить

 staa
 \$04,x
 ;
 записать

 stab
 \$04,x
 ;
 записать

ldaa \$03,х ; считать информацию

staa \$04,х ; записать

В результате выполнения команды ТАВ значение аккумулятора А будет присвоено аккумулятору В. Команда ТВА имеет противоположный эффект. Следует отметить, что регистр статуса принимает состояние, подобное выполнению команд STAA, STAB.

Команда ТРА осуществляет перенос содержимого регистра ССР в аккумулятор А. Это удобно, если после выполнения какой-либо подпрограммы необходимо сохранить состояние регистра статуса (см. также ТАР).

TAB, TBA

S X H I N Z V C
- - - - ? ? 0 
TPA, TSX, TSY, TXS,
TYS, XGDX, XGDY

S X H I N Z V C

Группа команд работы с регистром стека имеет одну особенность: при переносе числа из индексного регистра регистр стека получает на единицу меньшее значение, при обратной пересылке происходит увеличение индексного регистра. Рассмотрим эти команды подробнее:

org \$8000 ldx #\$220 ; занести в регистр X адрес \$220

хgdх ; обмен содержимого регистров X и D clrb ; очистить младший байт регистра D

xgdx ; X = \$200 txs ; SP = \$1ff tsy ; Y = \$200

Обмен содержимого индексного регистра и регистра D, как правило, используется при арифметических операциях (так как арифметические команды работы с регистром D более развиты) или в случае необходимости 8-разрядного доступа к содержимому индексного регистра, что может быть полезно, например, для организации кольцевого буфера.

TAP



нено только из 1 в 0.

Команда ТАР осуществляет перенос значения регистра А в соответствующие биты регистра статуса ССЯ. При этом содержимое регистра А остается неизменным. Флаг X, служащий для маскирования прерывания XIRQ, в результате выполнения этой

команды может быть сброшен, но он не может быть установлен, если до выполнения команды флаг был сброшен.

org \$8000

ldaa #\$47; занести в регистр А новое содержимое регистра статуса tap; установить новое значение регистра статуса: заметьте,

; что флаг X не будет установлен

Команды работы со стеком, как правило, используются в подпрограммах для того, чтобы сохранить значение одного или более регистров.

Алгоритм работы команд PSH таков:

PSHA, PSHB, PSHX, PSHY, PULA, PULB, PULX, PULY

SXHINZVC

1) в ячейку памяти, на которую указывает регистр SP, записывается (младший) байт регистра-операнда;

2) значение регистра SP уменьшается на 1, указывая на следующую свободную ячейку в области стека;

- - - - - - - - - еранда последовательность (1–2) повторяется со старшим байтом операнда.

Команды группы PUL выполняют данную последовательность в обратном порядке, увеличивая значение регистра SP.

Следующая программа демонстрирует, каким образом можно сохранить неизменными все внутренние регистры ОЭВМ (рекомендуется также обратить внимание на содержимое стека):

```
$8000
org
psha
           ; последовательно сохраняем регистры в стеке: A, B, X, Y, CCR
pshb
pshx
pshy
tpa
psha
ldaa
     #$20; выполняем какие-либо действия, в результате которых изменяется
ldx
     $12 ; содержимое регистров
ldy
     $1f03
clrb
xgdy
pula
           ; восстанавливаем регистры: ССР, У, Х, В, А
tap
puly
pulx
pulb
pula
```

## 1.3. Контрольные вопросы

- 1. Какие методы адресации вам известны? Дайте краткую характеристику каждого из них.
- 2. Какие методы адресации могут быть использованы в командах LDAA, STAA?
  - 3. На какие флаги влияет выполнение команды TSTA?
  - 4. Как формируется абсолютный адрес перехода в командах, использующих индексную адресацию?
    - 5. Укажите на неточности (если они есть) в написании команд:

```
ldaa #20
staa #$50
ldab #$500
tax
xgdy
```

6. Какие из изученных в данном разделе команд влияют на содержимое регистра SP?

- 7. Что такое позиционно-независимая программа?
- 8. Какие методы адресации используют приведенные ниже команды:

ldaa #20

staa \$20

psha

coma

pulb

9. Каково значение регистров X и D в результате выполнения программы:

ldaa #30

ldx #\$4020

tab

psha

psha

xgdx

pulx

- 10. Какие особенности имеет команда ТАР?
- 11. Какое применение находит команда XGDX?
- 12. Каково значение регистра SP в результате выполнения фрагмента программы:

ldx #\$200

txs

pshx

pula

- 13. Как формируется абсолютный адрес перехода в командах, использующих относительную адресацию?
- 14. Какая логическая ошибка допущена при написании данного фрагмента программы:

ldx #\$20

pula

ldaa 0,x

staa 5,x

ldaa 3,x

staa \$22

psha

15. Каково значение регистра Y в результате выполнения программы:

ldx #\$4644

stx \$20

ldaa #\$20

tab

std \$21

ldy \$20

#### 1.4. Задания

- 1. Напишите программу, заполняющую ячейки \$8200...\$8205 значением \$55, используя индексную адресацию.
- 2. Перезаписать регистр А в регистр В таким образом, чтобы значение регистра флагов осталось неизменным.
- 3. Занести \$AA и \$55 в регистры A и B соответственно. Перенести значение этих регистров в регистр X таким образом, чтобы в регистре X оказалось значение \$55AA.
  - 4. Заполнить 10 ячеек стека значением ячеек памяти, начиная с \$8000.
  - 5. Произвести обмен регистров X и Y тремя различными способами.
  - 6. Занести в регистр X число \$1F0. Используя только рассмотренные в этой лабораторной работе команды, уменьшить это число на 3.
  - 7. Произвести обмен содержимого младшего байта регистра X с регистром А.
  - 8. Изменить порядок следования байтов в регистре X, не используя команду XGDX.
  - 9. Занести значение регистра стека в регистр D.
  - 10. Изменить порядок следования байтов в регистре Y, используя только неявную адресацию.
  - 11. Сохранить текущее значение регистра стека в стеке.
  - 12. Установить регистр флагов в соответствии с содержимым младшего байта регистра SP.
  - 13. Переписать содержимое регистра А в регистры В, Х и Ү.
- 14. Сохранить все регистры ОЭВМ в ячейках памяти \$8100 ... \$8108. При этом содержимое данных ячеек памяти должно соответствовать значению регистров при входе в программу.

В приложении А представлена система команд, а пример программы – в приложении Б.

Примечание. При написании программ в случае необходимости следует предварительно записать значения в ячейки памяти в соответствии с заданием.

### 2. АРИФМЕТИЧЕСКИЕ КОМАНДЫ

#### 2.1. Арифметические команды

Список арифметических команд приведен в табл. 2.1.

Таблица 2.1

#### Арифметические команды

INCA	DECA	NEGA	CMPA*	SUBA*	ADDA*	ADCA*	DAA
<b>INCB</b>	DECB	NEGB	CMPB*	SUBB*	ADDB*	ADCB*	MUL
INC**	DEC**	NEG**	CPD*	SUBD*	ADDD*		
INX	DEX		CPX*	SBCA*	ABA		FDIV
INY	DEY		CPY*	SBCB*	ABX		
INS	DES		CBA	SBA	ABY		IDIV

Примечания:

INCA, INCB, INC (opr)
DECA, DECB, DEC (opr)

S X H I N Z V C
- - - - ? ? ? 
INS, DES

S X H I N Z V C
- - - - - - 
INX, INY, DEX, DEY

S X H I N Z V C
- - - - ? - -

Приведем примеры использования этих команд в порядке увеличения сложности.

Команды инкремента и декремента являются простейшими арифметическими операциями и служат соответственно для увеличения и уменьшения на единицу значения регистра ОЭВМ или ячейки памяти.

В зависимости от типа операнда значение регистра статуса после выполнения команд может принимать различные значения. При работе с 8-разрядным операндом команды инкремента и декремента влияют на флаги отрицательного результата (N), нуля (Z) и переполнения (V). В случае если операндом является указатель стека, значение реги-

стра статуса остается неизменным. При операциях с индексными регистрами команды инкремента и декремента влияют только на флаг нуля (Z).

Как правило, команды INC и DEC используются для организации циклов. Тот факт, что эти команды не изменяют флаг переноса, используется при арифметических операциях над многобайтными числами.

Следующий простой пример иллюстрирует работу этих команд:

org \$8000

<sup>\* –</sup> команды, использующие непосредственную, прямую, расширенную и индексную адресацию;

<sup>\*\* -</sup> команды, использующие расширенную и индексную адресацию.

поместить в регистр А значение \$10 увеличить на 1 ldaa #\$10

inca

tab ; поместить в регистр В

decb ; уменьшить В на 1

std \$10 ; сохранить регистры A и B в ячейках \$10 и \$11

1 dx \$10 ; загрузить в регистр X

inx ; инкрементировать регистр X

des ; указателя стека

NZVC

NEGA, NEGB, NEG (opr)

S X H I

Команда NEG замещает операнд его двоичным дополнением. Другими словами можно сказать, что результатом операции является изменение знака числа, представленного в дополнительном коде.

Продемонстрируем на примере эмуляцию коман-

ды INC через NEG и DEC:

org \$8000

nega ; изменить знак числа

deca ; увеличить на 1

nega ; изменить знак числа

CMPA (opr), CMPB (opr), CPX (opr), CPY (opr), CPD (opr), CBA

S X H I N Z V C

Команды сравнения используются при сравнении значения регистра со значением ячейки памяти или регистра. Фактически происходит операция вычитания ячейки памяти, указанной в качестве операнда, или регистра В (в случае команды СВА) из соответствующего регистра МК. Команды не оказы-

вают влияния на операнды, изменяется лишь регистр статуса. В дальнейшем результат обычно используется командами перехода.

org \$8000

ldaa #\$10 ; инициализация регистров A и В

ldab #\$50

сва ; сравнение регистров А и В

stab \$01

стрь \$01 ; сравнение содержимого регистра В с ячейкой \$01

ABA, ADCA (opr), ADCB (opr), ADDA (opr), ADDB (opr)

S X H I N Z V C
- - ? - ? ? ? ? ?

При выполнении команд сложения происходит суммирование содержимого регистра-приемника с непосредственно заданным значением, ячейкой памяти или другим регистром. В командах ADC к результату дополнительно прибавляется значение флага переноса. Результат сложения аккумуляторов

командой ABA заносится в регистр A, результат сложения регистра B с индексным регистром – в соответствующий индексный регистр.

При выполнении команд вычитания происходит вычитание из регистра приемника второго операнда (в случае SBA происходит вычитание регистра В

ADDD (opr), SUBD (opr), SBA, SBCA (opr), SBCB (opr), SUBA (opr), SUBB (opr) ABX, ABY

S X H I N Z V C

- - - - - - - - - - -

0.x

staa

из регистра A). Команды SBC дополнительно вычитают из регистра-приемника значение флага переноса.

Команды, учитывающие флаг переноса, как правило, используются при операциях над многобайтными числами. Ниже приводится пример сложения и вычитания двух 3-байтных чисел, расположенных в ячейках \$0 ... \$2 и \$3 ... \$5 соответственно.

```
$8000
org
ldx
     #01
ldd
     0.x
                 ; сложение младших 2-х байтов
addd 3,x
std
     0.x
dex
                 ; переход к 3-му байту
ldaa 0,x
adca 3,x
                 ; сложение с учетом переноса
staa
    0.x
                 ; записываем результат
ldx
     #$2
ldaa 0.x
                 ; вычитание с использованием SBA
ldab 3,x
sba
dex
                 ; переход к следующему байту
ldaa 0,x
sbca 3,x
staa
     0.x
dex
                 ; переход к последнему байту
ldaa 0,x
sbca 3,x
```

Двоично-десятичная коррекция после сложения командами ABA, ADDA и ADCA обеспечивает суммирование двух чисел, представленных в двоичнодесятичном формате. При этом флаг переноса используется в качестве старшего бита, обеспечивая получение корректного двоично-десятичного значения.

; результат получен, записываем последний байт

DAA	Фактически команда DAA после команд сложения
	действует следующим образом:
S X H I N Z V C	1) если содержимое младшей тетрады аккумулятора
? ? ? ?	больше 9 или флаг полупереноса H установлен в «1»,
-значение не определено	то к аккумулятору добавляется число 6;

2) если содержимое старшей тетрады аккумулятора стало после этого более 9 или установлен флаг переноса, то число 6 добавляется и к старшей тетраде аккумулятора.

org \$8000 ldaa #\$99 ; 99 в двоично-десятичном коде ldab #\$20

ава ; результат равен В9

daa ; коррекция до двоично-десятичного значения: C = 1, A = \$19

tab

ldaa #0; использование clra не допустимо, т.к. будет сброшен флаг

; переноса

adca #0; D = \$0119

MUL
S X H I N Z V C

Команда умножения производит беззнаковое умножение двух чисел, представленных в 8-разрядных аккумуляторах. Результат помещается в 16-разрядный аккумулятор D. Флаг переноса при

этом устанавливается таким образом, что при выполнении команды ADCA #0 происходит округление старшего байта.

org \$8000 ldaa #\$10 ldab #\$68

mul ; \$10 \* \$68 = \$0680

adca #0 ; A = \$7

IDIV S X H I N Z V C

S X H I N Z V C
- - - - - ? 0 ?

**FDIV** 

S X H I N Z V C
- - - - - ? ? ?

Команда IDIV производит целочисленное деление аккумулятора D на индексный регистр X. После выполнения в регистр X заносится частное, а в регистр D — остаток от деления. При выполнении команды IDIV делимое обычно больше делителя.

Команда FDFV производит операцию дробного деления тех же аргументов. Фактически FDIV может быть представлен как умножение регистра D на  $2^{16}$  с последующим выполнением команды IDIV, поэтому

при выполнении этой команды делитель обычно больше делимого. Эти две команды очень редко используются на практике.

org \$8000

ldd #1020 ; D = 1020 (\$3fc)ldx #512 ; X = 512 (\$200)

idiv ; D = 1 (\$1), X = 508 (\$1fc)fdiv ; D = 129 (\$81), X = 4 (\$4)

#### 2.2. Контрольные вопросы

- 1. Какие команды сложения вы знаете?
- 2. Какие методы адресации используют команды ABA, ADDA, ABY?
- 3. Какие команды вычитания вам известны?
- 4. Каким образом используется бит переноса в операции вычитания?
- 5. Над какими операндами могут выполняться команды INC, DEC?
- 6. Объясните отличие в выполнении команд ADD и ADC.
- 7. Где располагаются результаты команды FDIV и что они собой представляют?
  - 8. Что может служить операндом команды ADCA?
- 9. Какой флаг устанавливается, если результат операции сложения превышает \$FF?
- 10. Объясните, по какому принципу устанавливаются флаги переноса, нуля и переполнения в регистре статуса ССР при выполнении арифметических команд сложения и вычитания.
- 11. Объясните логику работы команд сложения/вычитания с учетом переноса/заёма при обработке многобайтовых чисел.
  - 12. Объясните логику работы команды DAA.
  - 13. Чем отличаются команды FDIV и IDIV?

#### **2.3.** Задания

- 1. Напишите программу, позволяющую вычислить адрес элемента, находящегося в двухмерном массиве размерностью 3 х 3. Массив располагается по адресу \$8100. Индекс задается регистрами A и B, где A номер строки, B номер столбца массива.
- 2. Напишите программу суммирования регистров МК по следующей формуле: D = A + B + lo(X) + hi(X) + lo(Y) + hi(Y), где lo и hi младший и старший байты соответствующих регистров.
- 3. Напишите программу вычитания содержимого регистров X и Y из регистра D, результат сохранить в регистре стека и уменьшить на 3.
- 4. Напишите программу сравнения значений ячеек памяти \$0 и \$1. Регистр А должен быть равен единице, если ячейки памяти равны.
- 5. Вычислите произведение двух ячеек памяти. Содержимое всех регистров должно остаться неизменным.
  - 6. Напишите программу суммирования двух 16-разрядных чисел, используя

для сложения только команды aba и adca(b), с учётом возможного переполнения.

- 7. Напишите программу, позволяющую вычислить адрес элемента, находящегося в двухмерном массиве размерностью 3 х 3. Массив располагается по адресу \$8100-\$8109. Индекс задается регистрами A и B, где A номер строки, B номер столбца массива.
  - 8. Вычислите произведение содержимого ячеек памяти \$8100-8102.
- 9. Просуммируйте содержимое ячеек памяти от \$8000 до \$8008. Содержимое всех регистров должно остаться неизменным.
  - 10. Вычислите разность содержимого регистров X и Y.
  - 11. Вычислите произведение регистров X и Y.
- 12. Просуммируйте содержимое ячеек памяти от \$8000 до \$8004 результат уменьшить на 7 используя команды рассмотренные в 1 лабораторной работе результат сохранить в стэке.
- 13. Вычислите частное от деления содержимого индексного регистра X на содержимое индексного регистра Y. При этом все остальные регистры необходимо сохранить в начальных условиях.
- 14. Напишите программу сравнения 16-разрядных чисел, расположенных в ячейках памяти \$0 и \$2. Регистр А должен быть равен нулю, если ячейки памяти не равны.

# 3. ЛОГИЧЕСКИЕ КОМАНДЫ. КОМАНДЫ РАБОТЫ С БИТОВЫМИ ПОЛЯМИ. КОМАНДЫ СДВИГОВ

#### 3.1. Логические команды

Логические команды включают в себя действия булевой алгебры над аккумулятором или в случае команды СОМ над ячейкой памяти, заданной при помощи расширенной или индексной адресации. Команды ВІТА и ВІТВ по принципу работы схожи с командами ANDA и ANDB, но не изменяют содержимого аккумулятора (сравните CMPA и SUBA). Команды приведены в табл. 3.1.

Таблица 3.1

#### Логические команды

COMA	ANDA	BITA	ORAA	EORA
COMB	ANDB	BITB	ORAB	EORB
COM				

COMA, COMB, COM (opr)

S X H I N Z V C

ANDA (opr), ANDB (opr), BITA (opr), BITB (opr), ORAA (opr), ORAB (opr), EORA (opr), EORB (opr)

S X H I N Z V C
- - - - ? ? 0 -

Обычно логические команды используются для выборочной установки, обнуления, дополнения и тестирования бит, что часто используется при работе с периферийными устройствами. Следующий пример показывает, каким образом онжом содержимое старшего и младшего бит порта С в старший и младший биты порта В. При этом младший бит порта С переносится с инверсией. (Программа чтобы задействовать написана таким образом, максимальное число логических команд, но не оптимизирована на скорость выполнения.)

org \$8000

ldaa \$1f03 ldab \$1f04

andb #%01111110 oraa #%01111110

coma ; eora #%10000000 ; aba : считать состояние порта С

считать состояние порта В выделить неизменную часть

установить все неиспользуемые биты в «1»

инвертировать значение аккумулятора инвертировать значение старшего бита совместить результат (заметьте, что мы

заблаговременно маскировали неиспользуемые биты, чтобы сейчас совместить два числа простым

суммированием)

staa \$1f04 ; вывести результат

#### 3.2. Команды работы с битовыми полями

Команды работы с битовыми полями позволяют изменять указанные биты приемника (ячейки памяти или регистра статуса ССR), оставляя незадействованные биты нетронутыми. Список команд приведен в табл. 3.2.

Таблица 3.2

Команды работы с битовыми полями

SEC	SEI	SEV	BSET*
CLC	CLI	CLV	BCLR*

Примечание.

Команды, представленные в первых трех столбцах таблицы, устанавливают (SE?) или сбрасывают (CL?) отдельные флаги в регистре статуса, на которые указывает третья буква в мнемонике команды (С – флаг переноса, І – маскирование прерываний, V – флаг переполнения).

Приведем простой пример, показывающий один из способов занесения числа 1 в аккумулятор:

org \$8000

clra ; очистить аккумулятор sec ; установить флаг переноса adca #0 ; прибавить его к аккумулятору

В реализации отладчика имеется одна особенность — если трассируемая команда запрещает прерывания, то выполнение программы будет продолжаться до тех пор, пока либо прерывания не будут разрешены, либо не произойдет прерывания по неправильному коду команды. В частности это относится к командам SEI и SWI (эта команда будет рассмотрена в следующей главе). Также следует отметить, что если выполнение программы затянется, то отладчик выдаст сообщение об истечении времени ожидания ответа.

Почти в каждой программе требуется возможность манипуляции отдельными битами ячейки памяти. Так, блок регистров представляет собой по большей части битовые поля.

BCLR (opr), BSET (opr)

S X H I N Z V C

- - - - ? ? 0 -

Команды BCLR и BSET в качестве первого операнда получают ячейку памяти, в которой соответственно сбрасываются или устанавливаются биты, указанные в маске, заданной непосредственно вторым параметром.

Приведем пример, демонстрирующий работу этих команд:

org \$8000

1dx #\$1f00 ; настроить регистр X

<sup>\* –</sup> команды, использующие прямую или индексную адресацию в качестве первого параметра и непосредственную – в качестве второго.

bset 4,x,#\$AA; установить в «1» через один бит, оставив

незадействованные биты в прежнем состоянии

bclr 4,x,#\$55; установить в «0» остальные биты

#### 3.3. Команды сдвигов

Список команд сдвигов представлен в табл. 3.3. Эти команды позволяют адресоваться к аккумулятору или ячейке памяти.

Команды сдвигов обычно подразделяют на три группы:

- арифметические сдвиги;
- логические сдвиги;
- циклические сдвиги.

Таблица 3.3

#### Команды сдвигов

ASIA/ LSLA ASLB/ LSLB ASLD/ LSLD ASL*/ LSL*	ASRA ASRB ASR*	LSRA LSRB LSRD LSR*	ROLA ROLB ROL*	RORA RORB ROR*
--	----------------------	------------------------------	----------------------	----------------------

Примечание.

ASLA, ASLB, ASL (opr), ASLD, ASRA, ASRB, ASR (opr)

При арифметическом сдвиге происходит сохранение знака первоначального операнда при выполнении сдвига. При выполнении команды ASR происходит расширение знакового разряда. Это позволяет использовать команду для деления знакового числа на  $2^N$ . Однако для нечетных чисел деление не всегда

является корректным (разница в результате может составлять 1). При выполнении команды арифметического сдвига влево всякий раз при смене знакового бита устанавливается флаг V, а освободившиеся разряды заполняются 0. Таким образом, становится возможным при помощи команд ASR производить знаковое умножение числа на  $2^N$ .

Флаг переноса устанавливается в соответствии с отбрасываемым битом. Приведем пример, демонстрирующий работу этих команд:

org \$8000

ldaa #%00101001

ldx #\$1f00

staa 4,х ; вывести содержимое аккумулятора

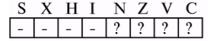
asl 4,х ; умножить на два

asl 4,x; еще раз умножить на два (происходит переполнение)

asr 4,x ; разделить на два asr 4,x ; разделить на два

<sup>\* –</sup> команды, использующие расширенную или индексную адресацию.

LSLA, LSLB, LSL (opr), LSLD, LSRA, LSRB, LSR (opr), LSRD



Логические сдвиги производят сдвиг содержимого аккумулятора или ячейки памяти влево (LSL) или вправо (LSR). При этом освободившиеся разряды всегда заполняются нулями. Команды групп ASL и LSL выполняют в точности одинаковые действия и имеют одинаковые коды операций, поэтому покажем лишь отличие команд ASR от команд LSR:

\$8000 org ldaa #%10101010 ; установить в «1» через один бит \$1f04 staa ; арифметический сдвиг вправо: \$1f04 asr ; старший бит сохраняется \$1f04 asr \$1f04 ; логический сдвиг: lsr

\$1f04 ; старший бит заполняется «0» lsr

ROLA, ROLB, ROL (opr), RORA, RORB, ROR (opr)



Команды циклического сдвига позволяют осуществить операцию логического сдвига над многобайтными числами. Отличие этих операций от операций логического сдвига состоит в том, что освободившийся разряд заполняется не нулем, а состоянием флага переноса С. Рассмотрим пример использования этих команд для сдвига 4байтного числа, расположенного в ячейках 0 ... 3, влево:

\$8000 org ldx #0 **1s1** 3,x 2,xrol rol 1,x rol 0.x

#### Контрольные вопросы 3.4.

1. Каков результат выполнения программы

sec

clra

adda #0

- 2. Какие методы адресации применимы к командам циклического сдвига?
- 3. Расскажите о командах работы с битами регистра CCR.
- 4. Какие особенности работы с отладчиком следует учитывать при отладке программ, запрещающих прерывания?
  - 5. В чем разность команд ASR и LSR?
  - 6. Можно ли использовать команду ROLA вместо команд ASLA, LSLA?

- 7. Какие логические команды вы знаете?
- 8. Каким образом реализуется команда ASRD (сдвиг регистра D на 1 байт вправо)?
  - 9. На какие группы можно подразделить команды сдвигов?
  - 10. Дайте определение команд логического сдвига.
  - 11. Чем отличается команда COM от команды NEG?
- 12. Каким образом можно сэмулировать команду СОМ, пользуясь командами, изученными в данном разделе?
  - 13. Какие параметры имеет команда BSET?
  - 14. Чем отличается команда ORAA от команды EORA?

#### 3.5 Задания

- 1. Написать тремя способами установку битов 2 и 3 в ячейке памяти \$10.
- 2. Написать программу, которая в четные биты регистра X записывает биты регистра A, а в нечетные регистра B.
- 3. Написать программу, позволяющую инвертировать те биты регистра X, которые сброшены в регистре D.
- 4. Написать программу, сбрасывающую биты в регистре A, если соответствующие биты регистров A и B установлены. Остальные биты должны оставаться в исходном состоянии.
- 5. Написать программу, копирующую регистр А в регистр В с обратным порядком следования бит, инвертируя нечетные биты.
  - 6. Установить 4- и 5-й биты в регистре А с помощью команды BSET.
- 7. Написать программу, копирующую содержимое регистров A и B в регистр X таким образом, чтобы старшая тетрада регистра A и старшая тетрада регистра B составляли старший байт регистра X, а младшие тетрады младший.
- 8. Напишите программу, создающую зеркальное отображение битовой карты регистра А в регистре В.
- 9. Реализовать подсчет установленных в регистре X битов с занесением суммы в регистр B.
- 10. Написать программу, заполняющую ячейки памяти \$0 ... \$F соответствующими битами регистра D, т.е., например, если бит 0 в регистре D сброшен, то в ячейку \$0 записывается ноль, если установлен \$FF.
- 11. Напишите программу, производящую обмен старшей и младшей тетрады аккумулятора А.
  - 12. Произведите операцию «логическое ИЛИ» над регистрами X и Y.
  - 13. Произведите операцию «логическое И» над регистрами X и Y.
- 14. Напишите программу, осуществляющую сдвиг влево 3-х ячеек памяти таким образом, чтобы выдвигаемый из старшей ячейки памяти бит становился на место младшего бита в младшей ячейке.

## 4. КОМАНДЫ ПЕРЕДАЧИ УПРАВЛЕНИЯ. СПЕЦИАЛЬНЫЕ КОМАНДЫ

### 4.1. Команды передачи управления

Команды передачи управления можно разделить на 4 группы:

- команды безусловного перехода (JMP, BRA, BRN, NOP);
- команды работы с подпрограммами (JSR, BSR, RTS);
- команды условного перехода (BEQ, BNE, BMI, BPL, BCS/BLO, BCC/BHS, BVS, BVC, BGT, BGE, BLT, BLE, BLS, BHI, BRSET, BRCLR);
  - команды работы с прерываниями (SWI, RTI).

Список команд передачи управления представлен в табл. 4.1. Все команды передачи управления не оказывают влияния на состояние регистра статуса.

Таблица 4.1

Команды передачи управления

JMP*	BEQ**	BCS/BLO**	BOT**	BLS**	JSR****	SWI***
BRA**	BNE**	BCC/BHS**	BGE**	BHI**	BSR**	RTI***
BRN**	BMI**	BVS**	BLT**	BRSET****	RTS***	
NOP***	BPL**	BVC**	BLE**	BRCLR****		

#### Примечания:

\*\*\*\* – команды, использующие смешанную адресацию: первый операнд использует либо прямую, либо индексную адресацию, второй – относительную; \*\*\*\* – команды, использующие прямую, расширенную и индексную адресацию.

Команды безусловного перехода служат для передачи управления другому

JMP, BRA, BRN, NOP	участку программы независимо от состояния
, , , , , , , , , , , , , , , , , , , ,	регистра статуса микроконтроллера и содержимого
SXHINZVC	ячеек памяти. Рассмотрим работу этих команд более
	подробно на следующем примере:

org	\$800	0		
	ldab	#\$02	;	выбор варианта ветвления программы
	ldx	#ways	;	занести в регистр Х адрес таблицы переходов
p0	ldy	0,x	;	считать значение в регистр Ү
	jmp	0,y	•	вызвать подпрограмму по адресу, находящемуся в
			• •	регистре Ү
p1	nop		;	задержка в 2 такта
	inx		•	увеличить регистр X на 2 для выборки
			:	следующего адреса из таблины переходов

<sup>\* –</sup> команды, использующие расширенную и индексную адресацию;

<sup>\*\* -</sup> команды, использующие относительную адресацию;

<sup>\*\*\* -</sup> команды, использующие неявную адресацию;

 bra
 p0
 ;
 перейти на метку p0

 p2
 bra
 p1
 ;
 перейти на метку p1

 p3
 brn
 \*
 ;
 задержка в 3 такта

 ways
 fdb
 p1,p2,p3

Выполните программу в пошаговом режиме. Обратите внимание, что команда «jmp 0,x» выполнится два раза, при этом в первом случае переход будет осуществлен на метку p2, а во втором -p3.

JSR, BSR, RTS

S X H I N Z V C

Команды работы с подпрограммами позволяют выделять часто используемую последовательность действий В подпрограмму. При переходе подпрограмме (JSR, BSR) в стеке сохраняется адрес следующей за текущей команды и регистр РС изменяется ПО правилам команд безусловного перехода.

При выходе из подпрограммы по команде RTS происходит выборка из стека адреса возврата. Работу этих команд можно проследить на примере программы, размещающей адрес своей второй команды в ASCII формате в ячейках \$0 ... 3:

\$8000 org bsr **p**1 переход на следующую команду получить в регистр Х адрес р1 (\$8002) **p1** pulx расписать адрес в формате ASCII xgdx #0 в ячейках \$0 ... \$3 ldy bsr bin2ascii вызвать подпрограмму, сохраняющую регистр A в формате ASCII в ячейках (y), (y+1)tba переписать регистр В в регистр А и расписать его в ячейках \$2, \$3 iny iny bin2ascii bsr bra bin2ascii сохранить в стеке регистр В pshb tab скопировать в него регистр А lsra выделить в А старшую тетраду lsra lsra lsra преобразовать число 0 ... f в ASCII код bsr hex2ascii 0,ystaa tba повторить для младшей тетрады anda #\$f bsr hex2ascii 1,y staa pulb

```
rts
hex2ascii adda #0 ; преобразование числа из диапазона daa adda #$f0 adca #$40 rts
```

Команды условного перехода служат для передачи управления в зависимости от состояния регистра ССR ОЭВМ или значения ячейки памяти (BRSET и BRCLR).

Иногда команды условного перехода, выполняющие передачу управления, в зависимости от состояния регистра статуса подразделяют на три группы:

- знаковые;
- беззнаковые;
- простые (табл. 4.2).

Команды условного перехода

Таблица 4.2

Условие	Логическая функция	Мнемоника	Противоположное действие		Тип
r>m	$Z+(N\oplus V)=0$	BGT	r≤ m	BLE	Знаковый
r≥ m	N⊕V=0	BGE	r <m< td=""><td>BLT</td><td>Знаковый</td></m<>	BLT	Знаковый
r=m	Z=1	BEQ	r ≠ m	BNE	Знаковый
r≤ m	$Z+(N\oplus V)=1$	BLE	r>m	BGT	Знаковый
r <m< td=""><td>N⊕V=1</td><td>BLT</td><td>r≥ m</td><td>BGE</td><td>Знаковый</td></m<>	N⊕V=1	BLT	r≥ m	BGE	Знаковый
r>m	C+Z=0	BHI	r≤ m	BLS	Беззнак.
r≥ m	C=0	BCC/BHS	r <m< td=""><td>BCS/BLO</td><td>Беззнак.</td></m<>	BCS/BLO	Беззнак.
r=m	Z=1	BEQ	r ≠ m	BNE	Беззнак.
r≤ m	C+Z=1	BLS	r>m	BHI	Беззнак.
r <m< td=""><td>C=1</td><td>BCS/BLO</td><td>r≥ m</td><td>BCC/BHS</td><td>Беззнак.</td></m<>	C=1	BCS/BLO	r≥ m	BCC/BHS	Беззнак.
перенос	C=l	BCS/BLO	нет пер.	BCC/BHS	Простой
отрицат.	N=1	BMI	полож.	BPL	Простой
переп.	V=1	BVS	нет пер.	BVC	Простой
r=0	Z=l	BEQ	r ≠ 0	BNE	Простой

Покажем один из способов организации циклов с помощью команд условного перехода на примере сложения двух 4-байтных чисел:

```
org $8000
ldx #$3 ; конечный адрес первого числа ldy
#$7 ; конечный адрес второго числа ldab
#$4 ; размер числа
clc ; сброс флага переноса loop
ldaa 0,x ; сложить два байта
adca 0,y
staa 0,x
```

dex ; перейти к следующему байту

dey

decb ; уменьшить число обрабатываемых байтов

bne loop; на 1 и повторить, если не 0

Другой пример показывает использование команд переходов при проверке правильности даты, записанной в виде BCD числа в ячейках \$0...\$3 в формате ДДММГГГГ (т.е. в ячейке \$0 хранится день, в ячейке \$1 – месяц, а в ячейках \$2 и \$3 – столетие и год в столетии соответственно):

\$8000 org ldx #0 установить указатель на начало даты загрузить в А и В день и месяц ldd 0.xtstb если день или месяц равен 0 или beq invalid месяц больше 13, то дата не корректна tsta invalid beq cmpb #\$13 invalid bhs cmpb #\$2 если это не февраль, то переход bne lab2 на выборку числа дней из таблицы ldab 3,x проверка високосного года bcd2bin bsr andb \$03 получение остатка от деления на 4 bne lab2 год невисокосный, если не делится нацело на 4 ldab #\$29 lab1 bra bcd2bin преобразование месяца в двоичный код bsr decb ldy #dpm настроить указатель на список дней в месяце aby ldab 0,yзанести в В число дней в месяце cba если число дней больше вычисленного, invalid bhi то дата не корректна год может быть любым, поэтому проверка clc не производится и возвращается признак bra done

; успешной проверки ; установка флага ошибки

done bra \*

sec

lab2

lab1

valid

invalid

bcd2bin psha ; преобразование числа в формате BCD,

tba ; заданного в регистре В в двоичный

anda #\$0F ; формат

```
lsrb
                                  выделение старшей тетрады
           lsrb
           lsrb
           lsrb
           1s1b
                                  умножение на 10 и сложение
                                  с регистром А
           aba
           lslb
           lslb
           aba
           tab
           pula
           rts
dpm
           fcb $31,$28,$31,$30,$31,$30,$31,$31,$30,$31
```

BRSET (opr), BRCLR (opr)								
S	X	Н	Ι	N	Z	V	C	
-	-	-	-	-	ı	-	ı	

Команды условного перехода, выполняющие передачу управления в зависимости от значения ячейки памяти, используются в циклах ожидания изменения какого-либо регистра управления, опросе внешних линий данных или работе с другими бито-

выми данными. Простой пример показывает, каким образом можно обеспечить отображение информации:

```
$8000
           org
                 #$1f00
                                  установить регистр X на базовый адрес
           ldx
           brset 3,x,#$01,p1;
                                  если младший бит установлен, тогда
                                  перейти к программе ожидания сброса
                 display
p0
                                  отобразить информацию
           bsr
                                  ждать установки бита
           brclr 3,x,#$01,*
                                  * – адрес текущей команды
                 display
p1
           bsr
           brset 3,x,#$01,*
                                  ждать сброса бита
                                  следующий цикл
                 0q
           bra
display
                 3,x
                                  отобразить состояние
           ldaa
                 4x
           staa
           rts
```

*Команды работы с прерываниями* предназначены для входа или выхода из прерывания.

Иногда бывает необходимо выполнить программную реализацию прерывания. Конечно, это можно реализовать через подпрограмму, в начале которой выполняется сохранение регистров в стеке, однако это снижает эффективность работы программы в целом. Для выполнения этой задачи служит команда генерации программного прерывания SWI.

Она выполняет последовательное сохранение в стеке регистров РС+1, Y, X,



CCR. запрещает маскируемые прерывания (устанавливает бит I в регистре ССR) и передает подпрограмму, управление на адрес которой находится в таблице векторов прерывания. Адрес прерывания SWI обработчика должен быть расположен по адресу

\$fff6, если работа происходит в нормальном режиме работы, или по адресу \$bff6, если в специальном. В режиме bootstrap по адресам \$bf40 ... \$bfff находится bootstrap ПЗУ, в котором векторы прерываний указывают на ячейки памяти внутреннего ОЗУ. Таким

образом, в исследуемых в данном разделе экспериментах для задания окончательного адреса перехода будем использовать адреса \$f4 ... \$f6, в которых будет расположена команда безусловного перехода JMP.

Для возврата из прерывания используется команда RTI. Она восстанавливает значения регистров из запомненных в стеке, тем самым осуществляется возврат к прерванной программе с сохранением состояния регистров.

Небольшая программа демонстрирует работу этих двух команд:

\$00f4 установка вектора обработчика org ih прерывания SWI jmp \$8000 org gen\_int ldaa #\$55 swi вызов прерывания coma swi coma swi coma swi done bra ih #\$1f04 обработчик прерывания осуществляет ldx отображение числа из регистра А staa 0,xldy #\$500 и задержку ≈10 мс delay dey bne delay rti

Попробуйте выполнить эту программу в пошаговом режиме (как было указано в разд. 3, обработчик прерывания будет выполняться за 1 шаг) и с установкой точек останова на метке іh. Посмотрите содержимое области данных выше указателя стека (стекового фрейма) и убедитесь, что все регистры процессора были сохранены.

#### 4.2. Специальные команды

Как отмечалось ранее, к специальным командам относятся команды, переводящие контроллер в режим низкого потребления энергии.

Команда WAI переводит контроллер в режим ожидания первого немаскированного прерывания. При этом сохранение регистров происходит в момент выполнения команды WAI, а не в момент обнаружения прерывания.

выполняет остановку всех внутренних генераторов Команда STOP перевод микроконтроллера И системы В режим минимального энергопотребления. В случае если установлен бит S регистра CCR, то команда STOP выполняется как команда NOP. Восстановление системы из режима минимального энергопотребления может произойти при появлении прерываний от RESET, XIRQ или немаскированного прерывания IRQ. В случае когда установлен бит X регистра CCR, маскирующий прерывание XIRQ и происходит это прерывание, то выполнение программы происходит со следующей за STOP команды. В некоторых масках семейства МС68НС11 была допущена ошибка, приводящая к неправильному интерпретированию кода команды в некоторых особых случаях, поэтому фирма Motorola рекомендует перед командой STOP помещать команду NOP, таким образом исключая эту ошибку.

#### 4.3. Контрольные вопросы

- 1. Каково различие между командами JMP и BRA?
- 2. Объясните различие между командами WAI и STOP.
- 3. Каким образом можно реализовать переход к подпрограмме, не используя команд BSR и JSR?
- 4. Произойдет ли вызов программного прерывания при установленном флаге I в регистре CCR?
  - 5. Какие команды относятся к знаковым командам условного перехода?
  - 6. Какие виды переходов вам известны?
  - 7. Каково назначение команд BLE, BSR, BCS, BRCLR?
- 8. Сколько и какие операнды используются командами условного перехода по состоянию бита?
  - 9. Реализуйте (примерно) команды BRCLR и BRSET через другие команды.
  - 10. Каков результат выполнения фрагмента программы:

```
ldaa
                    #34
                    #$34
              ldab
              cba
              bmi
                    p2
              beq
                    p3
                    done
              bra
p2
              ldaa
                    #45
                    done
              bra
p3
                    #$23
              ldaa
              clrb
done
```

- 11. Можно ли выполнить переход, аналогичный переходу по команде BCS, используя команды BNE и BLE?
- 12. Каким образом можно осуществить корректный выход из подпрограммы, не используя команду RTS?
  - 13. Какие команды относятся к беззнаковым командам условного перехода?
  - 14. Для какой цели используются команды WAI и STOP?
  - 15. Каково назначение команд BLE, RTI, JSR, BEQ?

#### 4.4 Задания

- 1. Произвести операцию «логическое И» между битом 0 и битом 4 для ячеек памяти, расположенных по адресам \$8200 ... \$821f, результат при этом должен быть записан в бит 1 соответствующей ячейки.
- 2. Написать программу, производящую подсчет количества четных чисел в ячейках \$2200 ... \$22ff.
- 3. Напишите программу, копирующую блок данных, расположенных по адресам \$8200 ... \$8220, в соответствующие ячейки \$0000 ... \$0020. При этом данные перезаписываются только в том случае, если бит 3 в соответствующей ячейке памяти сброшен.
- 4. Написать программу подсчета суммы 8-битных чисел больше нуля, расположенных в ячейках \$8200 ... \$82ff. Результат поместить в регистр Y. Количество чисел больше нуля расположенных в данных ячейках поместить в регистр A.
- 5. Произвести сортировку по возрастанию чисел, расположенных в ячейках \$8200 ... \$82ff.
- 6. Написать программу, подсчитывающую количество установленных битов в ячейках памяти \$8200 ... \$821f. Результат поместить в регистр X.
- 7. Произвести сортировку по убыванию чисел, расположенных в ячейках \$8200 ... \$82ff.
- 8. Написать программу, производящую подсчет количества нечетных чисел в ячейках \$8200 ... \$82ff.
- 9. Написать программу, подсчитывающую количество сброшенных битов в ячейках памяти \$8200 ... \$821f. Результат поместить в регистр Y.
- 10. Написать программу подсчета суммы 8-битных знаковых чисел, расположенных в ячейках \$8200 ... \$82ff.
- 11. Произвести операцию «логическое ИЛИ» между битом 2 и битом 5 для ячеек памяти, расположенных по адресам \$8200 ... \$821f, результат при этом должен быть записан в бит 3 соответствующей ячейки.
- 12. Произвести обмен старших тетрад ячеек, расположенных в блоках \$8200 ... \$821f и \$8220 ... \$823f.
- 13. Перестроить массив данных размером 256 байтов в обратном порядке, т.е. первый байт меняется местами с последним, второй с предпоследним и т.д.

- 14. Напишите программу, осуществляющую сдвиг массива данных размером 64 байта на 4 бита влево.
- 15. Напишите программу, зеркально перестраивающую биты в массиве данных размером 256 байтов, т.е. нулевой бит первого элемента массива становится последним битом последнего элемента, первый бит первого элемента 6-м последнего элемента и т.д.

#### ЛИТЕРАТУРА

- 1. Белевич, А. Ю. Микроконтроллеры семейства 68300 фирмы Motorola / А. Ю. Белевич, О. В. Сердюков, Г. Ю. Костин // Chip News. 1996. №2. С. 32–36.
- 2. Бродин, В. Б. Технология проектирования микропроцессорных контроллеров / В. Б. Бродин // Электроника и компоненты. -1997. №1. C. 8-9, №2. -C. 7-9.
- 3. Бродин, В. Б. Эмуляторы 8-разрядных ОЭВМ к IBM PC : сб. статей «Библиотека информационной технологии» / В. Б. Бродин, А. В. Калинин; под ред. Г. Р. Громова. М. : ИнфоАрт, 1991. Вып. 3. С. 222–229.
- 4. Кобахидзе, Ш. Средства разработки и отладки для однокристальных микроконтроллеров / Ш. Кобахидзе, А. Тамазов // Chip News. 1996. №2. С. 37—43.
- 5. Корнеев, В. Современные микропроцессоры / В. Корнеев. 3-е изд.— СПб. : БХВ-СПб, 2003.-448 с.
- 6. Коффрон, Дж. Технические средства микропроцессорных систем: практический курс / Дж. Коффрон; пер. с англ. М.: Мир, 1983. 344 с.
- 7. Куприянов, М. С. Коммуникационные контроллеры фирмы Motorola / М. С. Куприянов, О. Е. Мартынов, Д. И. Панфилов. СПб. : БХВ-Петербург, 2001. 560 с.
- 8. Левенталь, Л. Введение в микропроцессоры: программное обеспечение, аппаратные средства, программирование / Л. Левенталь; пер. с англ. М. : Энергоатомиздат, 1983.-464 с.
- 9. Морисита, И. Аппаратные средства микро9BM/И. Морисита; пер. с япон. М. : Мир, 1988. 280 с.
- 10. Рафикузаман, М. Микропроцессоры и машинное проектирование микропроцессорных систем : в 2 кн. Кн. 1 / М. Рафикузаман; пер. с англ. М. : Мир, 1988. 312 с.
- 11. Токхайм, Р. Микропроцессоры : курс и упражнения / Р. Токхайм; пер. с англ.; под. ред. В. Н. Грасевича. М. : Энергоатомиздат, 1987. 336 с.
- 12. Фрир, Дж. Построение вычислительных средств на базе перспективных микропроцессоров / Дж. Фрир; пер. с англ. М.: Мир, 1990. 413 с.
- 13. Шагурин, И. И. Микропроцессоры и микроконтроллеры фирмы Motorola : справ. пособ. / И. И. Шагурин. М. : Радио и связь, 1998. 560 с.
- 14. Программно-аппаратные комплексы для проектирования и отладки систем на базе микроконтроллеров Motorola. / И. И. Шагурин [и др.] // Chip News. 1998.  $N_2$ 1. С. 22—27.
- 15. Шагурин, И. И. Современные микроконтроллеры и микропроцессоры Motorola : справочник / И. И. Шагурин. М. : Горячая линия Телеком, 2004. 952 с.

## приложение а

## СИСТЕМА КОМАНД

Таблица А.1

## Команды пересылки

Мнемокод	Команда	Операция	
LDA(A, B) (opr)	Загрузка А или В	$(M) \rightarrow A$ или $B$	
LD(D, S, X, Y) (opr)	Загрузка D, SP, X или Y	$(M) \rightarrow Dh$ , SPh, Xh илиYh	
		(M+1) →Dl, SPl, Xlили Yl	
STA(A, B) (opr)	Запись А или В в память	$A$ или $B \rightarrow M$	
ST(D, S, X, Y) (opr)	Запись D, SP, X или Y в	Dh, SPh, Xh или Yh $\rightarrow$ (M)	
	память	Dl, SPl, Xl или Yl $\rightarrow$ (M+1)	
PSH(A, B)	Запись А или В в стек	$A \rightarrow (SP), SP-1 \rightarrow SP$	
PSH(X, Y)	Запись Х или Ү в стек	Xl или Yl $\rightarrow$ (SP), SP-1 $\rightarrow$ SP	
		$Xh$ или $Yh \rightarrow (SP)$ , $SP-2 \rightarrow SP$	
PUL(A, B)	Загрузка А или В из стека	$SP+1 \rightarrow SP$ , $(SP) \rightarrow A$ или $B$	
PUL(X, Y)	Загрузка Х или Ү из стека	$SP+1 \rightarrow SP$ , $(SP) \rightarrow Xh$ или $Yh$	
		$SP+1 \rightarrow SP$ , $(SP) \rightarrow Xl$ или $Yl$	
TAB	Пересылка А в В	$A \rightarrow B$	
TAP	Пересылка A в CCR	$A \rightarrow CCR$	
TBA	Пересылка В в А	$B \rightarrow A$	
TPA	Пересылка ССР в А	$CCR \rightarrow A$	
TS(X, Y)	Пересылка SP в X или Y	$SP \rightarrow (X, Y)$	
T(X, Y)S	Пересылка X или Y в SP	$(X, Y) \rightarrow SP$	
XGD(X, Y)	Обмен D с X или Y	$D \leftrightarrow (X, Y)$	
CLR(A, B)	Запись 0 в А или В	$\$00 \rightarrow (A, B)$	
CLR (opr)	Запись 0 в М	\$00 → M	

## Таблица А.2

Команды битовых операций и изменения признаков

Мнемокод	Команда	Операция
BCLR (opr) #im8	Установка битов в «0»	$Bi \rightarrow 0$
BSET (opr) #im8	Установка битов в «1»	$Bi \rightarrow 1$
CLC	Установка признака С = 0	$0 \rightarrow C$
CLI	Установка признака I = 0	$0 \rightarrow I$
CLV	Установка признака V = 0	$0 \rightarrow V$
SEC	Установка признака С = 1	$1 \rightarrow C$
SLI	Установка признака I = 1	$1 \rightarrow I$
SEV	Установка признака V = 1	$1 \rightarrow V$

## Таблица А.3

Команды арифметических операций и сравнения

Мнемокод	Команда	Операция
ADD(A, B, D) (opr)	Сложение A, B или D c (M)	(A, B, D) + (M), A, B, D
ADC(A, B) (opr)	Сложение А или В с (М) с учетом переноса	$(A, B) + (M) + C \rightarrow A, B,$
ABA	Сложение А с В	$A + B \rightarrow A$
AB(X, Y)	Сложение Х или Ү с В	$(X, Y) + B \rightarrow X, Y$
DAA	Десятичная коррекция сложения	
SUB(A, B, D) (opr)	Вычитание (M) из A, B или D	(A, B, D) (M) A, B, D
SUBC(A, B) (opr)	Вычитание (М) из А или В с учетом заема	$(A, B) (M) C \rightarrow A, B$
MUL	Умножение А на В	$A \times B \to D$
IDIV	Деление D на X (целое)	$D/X \to X, r \to D$
FDIV	Деление D на X (дробное)	$D/X \to X, \Gamma \to D$
NEG (opr)	Изменение знака (М)	$0 (M) \rightarrow (M)$
NEG(A, B)	Изменение знака А или В	$0 A, B \rightarrow A, B$
CBA	Сравнение А с В	A B
CMP(A, B) (opr)	Сравнение А или В с (М)	(A, B) (M)
CP(D, X, Y)	Сравнение D, X или Y с (M)	(D, X, Y) (M)
TST (opr)	Тестирование (М)	(M) 0
TST(A, B)	Тестирование А или В	(A, B) 0
INC (opr)	Инкремент (М)	$(M) + 1 \rightarrow (M)$
INC(A, B, X, Y, S)	Инкремент A, B, X, Y или SP	$(A, B, X, Y, SP) + 1 \rightarrow (A, B, X, Y, SP)$
DEC (opr)	Декремент (M)	$(M) 1 \rightarrow (M)$
DEC(A, B, X, Y, S)	Декремент A, B, X, Y или SP	$(A, B, X, Y, SP)  1 \rightarrow (A, B, X, Y, SP)$

Команды логических операций и сдвигов

Мнемокод	Команда	Операция	
AND(A, B) (opr)	Логическое И содержимого А или В с (М)	$(A, B) \land (M) \rightarrow A, B$	
COM (opr)	Инверсия (М)	$(M) \rightarrow M$	
COM(A, B)	Инверсия А или В	$(A, B) \rightarrow A, B$	
ORA(A, B) (opr)	Логическое ИЛИ содержимого А или В с (М)	$(A, B) \lor (M) \rightarrow A, B$	
EOR(A, B) (opr)	Исключающее ИЛИ содержимого А или В с (М)	$(A, B) \oplus (M) \rightarrow A, B$	
BIT(A, B) (opr)	Побитовое тестирование А или В с (М)	$(A, B) \wedge (M)$	
ASL (opr), LSL (opr)	Арифметический (логический) сдвиг влево (М)		
ASL(A, B, D), LSL(A, B, D)	Арифметический (логический) сдвиг влево A, B или D		
ASR (opr)	Арифметический сдвиг вправо (М)		
ASR(A, B)	Арифметический сдвиг вправо А или В		
LSR (opr)	Логический сдвиг вправо (М)		
LSR(A, B, D)	Логический сдвиг вправо A, B или D		
ROL(opr)	Циклический сдвиг влево (M)		
ROL(A, B)	Циклический сдвиг влево A или B		
ROR (opr)	Циклический сдвиг вправо (M)		
ROR(A, B)	Циклический сдвиг вправо		

### Установка значений признаков

Команды	Признаки				
	Н	N	Z	V	С
ABA, ADCA, ADCB, ADDA, ADDB	+	+	+	+	+
ADDD, ASL (LSL), ASLA (LSLA)		+	+	+	+
ASLB (LSLB), ASLD (LSLD),					
ASR, ASRA, ASRB,					
CBA, CMPA.CMPB, CPD,					
CPX, CPY, DAA, NEG, NEGA, NEGB,					
ROL, ROLA, ROLB, ROR, RORA, RORB,					
SBA, SBCA, SBCB, SUBA, SUBB, SUBD,					
LSR, LSRA, LSRB, LSRD	_	0	+	+	+
ANDA, ANDB, BCLR, BSET,	_	+	+	0	_
BITA, BITB, EORA, EORB,					
LDAA, LDAB, LDD, LDS, LDX, LDY,					
ORAA, GRAB, STAA, STAB, STD,					
STS, STX, STY, TAB, TBA					
TST, TSTA,TSTB	_	+	+	0	0
CLR,CLRA, CLRB	_	0	1	0	0
COM, COMA, COMB	_	+	+	0	1
DFC, DECA DECB, INC, INCA, INCB	_	+	+	+	_
DEX, DEY, INX, INY	_	1	+	1	_
MUL	_	ı	ı	ı	+
FDIV	_	ı	+	+	+
IDIV	_	_	+	0	+
CLC	_	_	_	_	0
CLV	_	_	_	0	_
SEC	_	_	_	_	1
SEV	_	_	_	1	_

## Примечания:

<sup>+ –</sup> установка значения по результату операции;

<sup>--</sup> значение остается неизменным;

<sup>0, 1 –</sup> установка соответствующих значений признаков.

Таблица А.6

Команды управления программой и процессором

Мнемокод	Команда	Операция
ЈМР (орг)	Безусловный переход	$EA \rightarrow PC$
Всс г8	Условное ветвление	$PC + 2 + r8 \rightarrow PC$ , при сс
BRA r8	Безусловное ветвление	$PC + 2 + r8 \rightarrow PC$
BRN r8	Отсутствие ветвления	$PC + 2 \rightarrow PC$
BRCLR #im8, (opr), r8	Ветвление при bn = 0	$PC + 2 + r8 \rightarrow PC$ , при $bn = 0$
BRSET #im8 (opr), r8	Ветвление при bn = 0	$PC + 2 + r8 \rightarrow PC$ , при $bn = 1$
JSR (opr)	Переход к подпрограмме	PC+ 2 или $3 \rightarrow$ PC,
		$PC1 \rightarrow (SP), SP 1 \rightarrow SP$
		$PCh \rightarrow (SP), SP 1 \rightarrow SP$
		$EA \rightarrow PC$
BSR r8	Ветвление в	$PC + 2$ или $3 \rightarrow PC$ ,
	подпрограм	$PC1 \rightarrow (SP), SP 1 \rightarrow SP$
	ме	$PCh \rightarrow (SP), SP 1 \rightarrow SP$
		$PC + r8 \rightarrow PC$
RTS	Возврат из	$SP + 1 \rightarrow SP$ , $(SP) \rightarrow PCh$
	подпрограммы	$SP + 1 \rightarrow SP, (SP) \rightarrow PC1$
SWI	Программное	$PC+1 \rightarrow PC$ ,
	прерыва	$PC1 \rightarrow (SP), SP 1 \rightarrow SP,$
	ние	$PCh \rightarrow (SP), SP 1 \rightarrow SP,$
		$Yl \rightarrow (SP), SP 1 \rightarrow SP,$
		$Yh \rightarrow (SP), SP 1 \rightarrow SP,$
		$Xl \rightarrow (SP), SP 1 \rightarrow SP,$
		$Xh \rightarrow (SP), SP - 1 \rightarrow SP,$
		$A \rightarrow (SP), SP 1 \rightarrow SP,$
		$B \rightarrow (SP), SP 1 \rightarrow SP,$
		$CCR \rightarrow (SP), SP 1 \rightarrow SP,$
		$V \rightarrow PC, 1 \rightarrow I$
RTI	Возврат из прерывания	$SP + 1 \rightarrow SP, (SP) \rightarrow CCR,$
		$SP + 1 \rightarrow SP, (SP) \rightarrow B,$
		$SP + 1 \rightarrow SP, (SP) \rightarrow A,$
		$SP + 1 \rightarrow SP$ , $(SP) \rightarrow Xh$ ,
		$SP + 1 \rightarrow SP, (SP) \rightarrow XI,$
		$SP + 1 \rightarrow SP, (SP) \rightarrow Yh,$
		$SP + 1 \rightarrow SP$ , $(SP) \rightarrow Y1$ ,
		$SP + 1 \rightarrow SP, (SP) \rightarrow PCh$
		$SP + 1 \rightarrow SP, (SP) \rightarrow PCl$
NOP	Отсутствие операций	$PC + 1 \rightarrow PC$

## Окончание табл. А.6

Мнемокод	Команда	Операция	
WAI	Переход в режим	$PC + 1 \rightarrow PC$ ,	
	ожидания до прерывания	$PCl \rightarrow (SP), SP 1 \rightarrow SP,$	
		$PCh \rightarrow (SP), SP 1 \rightarrow SP,$	
		$Yl \rightarrow (SP), SP 1 \rightarrow SP,$	
		$Yh \rightarrow (SP), SP 1 \rightarrow SP,$	
		$Xl \rightarrow (SP), SP 1 \rightarrow SP,$	
		$Xh \rightarrow (SP), SP 1 \rightarrow SP,$	
		$A \rightarrow (SP), SP1 \rightarrow SP,$	
		$B \rightarrow (SP), SP 1 \rightarrow SP,$	
		$CCR \rightarrow (SP), SP 1 \rightarrow SP$	
STOP	Переход в режим	Остановка генератора	
	остановки	тактовых	
		импульсов	
TEST	Тестирование (выполняется на заводе-изготовителе в		
	специальном режиме тестирования)		

Таблица А.7 Мнемокоды и условия выполнения команд условных ветвлений

Мнемокод	Проверяемое условие	Значение ее
BNE	Не равно (ненулевой результат)	Z = 0
BEQ	Равно (нулевой результат)	Z = 1
BHI	Выше	$(\mathbf{Z}\vee\mathbf{C}\ )=0$
BLS	Ниже или равно	$(Z \vee C) = 1$
BHS (BCC)	Выше или равно (нет переноса)	C = 0
BLO (BCS)	Ниже (есть перенос)	C = 1
BPL	Положительный результат	N = 0
BMI	Отрицательный результат	N = 1
BCE	Больше или равно	$N \oplus V = 0$
BLT	Меньше	$N \oplus V = 1$
BOT	Больше	$Z \vee (N \oplus V) = 1$
BLE	Меньше или равно	$Z \vee (N \oplus V) = 1$

### приложение Б

### ПРИМЕР ПРОГРАММЫ

Ниже приведен пример программы, которая реализует следующую математическую функцию:

$$F = \frac{\mathbf{a}^2 + \mathbf{b}^2 + \mathbf{c}^2}{a+2} \cdot d,$$

где a, b, c, d – переменные, принимающие значения  $0 \dots 255$ .

Ответ формируется в следующих регистрах:

Х – старшая часть;

Y – младшая часть.

org \$8000	; адрес размещения	abx	
	; программы в памяти	stx \$8240	; x = a + 2
a equ 3	; инициализация		
b equ 5	; переменных	ldd \$8210	
c equ 7	1	idiv	
d equ 9		stx \$8210	
a equ >		•	; остаток от $a*a/a + 2$
ldaa #a		clra	, octator of a a/a + 2
ldab #a		clrb	
mul		xgdx	
	. 0*0	clra	
std \$8210	, a · a		· v = 0 · d = 0
1.1		clrb	; x = 0, d = 0
ldaa #b		11100000	
ldab #b		1dd \$8220	
mul	1.00	ldx \$8240	
std \$8220	; b*b	idiv	
		stx \$8220	
ldaa #c			; остаток от $b*b/a + 2$
ldab #c		clra	
mul		clrb	
std \$8230	; c*c	xgdx	
		clra	
clra		clrb	; x = 0, d = 0
clrb			
xgdx		ldd \$8230	
clra		ldx \$8240	
clrb	; x = 0, d = 0	idiv	
		stx \$8230	
ldx #a		•	; остаток от $c*c/a + 2$
4 4 4 4 4		20 <b>2</b> 40 <b>2</b> 10	,

ldab #2

ldd \$8250	; 1-й остаток в d	clrb	
addd \$8260	; 1-й + 2-й	addd \$8260	
	; остаток	std \$8270	; c*d
addd \$8270	; 1-й $+ 2$ -й $+ 3$ -й		
	; остаток	ldx \$8240	
ldx \$8240	,	idiv	
idiv		std \$8210	; остаток от
std \$8250	; сохраняем пос-	777 7 7 3	; всех остатков
5τα ψο2ε ο	; ледний остаток	stx \$8220	; добавить к
xgdx	, ледини остаток	5τΑ ψ0220	; результату
addd \$8210		1dd \$8280	, результату
addd \$8210 addd \$8220		clra	
addd \$8220 addd \$8230		addd \$8220	· Hangobico
audu \$6230		auuu \$6220	; прибавка
std tw		mala la	; точности
ldaa #d		pshb	
		psha	
mul		pulb	
std m2		clra	
ldab tw		addd \$8290	1
ldaa #d		xgdx	; формируем
mul		pula	; результат
addb m2		clrb	
adca #0		xgdy	
std m1		xgdy	
		psha	
ldx m1		xgdx	
ldy m2		pshb	
		psha	
stx \$8290	; старшая часть	clra	
	; результата	psha	
sty \$8280	; младшая	pulx	
	; часть результата	puly	
ldd \$8250			
ldaa #d		clra	
mul		clrb	
std \$8260	; младшая часть		
	; от с*d	loop:	; бесконечный
ldd \$8250	,	bra loop	; цикл
ldab #d		rts	
mul			
std \$8270	; старшая часть	tw dw 0	
	; от c*d	m1 db 0	
pshb	, <del></del>	m2 db 0	
pula		m3 db 0	
r *****		1110 400	