

| OR(論理和) | | |
|---------------|------------|-------------------------------|
| 機械語 | ニーモニック | 機能 |
| B7 | OR A | A と A のビットごとの論理和をとる |
| B0 | OR B | A と B のビットごとの論理和をとる |
| B1 | OR C | A と C のビットごとの論理和をとる |
| B2 | OR D | A と D のビットごとの論理和をとる |
| B3 | OR E | A と E のビットごとの論理和をとる |
| B4 | OR H | A と H のビットごとの論理和をとる |
| B5 | OR L | A と L のビットごとの論理和をとる |
| F6 n | OR n | A と n のビットごとの論理和をとる |
| OUT(出力) | | |
| D3 n | OUT (n), A | A の内容を I/O ポート n に出力する |
| RET(戻る) | | |
| C9 | RET | サブルーティンから戻る |
| D8 | RET C | 桁上げ桁下げフラグが立っているときサブルーティンから戻る |
| D0 | RET NC | 桁上げ桁下げフラグが立っていないときサブルーティンから戻る |
| F8 | RET M | 負の数フラグが立っているときサブルーティンから戻る |
| F0 | RET P | 正の数フラグが立っているときサブルーティンから戻る |
| E8 | RET PE | 偶数フラグが立っているときサブルーティンから戻る |
| E0 | RET PO | 奇数フラグが立っているときサブルーティンから戻る |
| C8 | RET Z | ゼロフラグが立っているときサブルーティンから戻る |
| C0 | RET NZ | ゼロフラグが立っていないときサブルーティンから戻る |
| RLCA(左ビットシフト) | | |
| 07 | RLCA | A の内容を左にシフトする |
| RRCA(右ビットシフト) | | |
| 0F | RRCA | A の内容を右にシフトする |
| SUB(減算) | | |
| 97 | SUB A | A から A を引く |
| 90 | SUB B | A から B を引く |
| 91 | SUB C | A から C を引く |
| 92 | SUB D | A から D を引く |
| 93 | SUB E | A から E を引く |
| 94 | SUB H | A から H を引く |
| 95 | SUB L | A から L を引く |
| D6 n | SUB n | A から n を引く |
| XOR(排他的論理和) | | |
| AF | XOR A | A と A のビットごとの排他的論理和をとる |
| A8 | XOR B | A と B のビットごとの排他的論理和をとる |
| A9 | XOR C | A と C のビットごとの排他的論理和をとる |
| AA | XOR D | A と D のビットごとの排他的論理和をとる |
| AB | XOR E | A と E のビットごとの排他的論理和をとる |
| AC | XOR H | A と H のビットごとの排他的論理和をとる |
| AD | XOR L | A と L のビットごとの排他的論理和をとる |
| EE n | XOR n | A と n のビットごとの排他的論理和をとる |