情報システム工学実験

ハードウェア実験

実験題目 : カウンター回路/表示回路

実験実施日 : 2019/12/20

報告書提出日 : 2019/12/20

情報システム系 4年　出席番号17番

氏名　末田 貴一

**目的**

前回までに演算回路の設計に取り組んだ。今回は順序回路、組み合わせ回路とは違う基本回路の一つである記憶を用いたカウンター回路を設計/実装する

**カウンターの設計**

カウントアップ/カウントダウンの切り替え機能、有効無効の切り替え機能、リセット、クロックの4入力を持ったカウンター回路の回路図を図1に示す。

テキスト が含まれている画像

自動的に生成された説明

図1カウンター回路

**シミュレーション**

シミュレーション結果をを図2に示す。

スクリーンショット が含まれている画像

自動的に生成された説明

図2 シミュレーション結果

**実行結果**

KEY[0]でリセット、KEY[1]でクロック、SW[1]で有効無効、SW[2]でUP/DOWN切り替えをマッピングして実機で動作確認をした。

**評価・工夫したこと**

デフォルトで登録されているdff(Dフリップフロップ回路)を使うことで早く仕上げることができた。

**考察**

今回はなぜかシミュレーションすることができました。要因は調べているところですが、現状不明です。

**感想**

他のJKFFなどのフリップフロップ回路を試したいと思った。