

Нет данных

Неполные/неточные данные

Странный копиястный вопрос

Работа со стеком (постинкремент / преддекремент) — с 29

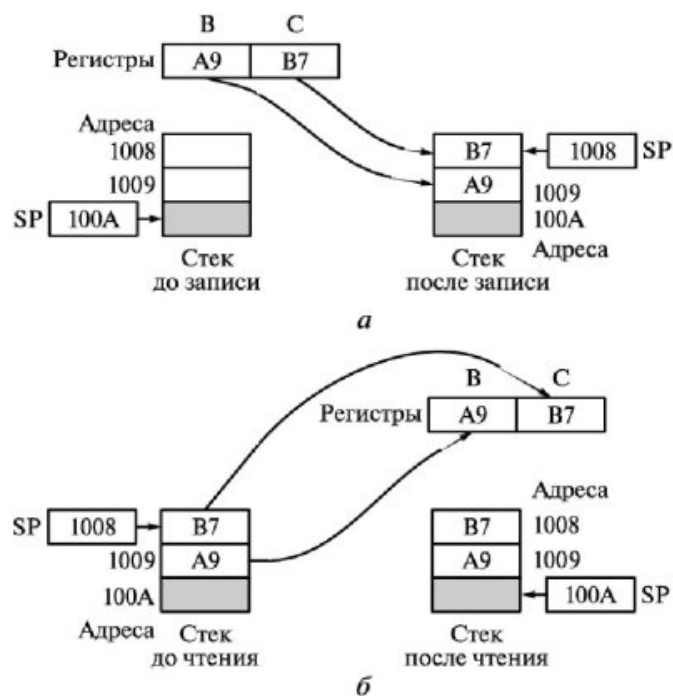


Рис. 2.3. Состояния стека и указателя стека SP:

a — при записи в стек; *б* — при чтении из стека

1. Основные функциональные и технические характеристики 8-разрядных микроконтроллеров. (с 24 пособия + файл Даши)
2. Структура и интерфейс микроконтроллеров семейства MCS-51 (например, AT89C51). Назначение устройств микроконтроллера. (с 40)
3. Логическая организация памяти микроконтроллеров MCS-51. (с 42)
4. Структура и интерфейс микроконтроллеров семейства AVR. Назначение устройств микроконтроллера. (с 65)
5. Карта памяти микроконтроллера AVR. (с 66)
6. Отличительные признаки архитектуры (включая характеристики) микроконтроллеров, представляющих семейства MCS-51 и AVR. (Файл Даши)
7. Типы данных, способы адресации данных в микроконтроллерах MCS-51. (с 45)
8. Логические и арифметические операции микроконтроллеров MCS-51. (с 45)
9. Типы данных, способы адресации данных в микроконтроллерах AVR. (с 74)
10. Логические и арифметические операции микроконтроллеров AVR. (с 69)
11. Привести примеры команд микроконтроллеров AVR, операндами которых являются регистры общего назначения, регистры ввода/ вывода, ячейки памяти SRAM, константы памяти Flash. Как передать данные из одного порта в другой, из порта в ячейку, из ячейки в порт, из ячейки в ячейку? (с 71)
12. Назвать команды условной передачи управления микроконтроллеров AVR. Какие команды используют для проверки битов регистров и портов? (с 72)
13. Сложение и вычитание 16-разрядных двоичных и двоично-десятичных операндов в 8-разрядном процессоре. (с 99, файл Даши)
14. Как перемножить 16-разрядные двоичные операнды в 8-разрядном микроконтроллере? (с 102)
15. Описать процедуру деления с восстановлением остатка (на примере 16-разрядного делимого и 8-разрядного делителя). Какие проверки выполняют перед началом деления? (с 103)
16. Схемы и описание работы портов ввода-вывода P0, P1 микроконтроллера MCS-51. (с 120)
17. Структура порта для параллельного ввода-вывода в микроконтроллерах AVR. (с 122)
18. Построить временные диаграммы протокола передачи данных от микроконтроллера (приема данных в микроконтроллер) по сигналу запроса от внешнего устройства с использованием квитирующих сигналов.
19. Построить временные диаграммы протокола приема данных от внешнего устройства (передачи данных во внешнее устройство) по сигналу запроса от микроконтроллера с использованием квитирующих сигналов.
20. Системы прерываний микроконтроллеров MCS-51, AVR(с 155). Идентификация прерываний в одноуровневой системе прерываний (с 146)

Основные функциональные и технические характеристики 8-разрядных микроконтроллеров. (с 24 пособия + файл Даши)

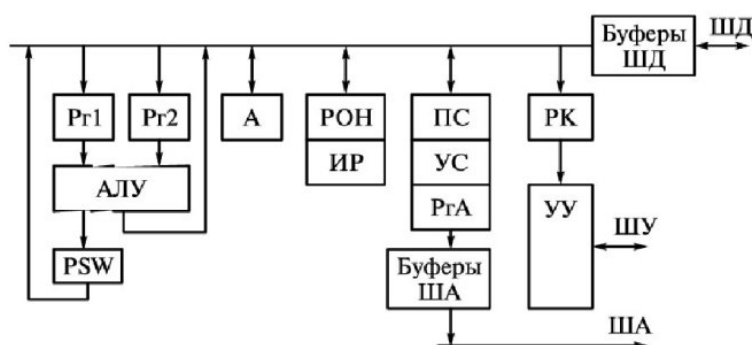


Рис. 2.1. Обобщенная схема 8-разрядного микропроцессора

ИР — индексные регистры
ПС — программный счетчик
УС — указатель стека
РК — регистр команд

Функциональные характеристики означают состав микроконтроллера, т.е. из каких модулей он состоит. Технические характеристики определяют значения параметров микроконтроллера.

В состав микроконтроллера входят:

- блок АЛУ
- память программ
- оперативная память данных
- блок синхронизации и управления
- порты ввода-вывода
- регистры специальных функций
- таймеры/счетчики
- система прерываний

AT89C51. В состав микроконтроллера входят:

- блок АЛУ;
- перепрограммируемая Flash-память программ;
- оперативная память данных RAM;
- блок синхронизации и управления БСУ;
- четыре восьмиразрядных порта ввода-вывода P0, P1, P2 и P3 с альтернативными функциями;
- регистры специальных функций SFR.

начения параметров:

- разрядность — 8
- управляющая память — до 64 Кбайт
- память данных — до 64 Кбайт
- резидентная память данных (RAM) — 128 байт
- память программ (ROM или EPROM) — 4 Кбайт
- тактовая частота работы — 12 МГц
- число линий ввода-вывода — 4 (по 8 линий)
- таймеры — 2 шт (16-разрядные)
- АЛУ — аккумуляторного типа

Структура и интерфейс микроконтроллеров семейства MCS-51 (например, AT89C51). Назначение устройств микроконтроллера. (с 40)

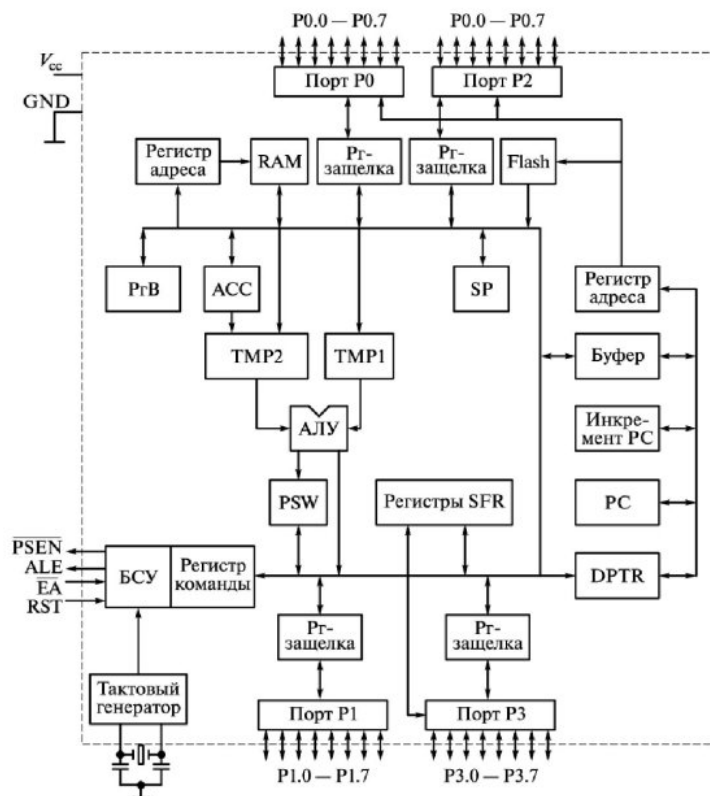


Рис. 3.2. Структурная схема микроконтроллера AT89C51

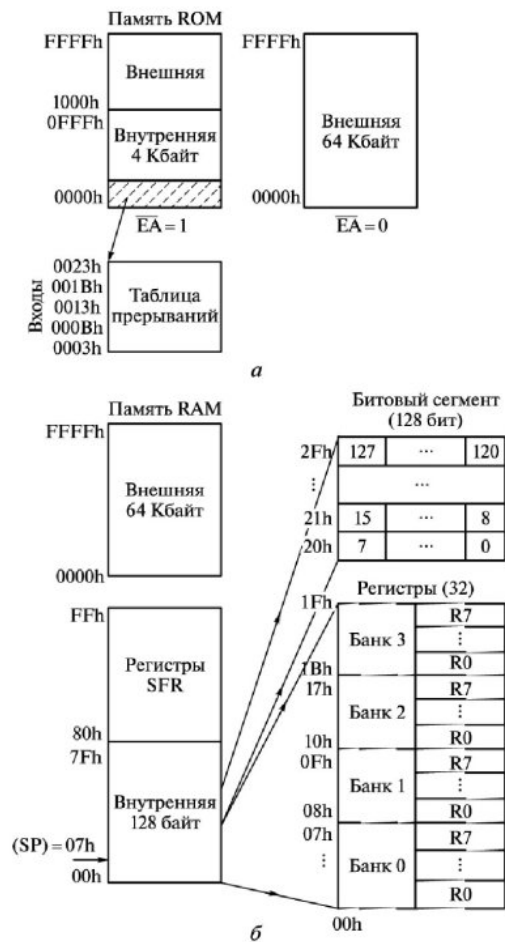


Рис. 3.3. Организация памяти микроконтроллера AT89C51:
а — постоянной; б — оперативной

Адресное пространство оперативной памяти данных RAM (рис. 3.3, б) охватывает регистровый сегмент (00h...1Fh), битовый сегмент (20h...2Fh), ячейки внутренней памяти данных (128 байт) и регистры специальных функций. Регистровый сегмент представлен 32 регистрами, организованными в четыре банка, по восемь регистров в

Структура и интерфейс микроконтроллеров семейства AVR. Назначение устройств микроконтроллера. (с 65)

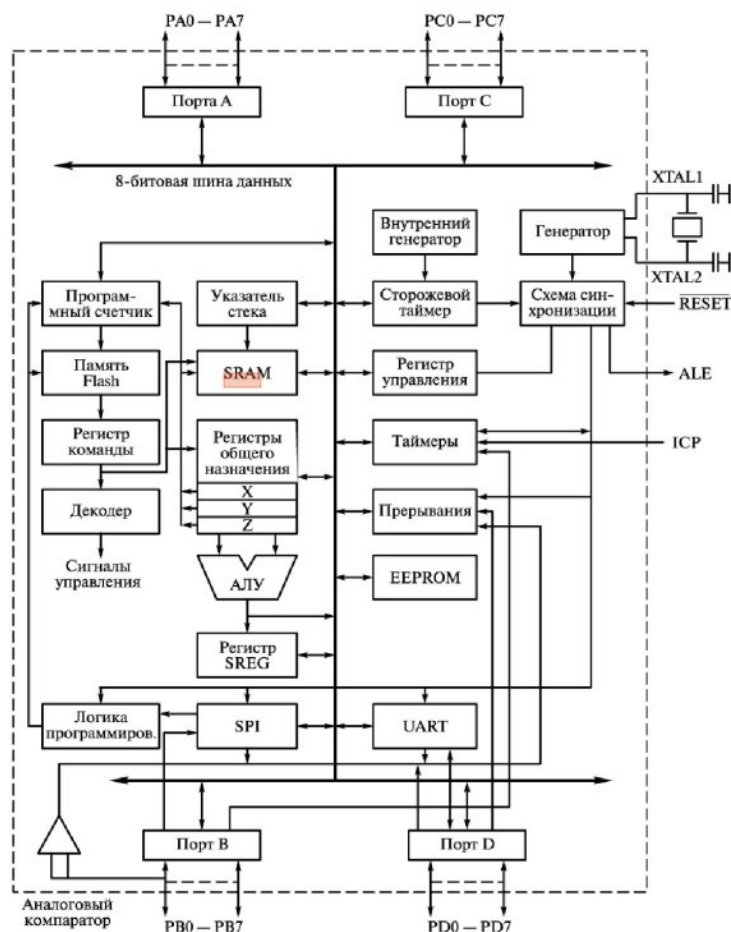


Рис. 4.1. Структура микроконтроллера AT90S8515

Карта памяти микроконтроллера AVR. (с 66)

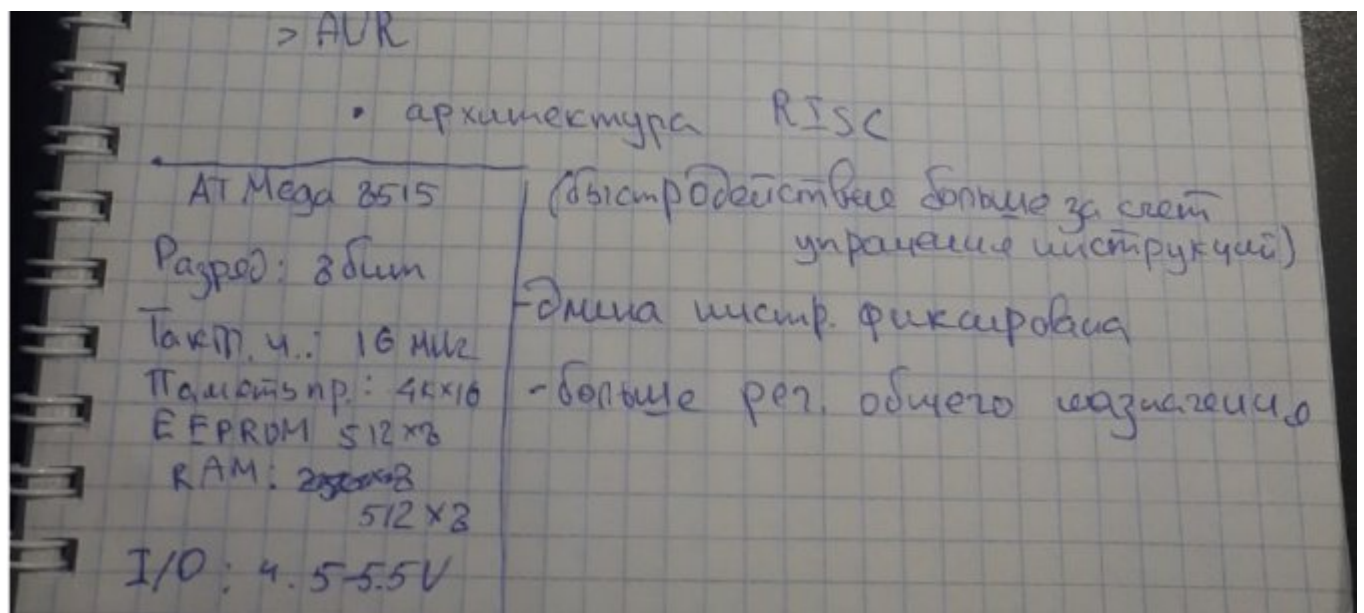
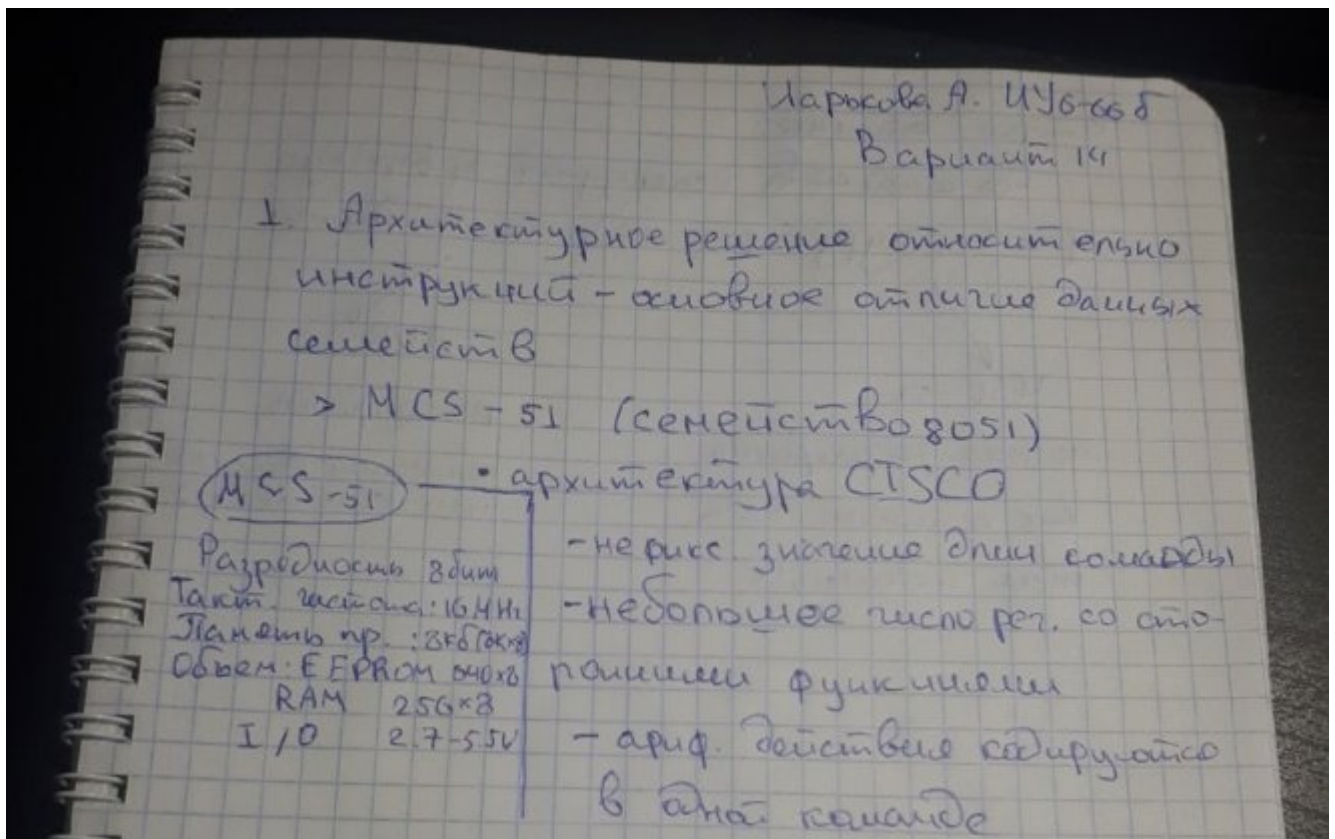


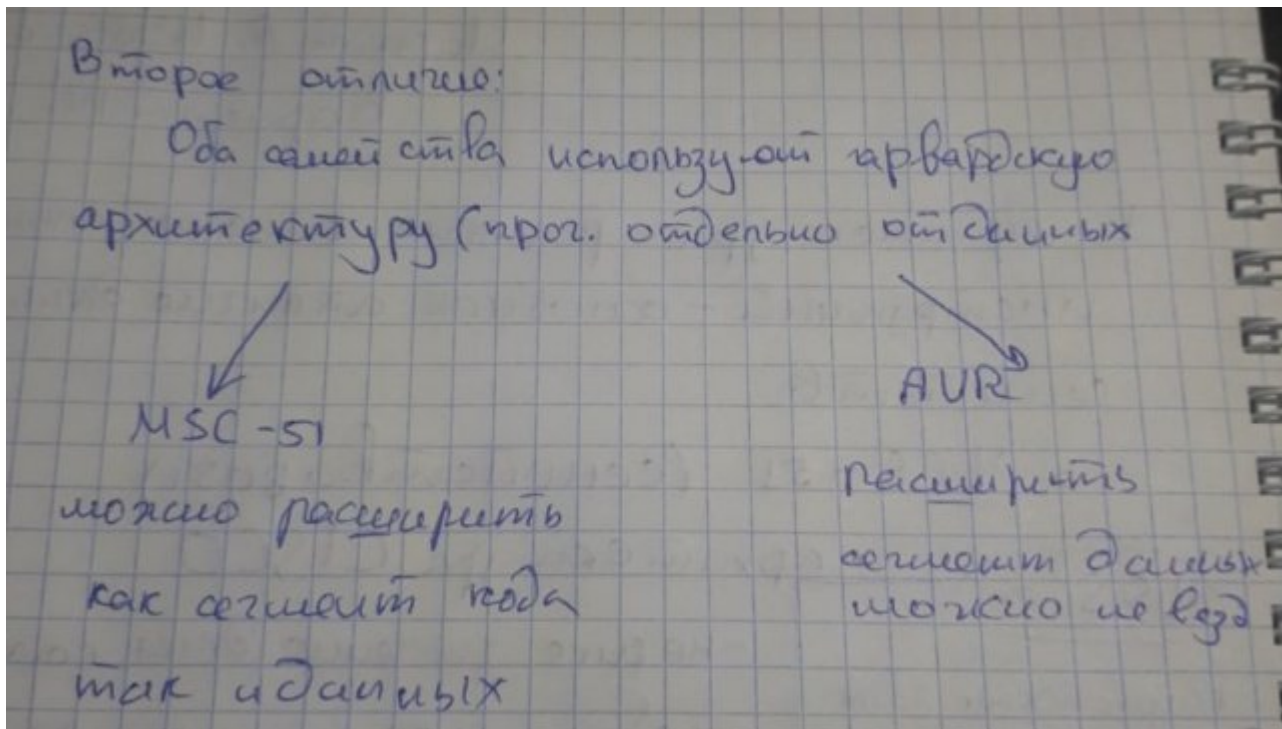
Рис. 4.2. Карта памяти микроконтроллера AT90S8515

Отличительные признаки архитектуры (включая характеристики) микроконтроллеров, представляющих семейства MCS-51 и AVR. (Файл Даши)

Ядро MR AVR выполнено по усовершенствованной RISC- архитектуре в которой используется ряд решений направленных на повышение быстродействия. Это обеспечивает более высокую производительность по равной частоте по сравнению с MR на основе CISC-архитектуре MCS-51.

MR с CISC-архитектурой имеет большой набор команд с развитыми возможностями давая разработчику возможность выбрать наиболее подходящую команду для выполнения. Выборка команды на исполнение осуществляется побитно в течении нескольких циклов работы MR. Время выполнения команды может составлять от 1 до 12 циклов от генератора.





Типы данных, способы адресации данных в микроконтроллерах MCS-51. (с 45)

В качестве операндов могут быть использованы

- байты
- биты
- полубайты (тетрады) и
- 16-разрядные данные

В АЛУ аккумуляторного типа обрабатываются байтовые операнды.

Систему команд условно можно разбить на пять групп:

- операции пересылки
- арифметические
- логические
- битовые,
- передачи управления

Существуют следующие типы адресации операндов-источников:

- Регистровая адресация
- Прямая адресация
- Косвенно-регистровая адресация
- Непосредственная адресация
- Косвенно-регистровая адресация по сумме базового и индексного регистров

Типы данных, способы адресации данных в микроконтроллерах AVR. (с 74)

Типы данных:

- числа (десятичные, шестнадцатеричные и двоичные);
- метки;
- коды символов ASCII ('A') и строки ASCII;
- символические имена, представляющие собой переменные, определенные директивой .SET, и константы, определенные директивой .EQU;
- текущее значение счетчика команд PC.

Типы адресации:

- Прямая регистровая адресация с одним регистром Rd
- Прямая регистровая адресация с двумя регистрами Rd и Rt
- Прямая адресация регистра ввода-вывода
- Прямая адресация памяти данных
- Косвенная адресация памяти данных
- Косвенная адресация памяти данных со смещением
- Косвенная адресация памяти данных с преддекрементом
- Косвенная адресация памяти данных с постинкрементом
- Косвенная адресация памяти программ

Логические и арифметические операции микроконтроллеров AVR. (с 69)

Привести примеры команд микроконтроллеров AVR, операндами которых являются регистры общего назначения, регистры ввода/ вывода, ячейки памяти SRAM, константы памяти Flash. Как передать данные из одного порта в другой, из порта в ячейку, из ячейки в порт, из ячейки в ячейку? (с 71)

out PORTB, r16 ; Записать в Порт B

in r25, PORTB

lds r2, \$FF00 ; Загрузить r2 содержимым SRAM по адресу \$FF00

sts \$FF00, r2 ; Записать обратно

Назвать команды условной передачи управления микроконтроллеров AVR.
Какие команды используют для проверки битов регистров и портов? (с 72)

SBRC Rr, b	Пропустить, если бит в регистре равен 0	Если (Rr(b) = 0), то $PC \leftarrow PC + 2/3$
SBRs Rr, b	Пропустить, если бит в регистре равен 1	Если (Rr(b) = 1), то $PC \leftarrow PC + 2/3$
SBIC P, b	Пропустить, если бит регистра ввода-вывода равен 0	Если (P(b) = 0), то $PC \leftarrow PC + 2/3$
SBIS P, b	Пропустить, если бит регистра ввода-вывода равен 1	Если (P(b) = 1), то $PC \leftarrow PC + 2/3$
BRBS s, k	Перейти, если разряд s в SREG равен 1	Если (SREG(s) = 1), то $PC \leftarrow PC + k + 1$
BRBC s, k	Перейти, если разряд s в SREG равен 0	Если (SREG(s) = 0), то $PC \leftarrow PC + k + 1$
BREQ k	Перейти, если равно	Если (Z = 1), то $PC \leftarrow PC + k + 1$
BRNE k	Перейти, если не равно	Если (Z = 0), то $PC \leftarrow PC + k + 1$
BRCS k	Перейти, если C = 1	Если (C = 1), то $PC \leftarrow PC + k + 1$
BRCC k	Перейти, если C = 0	Если (C = 0), то $PC \leftarrow PC + k + 1$

BRHS k	Перейти, если межтетрадный перенос H = 1	Если (H = 1), то $PC \leftarrow PC + k + 1$
BRHC k	Перейти, если межтетрадный перенос H = 0	Если (H = 0), то $PC \leftarrow PC + k + 1$
BRTS k	Перейти, если флаг T = 1	Если (T = 1), то $PC \leftarrow PC + k + 1$
BRTC k	Перейти, если флаг T = 0	Если (T = 0), то $PC \leftarrow PC + k + 1$
BRVS k	Перейти, если флаг переполнения V = 1	Если (V = 1), то $PC \leftarrow PC + k + 1$
BRVC k	Перейти, если флаг переполнения V = 0	Если (V = 0), то $PC \leftarrow PC + k + 1$
BRIE k	Перейти, если флаг прерывания I = 1	Если (I = 1), то $PC \leftarrow PC + k + 1$
BRID k	Перейти, если флаг прерывания I = 0	Если (I = 0), то $PC \leftarrow PC + k + 1$
BRSH k	Перейти, если больше или равно	Если (C = 0), то $PC \leftarrow PC + k + 1$

Сложение и вычитание **16-разрядных** двоичных и двоично-десятичных операндов в 8-разрядном процессоре. (с 99, файл Даши)

При сложении двух двоично-десятичных чисел $A = a_{n-1}a_{n-2}...a_1a_0$ и $B = b_{n-1}b_{n-2}...b_1b_0$ поступают следующим образом. Если оба опе-

ранда имеют одинаковые знаки, то выполняют сложение модулей этих чисел ($|A| + |B|$), а знаковый разряд суммы определяют по знаку одного из слагаемых. Если операнды имеют разные знаки, то предварительно знак суммы устанавливают по знаку первого операнда A . Затем производят вычитание модулей чисел ($|A| - |B|$). Если полученная разность больше нуля, знак суммы сохраняется без изменений. Если разность меньше нуля, следует найти дополнительный код разности и изменить знак суммы на противоположный.

При сложении двух чисел A и B , представленных в двоично-десятичном коде, с весом $8-4-2-1$ в каждой тетраде, в одном разряде суммы $S = A + B$ можно получить результаты:

- 1) $s_i \leq 9$, не требует коррекции;
- 2) $10 \leq s_i \leq 15$, требует коррекции путем увеличения s_i на 6 с образованием переноса из тетрады;
- 3) $s_i > 15$, требующий коррекции путем увеличения s_i на 6. В этом случае перенос из тетрады образуется автоматически при сложении операндов до выполнения коррекции.

При отсутствии схемы двоично-десятичной коррекции, как это имеет место в микроконтроллерах AVR, поступают следующим образом. При сложении двоично-десятичных чисел добавляют число, каждый разряд которого равен 6. В этом случае, если вычисляемая поразрядная сумма $s_i \leq 9$, перенос из тетрады не возникает и избыточное значение 6 подлежит удалению. Во всех остальных случаях добавленное в разряд значение 6 удаляется автоматически с переносом из тетрады в процессе сложения. При таком способе сложения программная реализация упрощается, так как для коррекции результата в тетраде проверяется лишь один признак — наличие или отсутствие переноса из тетрады.

Как перемножить 16-разрядные двоичные операнды в 8-разрядном микроконтроллере? (с 102)

Этот алгоритм может быть использован для получения произведения двух двоичных чисел без знака. Количество итераций умножения n определяется числом разрядов множителя. Поскольку в процессе умножения на каждой итерации осуществляется сдвиг множителя B на один разряд вправо, на место освобождаемого разряда можно записать выталкиваемый при сдвиге вправо разряд произведения S . Таким образом, $2n$ -разрядное произведение можно получить, объединив содержимое n -разрядного регистра, в котором формируется старшая часть произведения, и регистра B , в котором после выполнения умножения окажется младшая часть произведения.

При умножении двухбайтовых сомножителей A ($AH:AL$) и B ($BH:BL$) необходимо принять во внимание, что

$$A \cdot B = (2^8 AH + AL) (2^8 BH + BL) = (AL \cdot BL) + (2^8 AH \cdot BL) + (2^8 AL \cdot BH) + (2^{16} AH \cdot BH).$$

Из этого следует, что алгоритм умножения можно представить как последовательность из четырех операций умножения однобайтовых операндов $AL \cdot BL$, $AH \cdot BL$, $AL \cdot BH$, $AH \cdot BH$ с последующим суммированием взвешенных частичных произведений. Микроконтроллеры MCS-51, а также ряд моделей AVR имеют в системе команд операции перемножения байтов, что упрощает программирование алгоритмов умножения длинных операндов.

Описать процедуру деления с восстановлением остатка (на примере 16-разрядного делимого и 8-разрядного делителя). Какие проверки выполняют перед началом деления? (с 103)

Схемы и описание работы портов ввода-вывода P0, P1 микроконтроллера MCS-51. (с 120)

Порт P0 при подключении внешней памяти работает в мультиплексном режиме, осуществляя сначала передачу младшего байта адреса ячейки памяти, затем принимая или передавая байт данных. Старший байт адреса в этом случае выводится через порт P2. При программировании памяти программ и верификации через порт P0 пересылаются данные.

Порт P1 при программировании и чтении внутренней памяти программ служит для передачи младшего байта адреса, **порт P2** — для передачи старшего байта адреса.

Порт P3 используется для приема внешних запросов прерываний, выдачи сигналов чтения и записи внешней памяти данных, для последовательного ввода-вывода и таймеров.

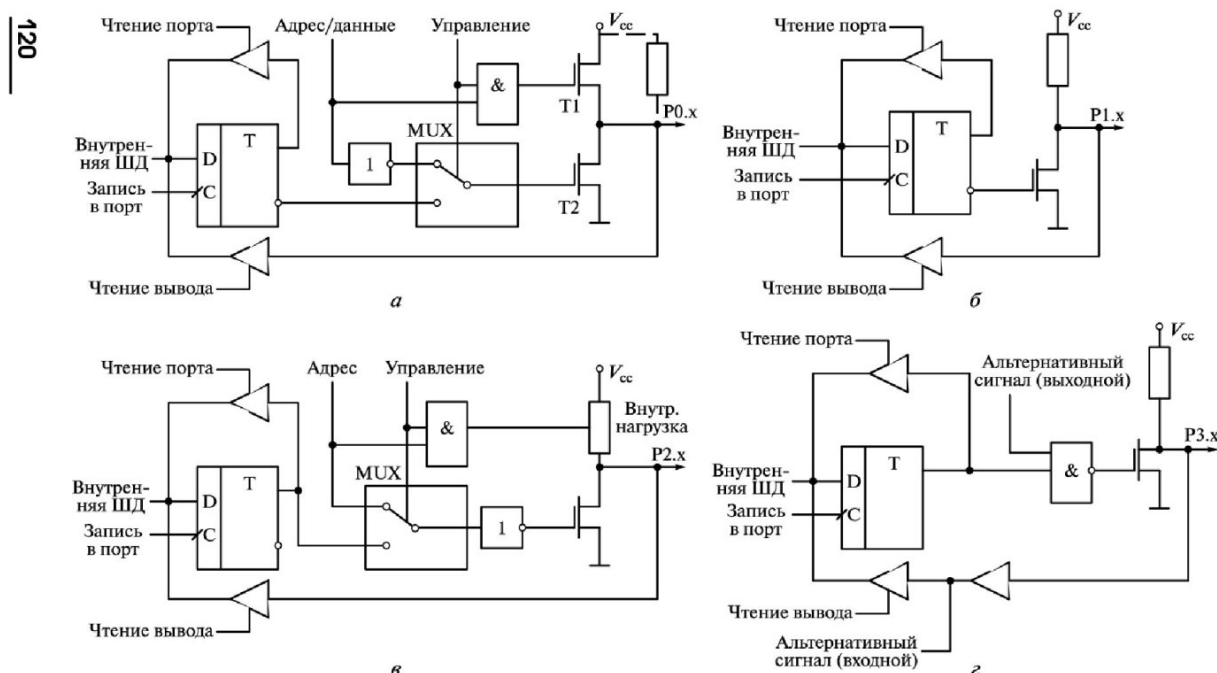
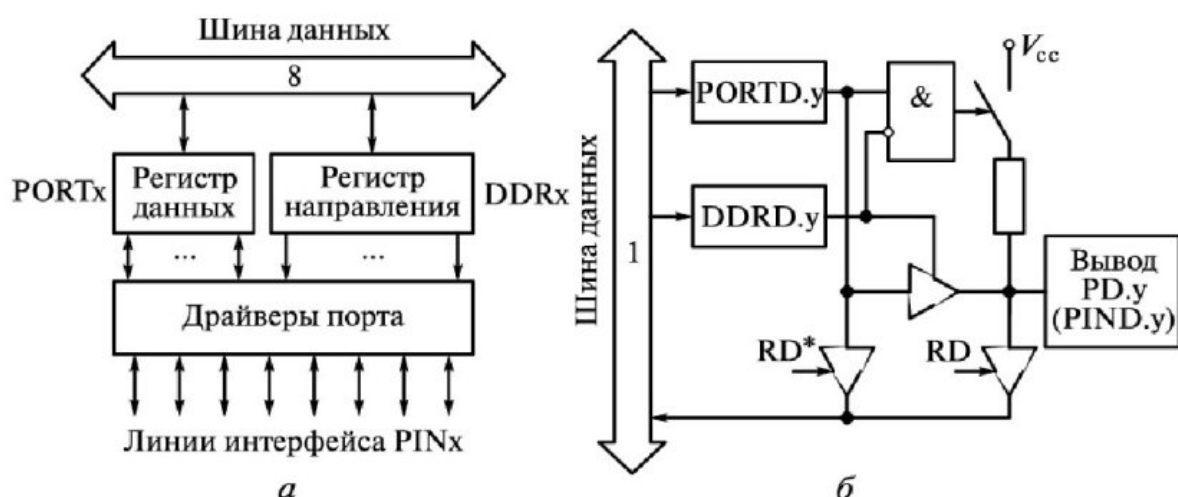


Рис. 7.10. Схемы портов микроконтроллера MCS-51:
а — порт P0; б — порт P1; в — порт P2; г — порт P3; х — номер бита порта



Состояние разряда $DDR.D.y$ определяет направление передачи бита данных через вывод порта $PD.y$. При $DDR.D.y = 0$ вывод порта $PD.y$ является входом, при $DDR.D.y = 1$ — выходом.

В режиме входа состояние разряда $PORT.D.y$ определяет состояние вывода $PD.y$. При $PORT.D.y = 1$ вывод порта через внутренний резистор

подключается к шине питания V_{cc} . При $PORT.D.y = 0$ резистор отключается, вывод $PD.y$ находится в высокоимпедансном состоянии (Z-состояние).

В режиме выхода состояние разряда $PORT.D.y$ определяет значение сигнала на выводе $PD.y$. При $PORT.D.y = 0$ на выводе устанавливается напряжение низкого уровня, при $PORT.D.y = 1$ — высокого.

При пуске и перезапуске микроконтроллера все разряды регистров $DDRx$ и $PORTx$ сбрасываются в нулевое состояние, вследствие чего выводы портов работают в режиме входа и находятся в Z-состоянии.

При совместном использовании всех разрядов порта для ввода байта данных используются команды с мнемоникой $IN Rd, PINx$, для вывода — $OUT PORTx, Rr$ ($d, r = 0 — 31$).

Значение выходного сигнала на отдельном выводе порта можно задать с помощью команд установки нуля ($CBI PORT.D.y$) и установки единицы ($SBI PORT.D.y$). Значение входного сигнала на отдельном выводе порта можно проверить, используя команды условного перехода $SBIC PIND.y$ или $SBIS PIND.y$, которые предусматривают пропуск следующей команды по нулевому или единичному значению $PD.y$.

Построить временные диаграммы протокола передачи данных от микроконтроллера (приема данных в микроконтроллер) по сигналу запроса от внешнего устройства с использованием квитирующих сигналов.

Построить временные диаграммы протокола приема данных от внешнего устройства (передачи данных во внешнее устройство) по сигналу запроса от микроконтроллера с использованием квитирующих сигналов.

Способ с использованием квитирующих сигналов. Этот способ позволяет выполнить обмен между двумя устройствами, одно из которых является ведущим (инициатором обмена), а другое — ведомым. *Квитирующими* называют сигналы, получаемые от ведомого устройства, используемые для подтверждения действия, инициированного ведущим устройством.

Инициатором обмена выступает либо ВУ, либо МК. В первом случае прежде, чем начать обмен МК прерывает выполняемую программу при поступлении сигнала запроса от ВУ, затем выставляет сигнал готовности к обмену, принимает или передает данные, снимает сигнал готовности, ожидает снятия запроса от ВУ, после чего продолжает работу.

Во втором случае каждая операция обмена начинается с выдачи МК сигнала запроса к ВУ. Обмен осуществляется после приема от ВУ сигнала подтверждения готовности, при поступлении которого МК производит ввод или вывод данных, снимает запрос, ожидает снятия сигнала подтверждения со стороны ВУ и затем продолжает работу.

а) Прием данных от ВУ, запрос от МК



б) Передача данных в ВУ, запрос от МК



Литература для подготовки. Учебное пособие В.Я. Хартов «МП- системы», лекции по курсу МП-системы, материалы для подготовки к лабораторным работам 2,3.