



3.2 加法器和数值比较器

3.2.1 加法器

一、半加器和全加器

1. 半加器 (Half Adder)

两个 1 位二进制数相加不考虑低位进位。

$$A_i + B_i = S_i (\text{和}) \rightarrow C_i (\text{进位})$$

真
值
表

A_i	B_i	S_i	C_i
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

函数式

$$\begin{aligned} S_i &= \overline{A_i} B_i + A_i \overline{B_i} \\ &= A \oplus B \end{aligned}$$

$$C_i = A_i B_i$$



半加器 (Half Adder)

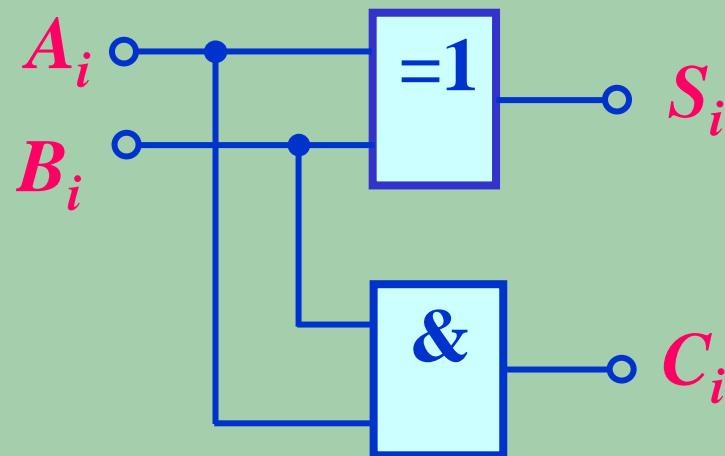
函数式

$$S_i = \overline{A_i}B_i + A_i\overline{B_i}$$

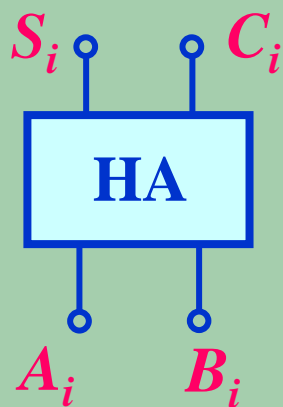
$$= A \oplus B$$

$$C_i = A_iB_i$$

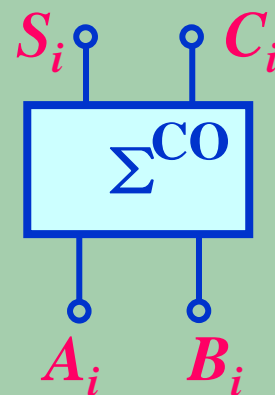
逻辑图



曾用符号



国标符号





2. 全加器 (Full Adder)

两个 1 位二进制数相加，考虑低位进位。

$$\begin{array}{r}
 A_i + B_i + C_{i-1} \text{ (低位进位)} \\
 = S_i \text{ (和)} \rightarrow C_i \text{ (向高位进位)}
 \end{array}
 + \begin{array}{r}
 \begin{array}{cccc}
 1 & 0 & 1 & 1 \\
 1 & 1 & 1 & 0 \\
 1 & 1 & 1 & 0 \\
 1 & 1 & 1 & 0
 \end{array}
 \begin{array}{l}
 \text{--- } A \\
 \text{--- } B \\
 \text{--- } C_{i-1} \\
 \text{--- 低位进位}
 \end{array} \\
 \hline
 \begin{array}{cccc}
 1 & 1 & 0 & 0 \\
 1 & 1 & 0 & 0 \\
 1 & 1 & 0 & 0 \\
 1 & 1 & 0 & 0
 \end{array}
 \begin{array}{l}
 \text{--- } S \\
 \text{--- } C_i
 \end{array}
 \end{array}$$

高位进位 ←

真
值
表

A	B	C_{i-1}	S_i	C_i	A	B	C_{i-1}	S_i	C_i
0	0	0	0	0	1	0	0	1	0
0	0	1	1	0	1	0	1	0	1
0	1	0	1	0	1	1	0	0	1
0	1	1	0	1	1	1	1	1	1

标准
与或式

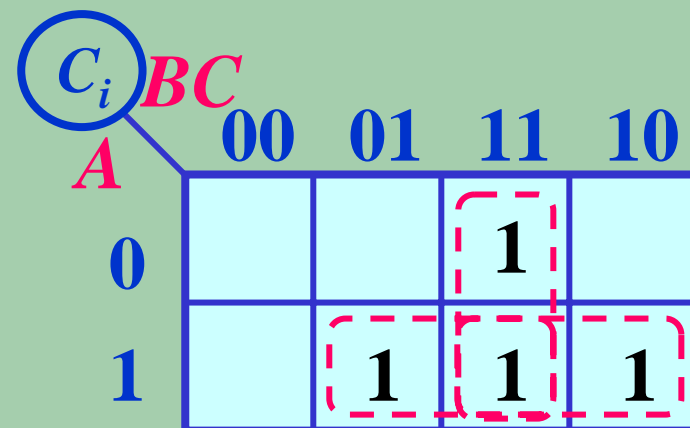
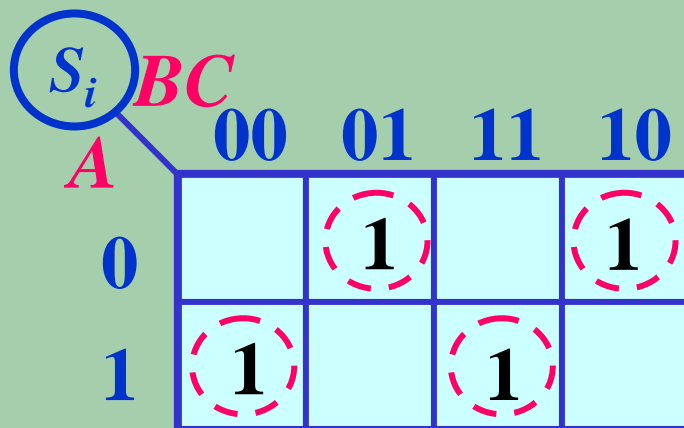
$$S_i = \bar{A}_i \bar{B}_i C_{i-1} + \bar{A}_i B_i \bar{C}_{i-1} + A_i \bar{B}_i \bar{C}_{i-1} + A_i B_i C_{i-1}$$

$$C_i = \bar{A}_i B_i C_{i-1} + A_i \bar{B}_i C_{i-1} + A_i B_i \bar{C}_{i-1} + A_i B_i C_{i-1}$$



全加器 (Full Adder)

卡诺图



最简与或式

圈“1”

$$\begin{cases} S_i = \bar{A}_i \bar{B}_i C_{i-1} + \bar{A}_i B_i \bar{C}_{i-1} + A_i \bar{B}_i \bar{C}_{i-1} + A_i B_i C_{i-1} \\ C_i = A_i B_i + A_i C_{i-1} + B_i C_{i-1} \end{cases}$$

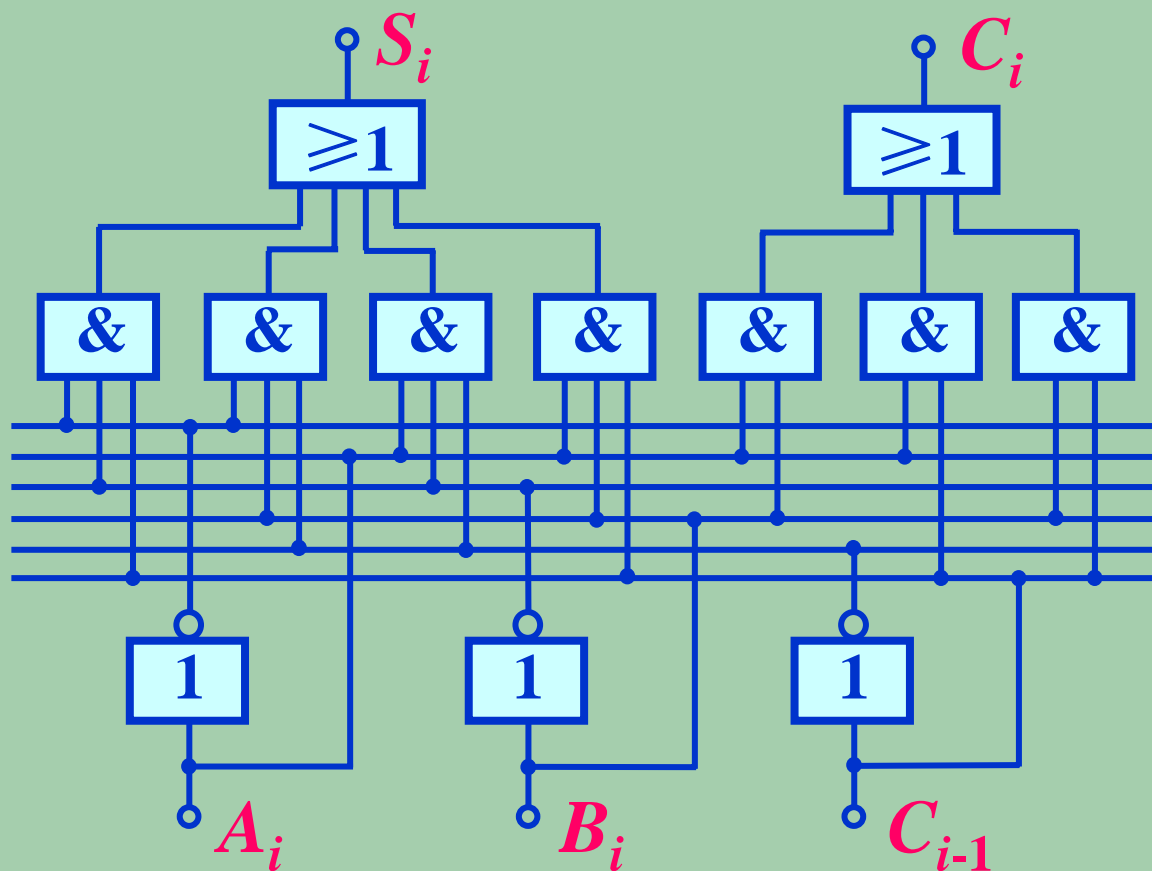
圈“0”

$$\begin{cases} \bar{S}_i = \bar{A}_i \bar{B}_i \bar{C}_{i-1} + \bar{A}_i B_i C_{i-1} + A_i \bar{B}_i C_{i-1} + A_i B_i \bar{C}_{i-1} \\ \bar{C}_i = \bar{A}_i \bar{B}_i + \bar{A}_i \bar{C}_{i-1} + \bar{B}_i \bar{C}_{i-1} \end{cases}$$

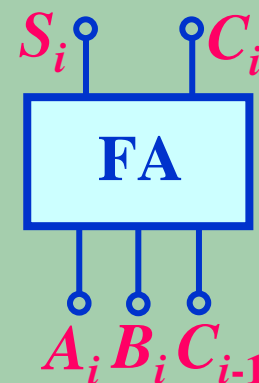


逻辑图

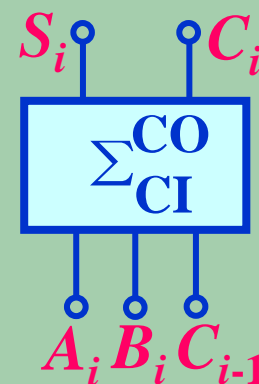
(a) 用与门、或门和非门实现



曾用符号



国标符号

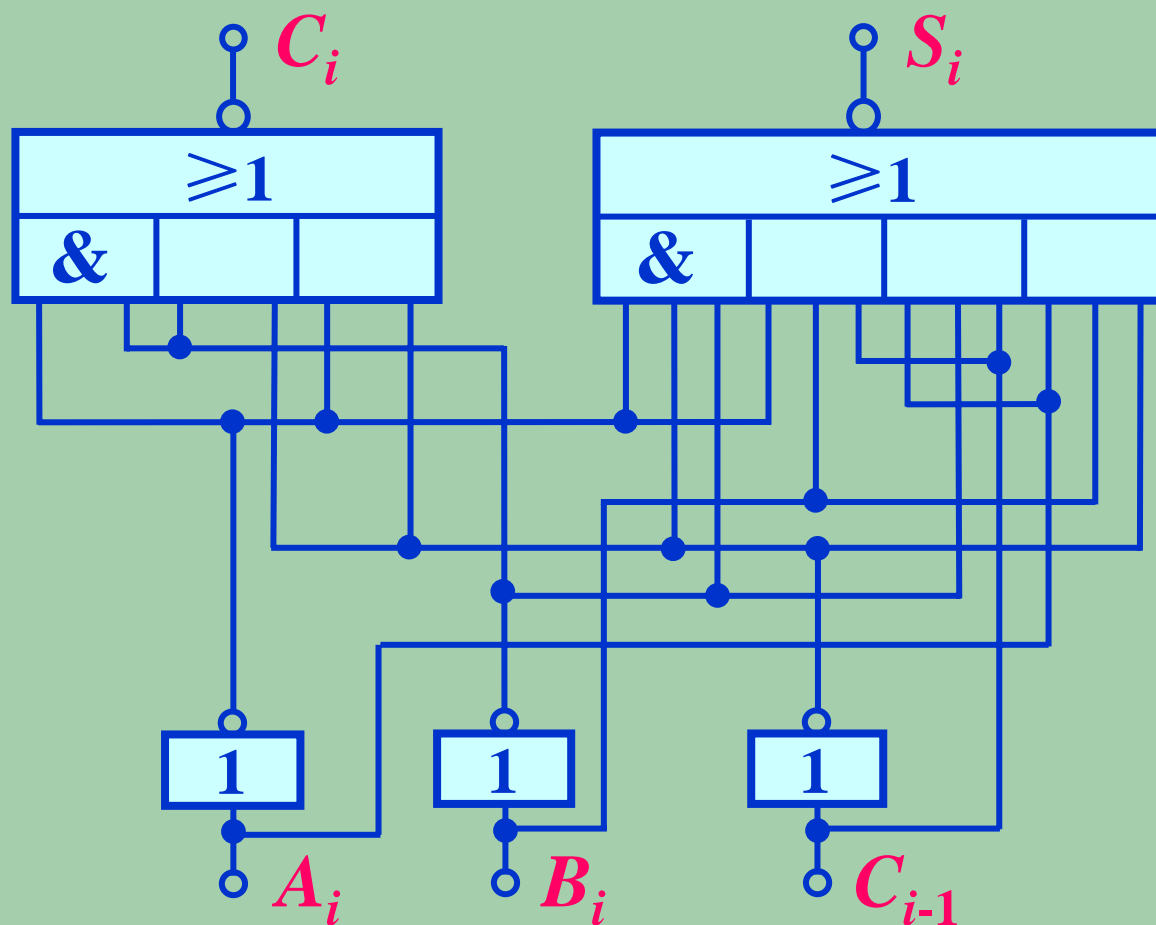




(b) 用与非门和非门实现

$$S_i = \overline{A_i} \overline{B_i} \overline{C_{i-1}} + \overline{A_i} B_i C_{i-1} + A_i \overline{B_i} C_{i-1} + A_i B_i \overline{C_{i-1}}$$

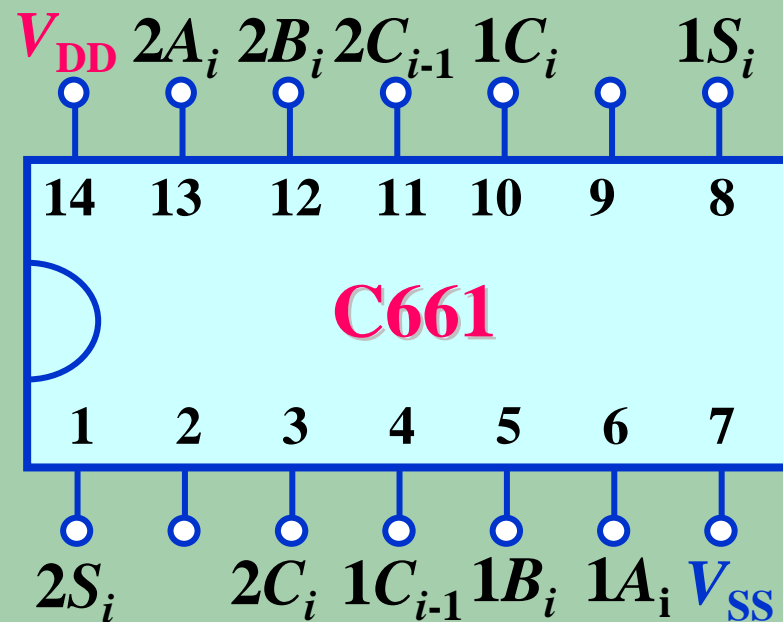
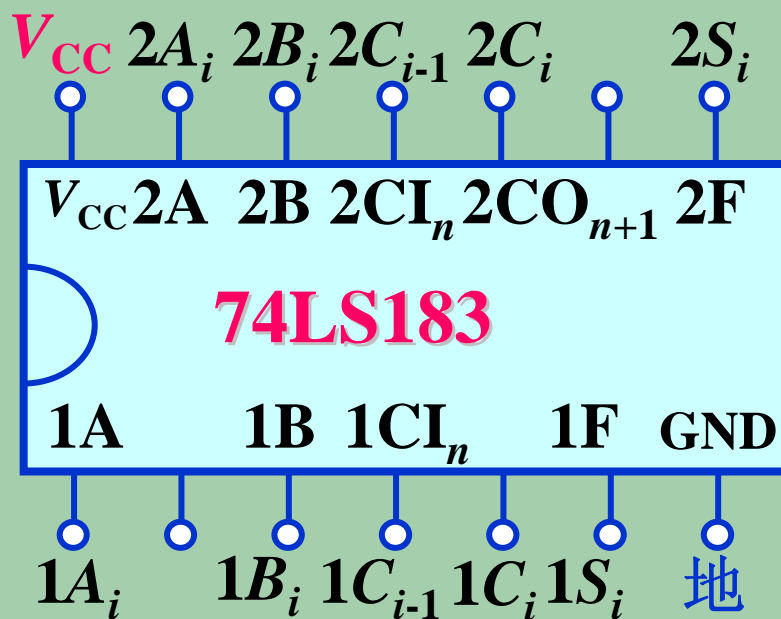
$$C_i = \overline{A_i} \overline{B_i} + \overline{A_i} \overline{C_{i-1}} + \overline{B_i} \overline{C_{i-1}}$$





3. 集成全加器

双全加器 { TTL: 74LS183
CMOS: C661



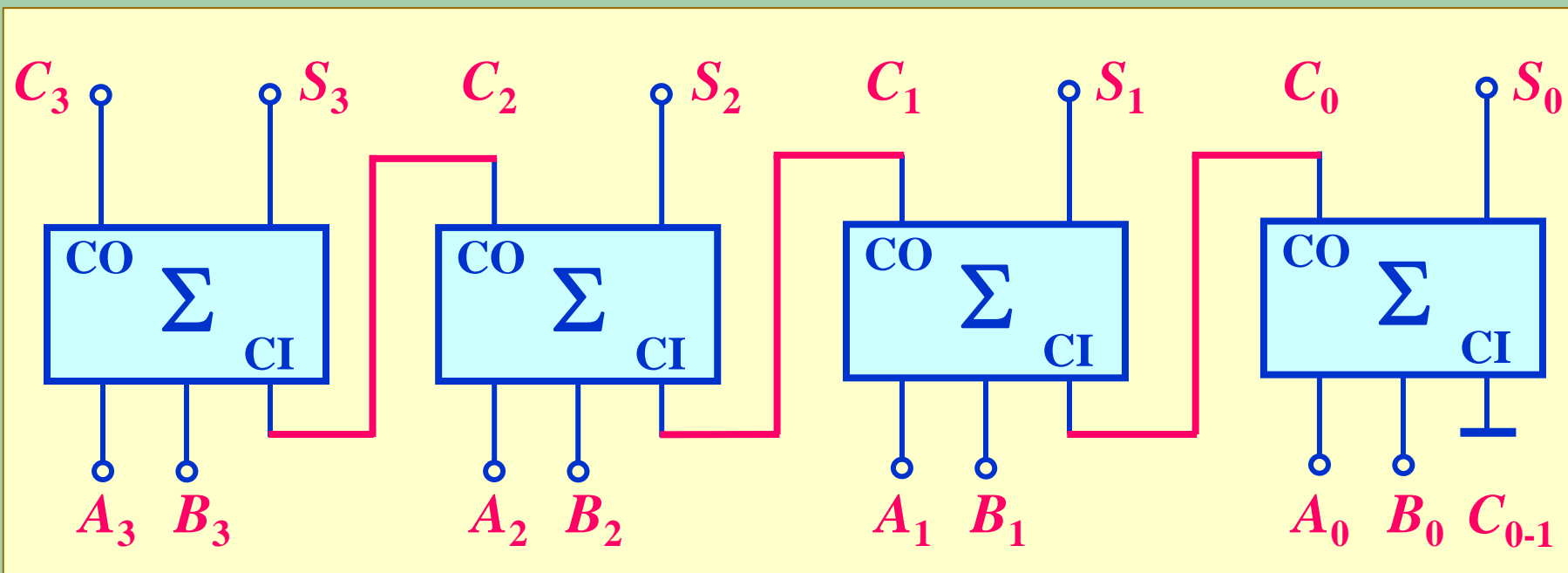


二、加法器 (Adder)

实现多位二进制
数相加的电路

1. 4 位串行进位加法器

$$A = A_3A_2A_1A_0 \quad B = B_3B_2B_1B_0$$



特点: { 电路简单, 连接方便
速度低 = $4 t_{pd}$

t_{pd} — 1位全加器的平均
传输延迟时间



2. 超前进位加法器

作加法运算时，总进位信号由输入二进制数直接产生。

$$C_0 = A_0 B_0 + (A_0 + B_0) C_{0-1}$$

$$C_1 = A_1 B_1 + (A_1 + B_1) C_0$$

$$= A_1 B_1 + (A_1 + B_1) [A_0 B_0 + (A_0 + B_0) C_{0-1}]$$

$$\vdots$$

$$C_i = A_i B_i + (A_i + B_i) C_{i-1}$$

特点

优点：速度快

缺点：电路比较复杂

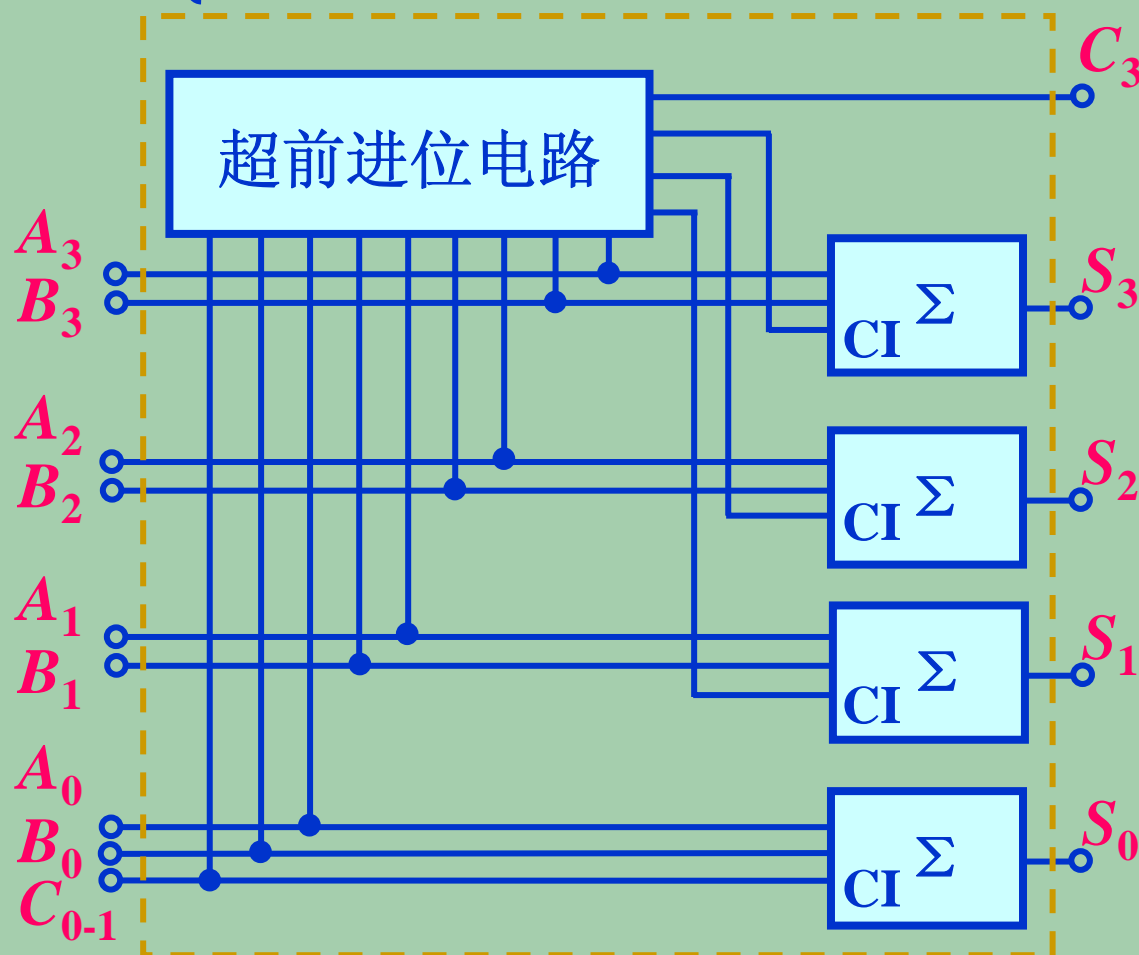
应用举例

8421 BCD 码 → 余 3 码



集成芯片

CMOS: CC4008
TTL: 74283 74LS283

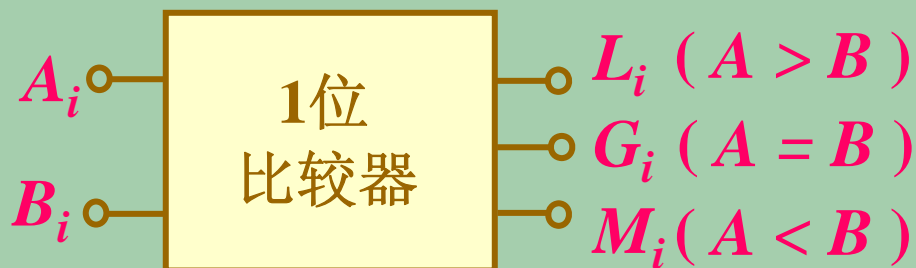


逻辑结构示意图



3.2.2 数值比较器 (Digital Comparator)

一、1 位数值比较器



真值表

A_i	B_i	L_i	G_i	M_i
0	0	0	1	0
0	1	0	0	1
1	0	1	0	0
1	1	0	1	0

函数式

$$L_i = A_i \overline{B_i} \quad G_i = \overline{A_i} \overline{B_i} + A_i B_i$$

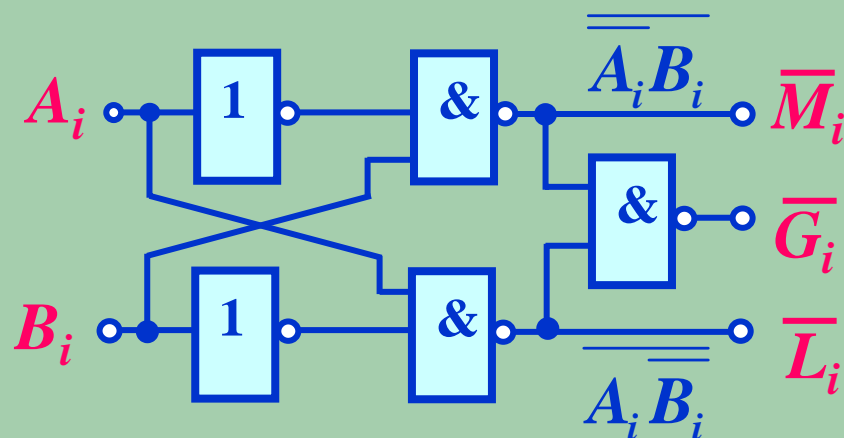
$$M_i = \overline{A_i} B_i \quad = A_i \odot B_i$$

$$\overline{L_i} = \overline{A_i B_i} \quad \overline{G_i} = \overline{A_i B_i} \cdot \overline{A_i B_i}$$

$$\overline{M_i} = \overline{A_i B_i}$$

逻辑图

— 用与非门
和 非门实现

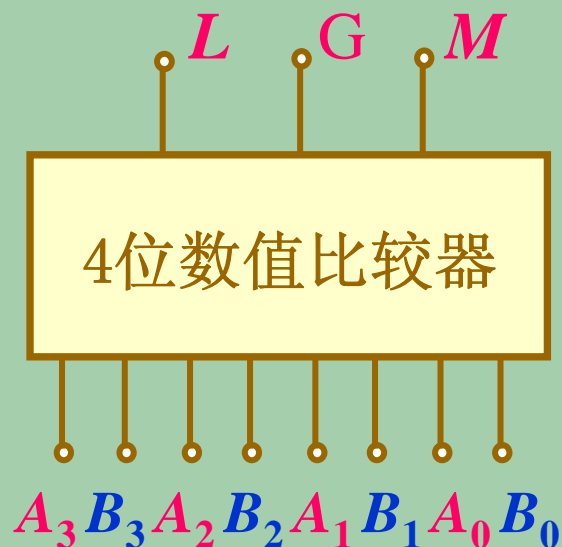




二、4 位数值比较器

$$A = A_3A_2A_1A_0 \quad B = B_3B_2B_1B_0$$

真值表



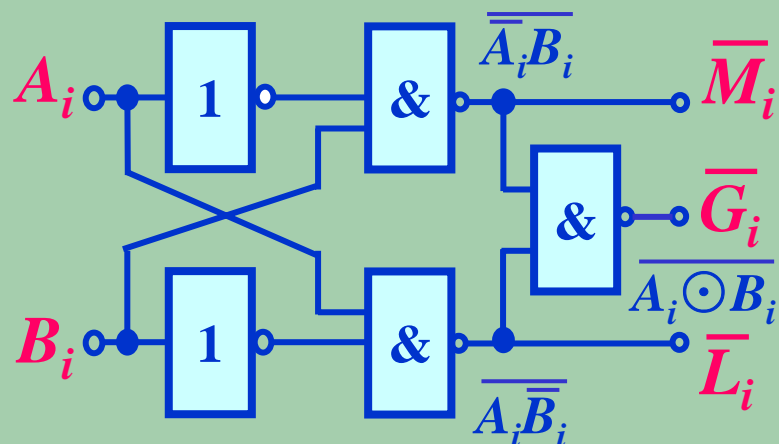
$$A > B \quad L = 1$$

$$A = B \quad G = 1$$

$$A < B \quad M = 1$$

比 较 输 入				输 出		
$A_3 B_3$	$A_2 B_2$	$A_1 B_1$	$A_0 B_0$	L	G	M
$>$	\times	\times	\times	1	0	0
$=$	$>$	\times	\times	1	0	0
$=$	$=$	$>$	\times	1	0	0
$=$	$=$	$=$	$>$	1	0	0
$=$	$=$	$=$	$=$	0	1	0
$<$	\times	\times	\times	0	0	1
$=$	$<$	\times	\times	0	0	1
$=$	$=$	$<$	\times	0	0	1
$=$	$=$	$=$	$<$	0	0	1

1 位数值比较器

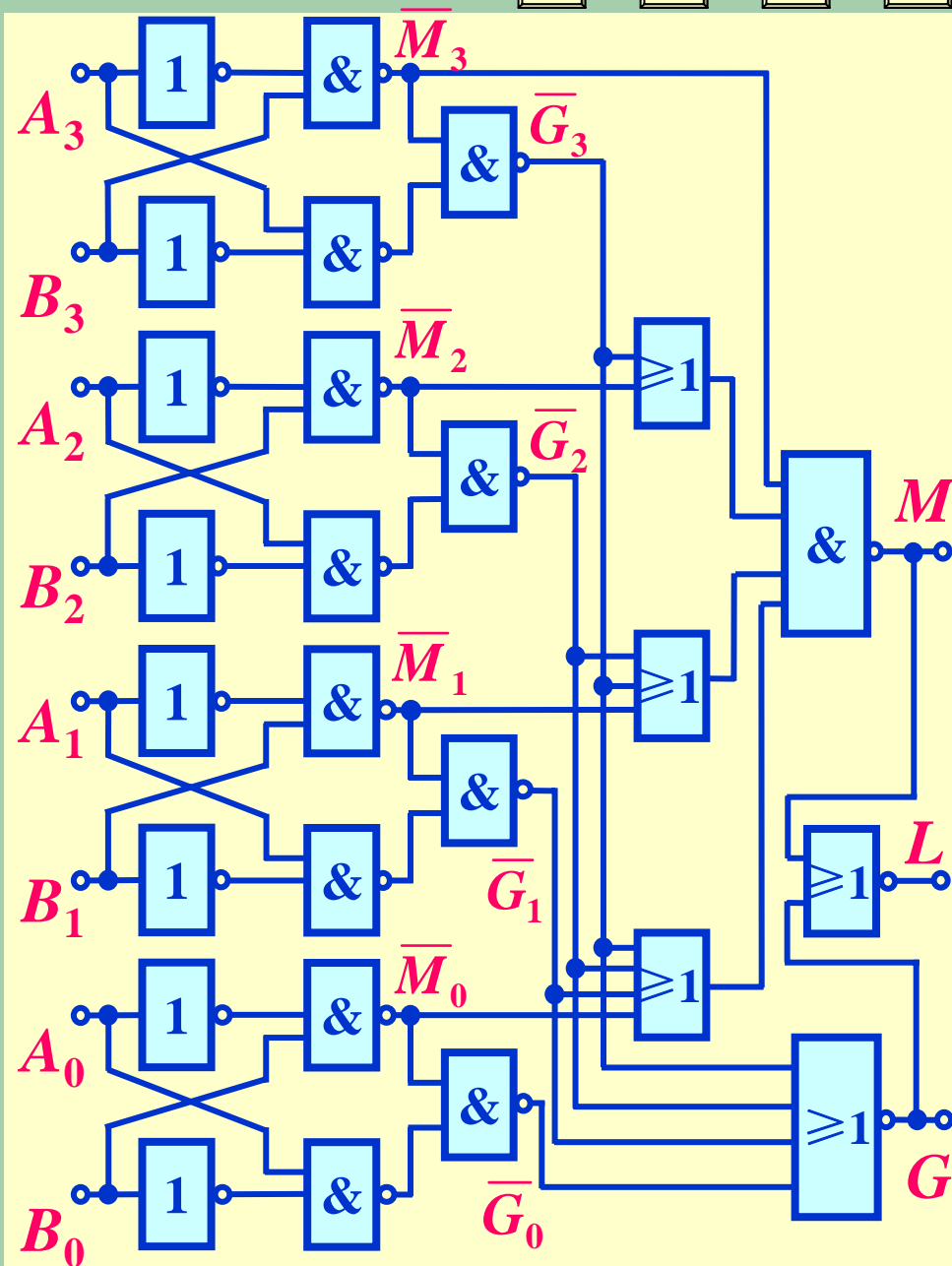


4 位数值比较器

$$M = \overline{A_3}B_3 + (A_3 \odot B_3) \overline{A_2}B_2 + (A_3 \odot B_3)(A_2 \odot B_2) \overline{A_1}B_1 + (A_3 \odot B_3)(A_2 \odot B_2)(A_1 \odot B_1) \overline{A_0}B_0$$

$$G = (A_3 \odot B_3)(A_2 \odot B_2)(A_1 \odot B_1)(A_0 \odot B_0)$$

$$L = \overline{M+G}$$





4 位集成数值比较器的真值表

比 较 输 入				级 联 输 入			输 出		
A_3B_3	A_2B_2	A_1B_1	A_0B_0	$A < B$	$A = B$	$A > B$	$F_{A < B}$	$F_{A = B}$	$F_{A > B}$
>	×	×	×	×	×	×	0	0	1
=	>	×	×	×	×	×	0	0	1
=	=	>	×	×	×	×	0	0	1
=	=	=	>	×	×	×	0	0	1
=	=	=	=	0	0	1	0	0	1
=	=	=	=	0	1	0	0	1	0
=	=	=	=	1	0	0	1	0	0
<	×	×	×	×	×	×	1	0	0
=	<	×	×	×	×	×	1	0	0

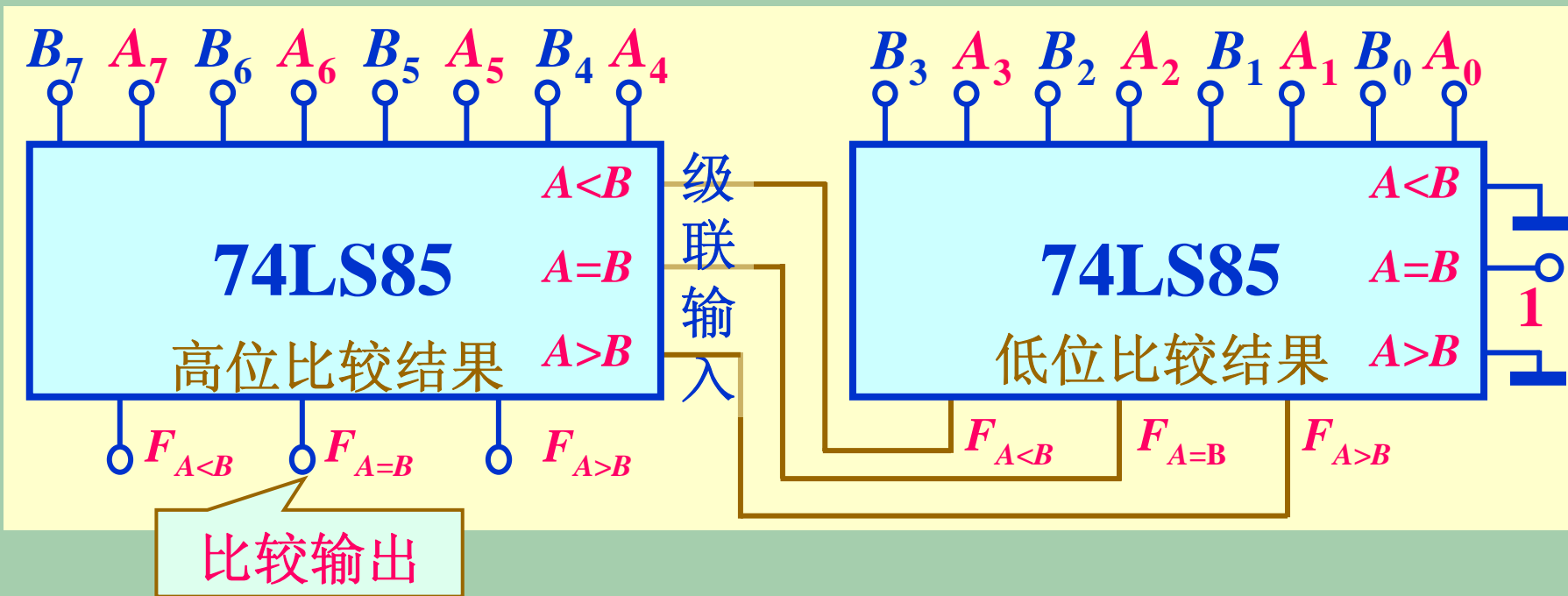
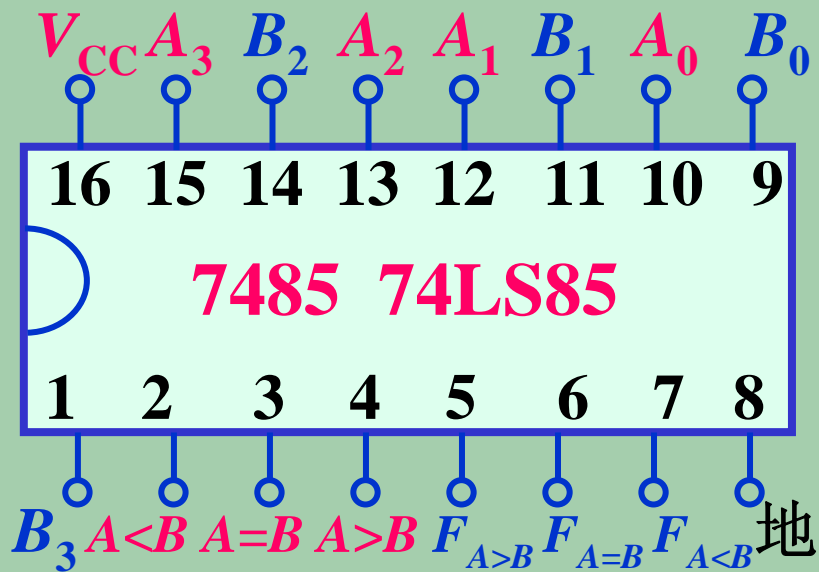
级联输入：供扩展使用，一般接低位芯片的比较输出，即接低位芯片的 $F_{A < B}$ 、 $F_{A = B}$ 、 $F_{A > B}$ 。



集成数值比较器

74LS85 (TTL)

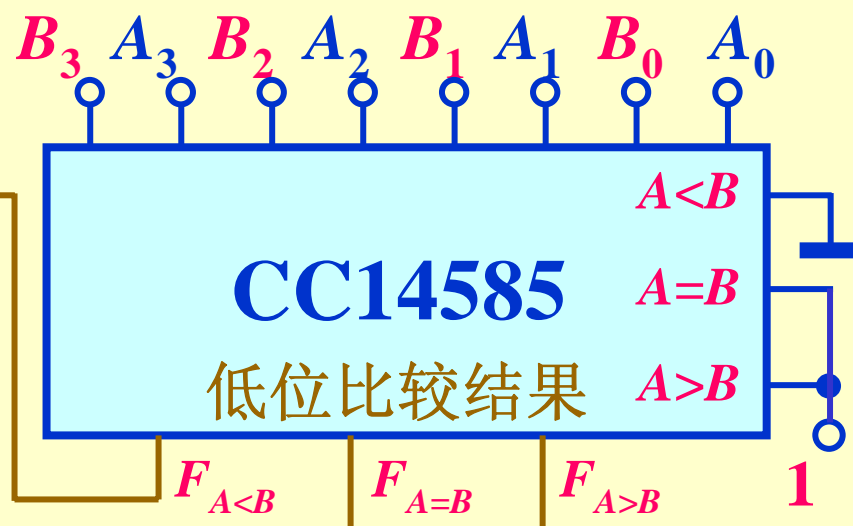
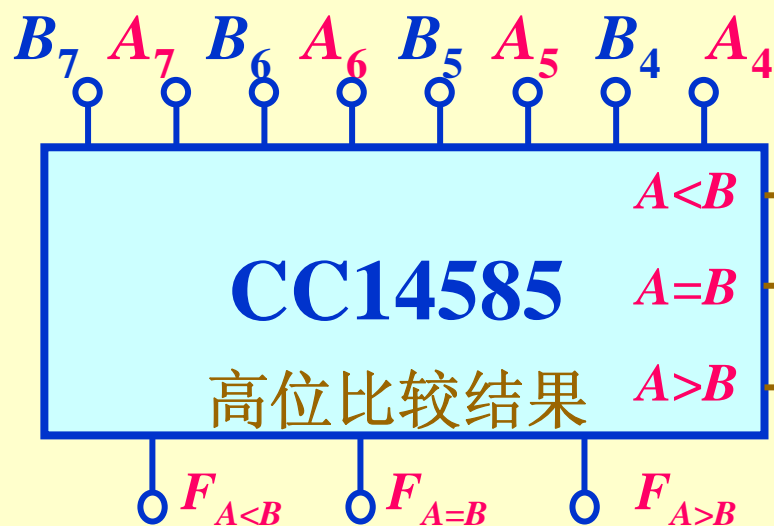
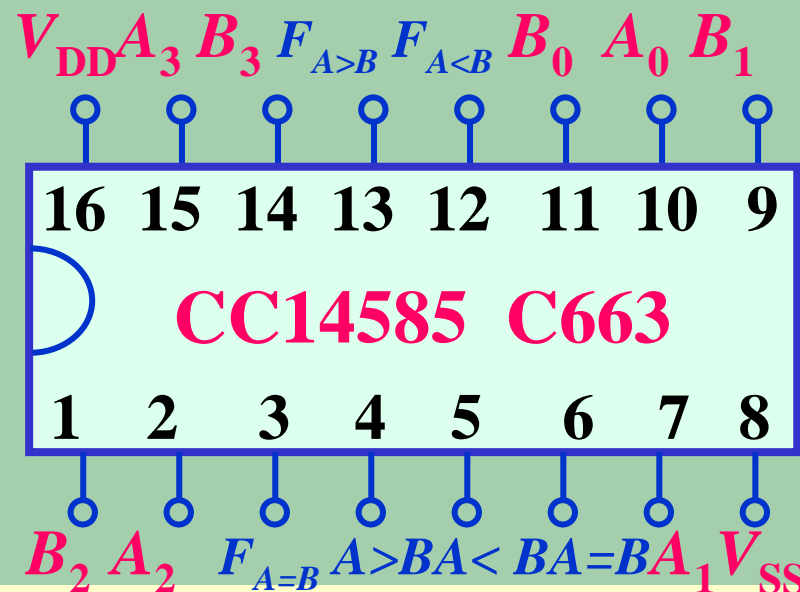
扩展：两片 4 位数值比较器





集成数值比较器 CC15485(CMOS)

扩展：两片4位→8位



CMOS 芯片设置 $A > B$ 只是为了电路对称，不起判断作用