



4.2 同步触发器

4.2.1 同步 RS 触发器

同步触发器: 触发器的工作状态不仅受输入端 (R 、 S) 控制，而且还受时钟脉冲(CP) 的控制。

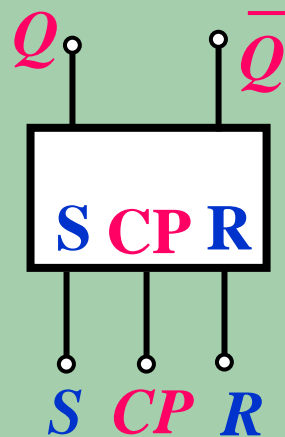
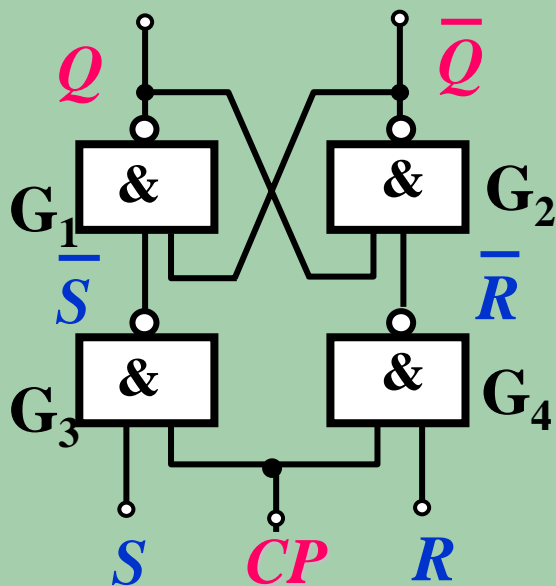
CP (Clock Pulse): 等周期、等幅的脉冲串。

基本 RS 触发器: S — 直接置位端; R — 直接复位端。
(不受 CP 控制)

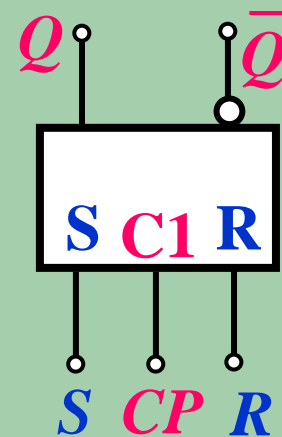
同步触发器: $\left\{ \begin{array}{l} \text{同步 } RS \text{ 触发器} \\ \text{同步 } D \text{ 触发器} \end{array} \right.$

一、电路组成及工作原理

1. 电路及逻辑符号



曾用符号



国标符号

2. 工作原理

当 $CP = 0$ $\bar{S} = \bar{R} = 1$ $Q^{n+1} = Q^n$ 保持

当 $CP = 1$ $\overline{S \cdot CP} = \overline{S \cdot 1} = \bar{S}$ $\overline{R \cdot CP} = \overline{R \cdot 1} = \bar{R}$

与基本 RS 触发器功能相同



特性表:

CP	R	S	Q^n	Q^{n+1}	注
0	×	×	×	Q^n	保持
1	0	0	0	0	保持
1	0	0	1	1	
1	0	1	0	1	置1
1	0	1	1	1	
1	1	0	0	0	置0
1	1	0	1	0	
1	1	1	0	不用	不许
1	1	1	1	不用	

特性方程:

$$\begin{cases} Q^{n+1} = S + \overline{R}Q^n \\ RS = 0 \quad \text{约束条件} \end{cases}$$

$CP = 1$ 期间有效

二、主要特点

1. 时钟电平控制

$CP = 1$ 期间接受输入信号;
 $CP = 0$ 期间输出保持不变。
 (抗干扰能力有所增强)

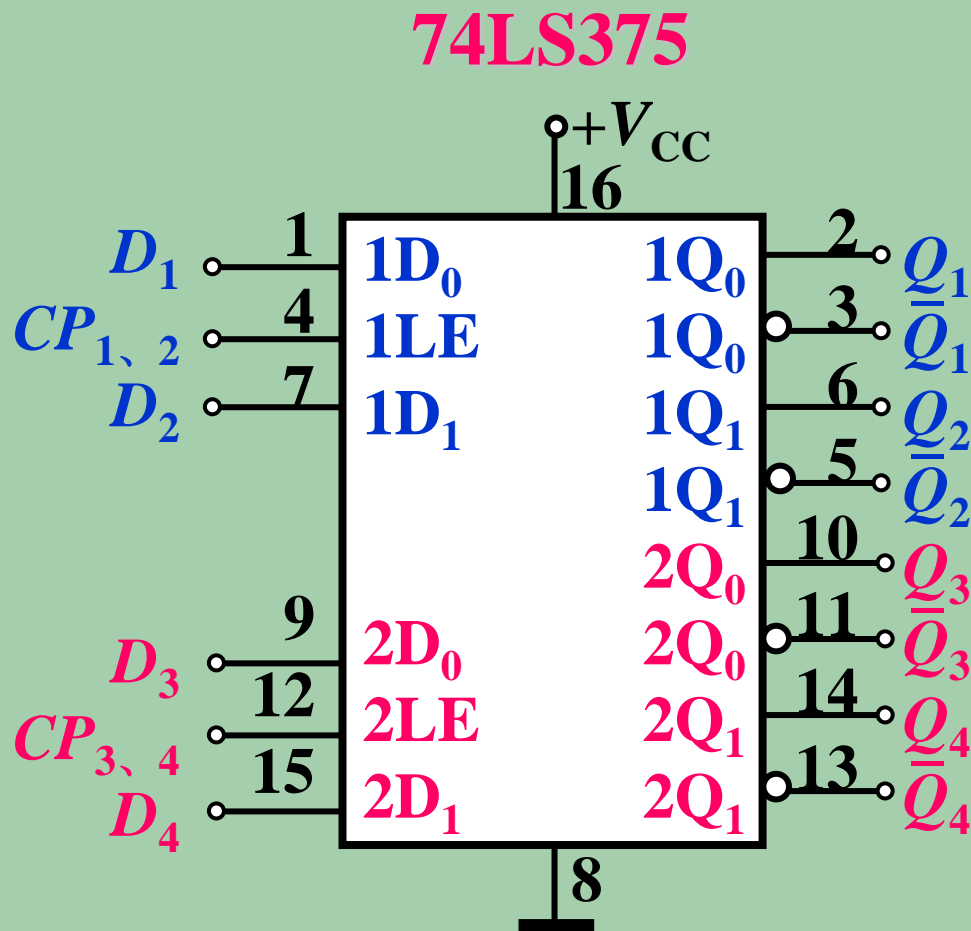
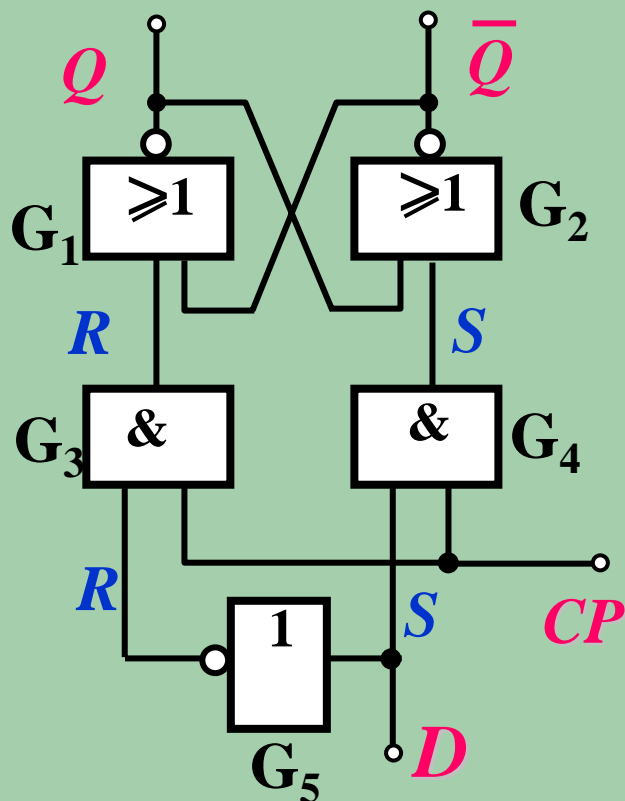
2. RS 之间有约束



一、电路组成及工作原理

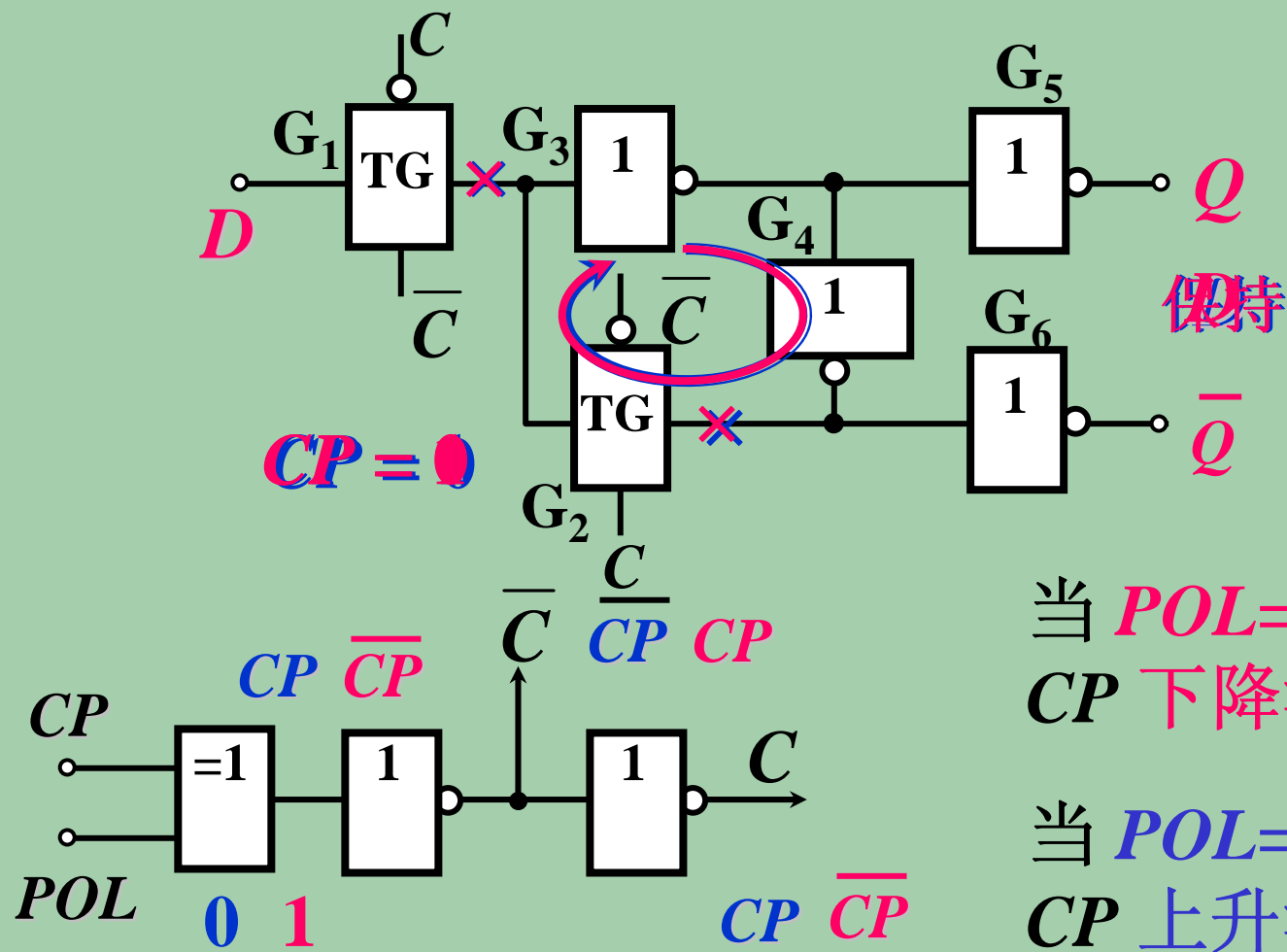
三、集成同步 D 触发器

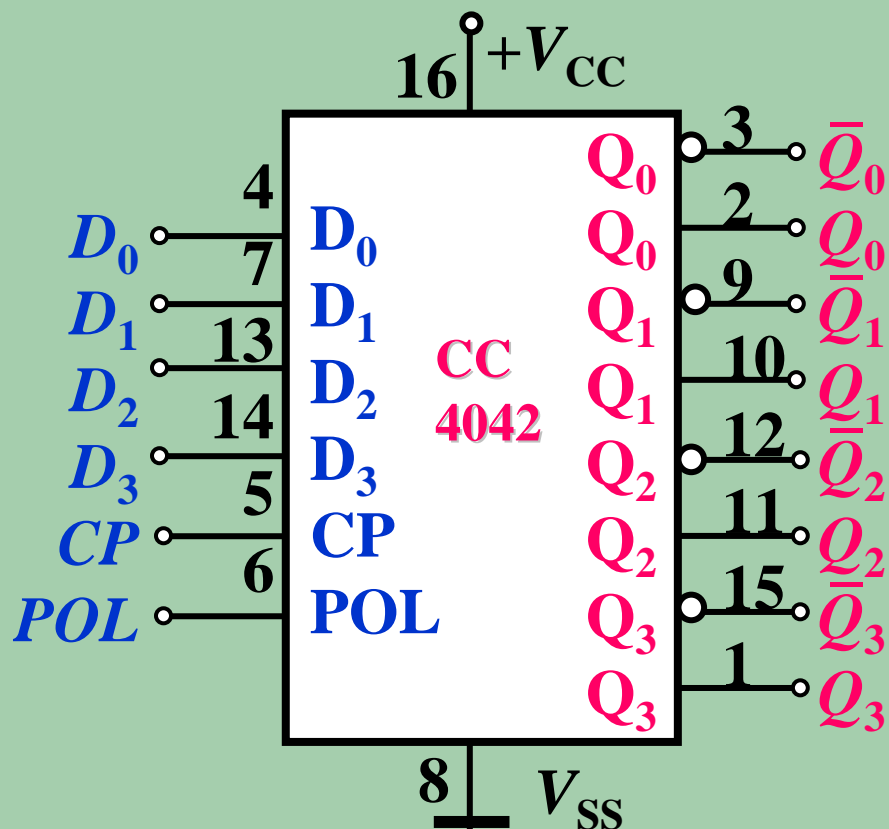
1. TTL 74LS375



$$Q^{n+1} = S + \overline{R}Q^n = D + DQ^n = D$$

2. CMOS: CC4042





特性表

D	CP	POL	Q^n	Q^{n+1}	注
×	0	1	0	0	保持
×	0	1	1	1	
0	1	1	×	0	接收
1	1	1	×	1	
0	0	0	×	0	接收
1	0	0	×	1	
×	1	0	0	0	保持
×	1	0	1	1	

真值表

D	CP	POL	Q	注
D	0	0	D	接 收
D	↑	0	锁存	CP 上升沿锁存
D	1	1	D	接 收
D	↓	1	锁存	CP 下降沿锁存