

Erstellt von: Thorsten Kattanek

Sheet: /  
File: 1541-rebuild.sch

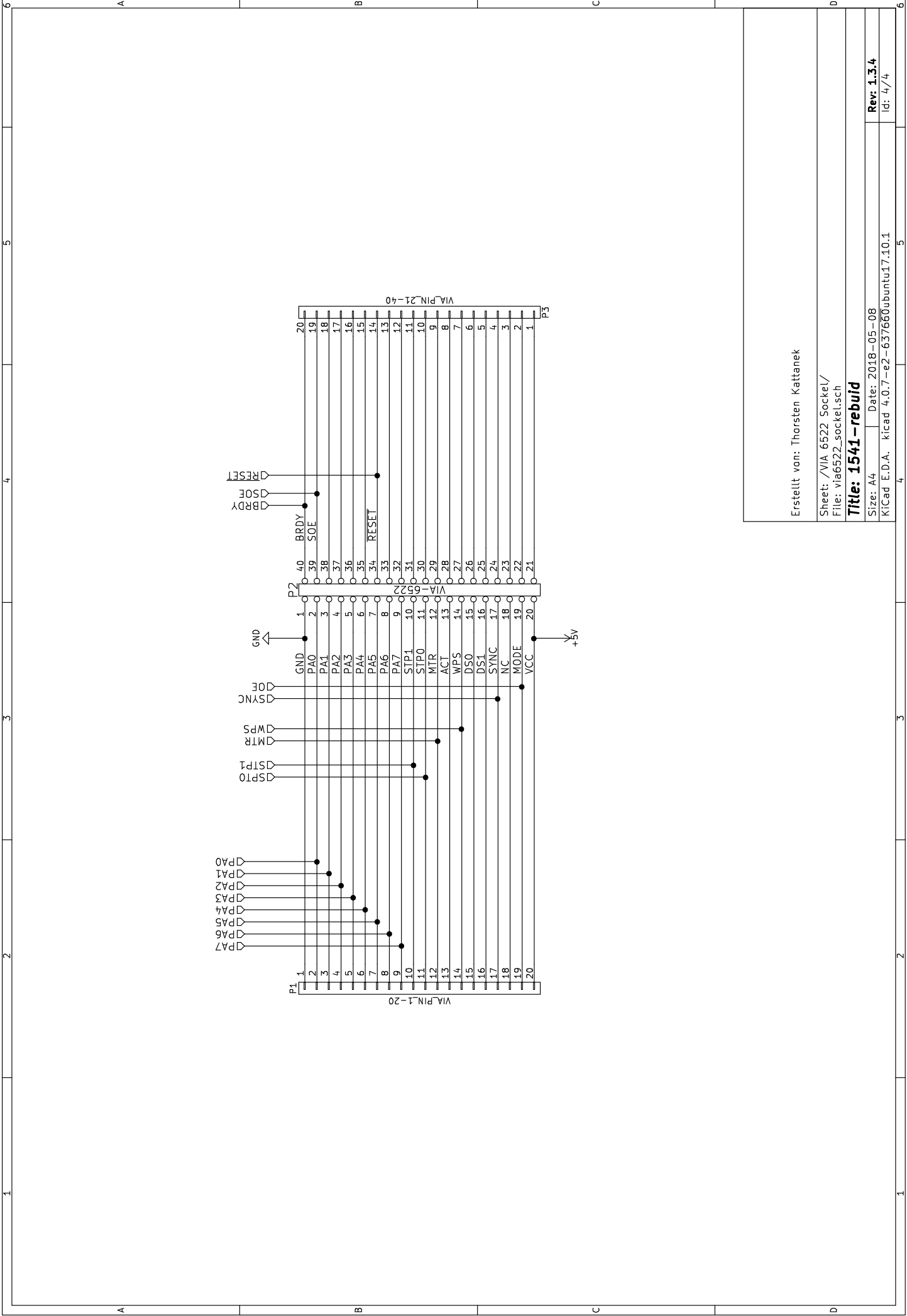
**Title: 1541-rebuild**

Size: A4 | Date: 2018-05-08 | Rev: 1.3.4  
Kicad E.D.A. | kicad 4.0.7-e2-637660ubuntu17.10.1 | Id: 1/4

Am meiner 1541II Platine (ASSY NO 345003 REV 9) habe ich folgende modifikationen durchgeführt:  
- PIN 40 von U10 (Gate Array 251828) von Platine getrennt (BYTE READY)  
- U8 (VIA 6522) ausgelötet und gesockelt  
- Dauerläufer behoben durch trennen einer Leiterbahn (genauer beschreiben)







Erstellt von: Thorsten Kattanek

Sheet: /VIA 6522 Sockel/  
File: via6522\_sockel.sch

**Title: 1541-rebuild**

Size: A4 | Date: 2018-05-08

KiCad E.D.A. | kicad 4.0.7-e2-637660ubuntu17.10.1

Rev: 1.3.4

Id: 4/4