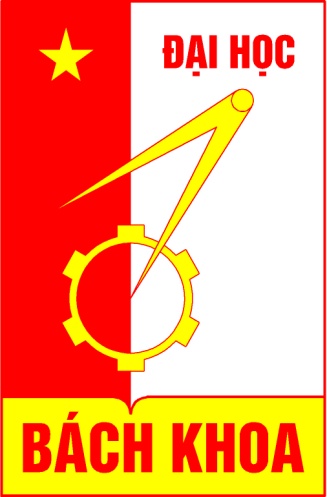
Trường Đại Học Bách Khoa Hà Nội

Viện Điện Tử Viễn Thông

======o0o======



ĐỒ ÁN MÔN HỌC

**Kiểm chứng thiết kế phần cứng**

Đề tài:

*Thiết kế bộ nhân và so sánh các bộ nhân 16bits*

**Giảng viên hướng dẫn : TS. Nguyễn Đức Minh**

**Nhóm thực hiện** :

|  |  |
| --- | --- |
| Nguyễn Văn A | SHSV: 200812031 |
| Trần Thị C | SHSV: 200812032 |

**Hà Nội, 11/2012**

**Mục lục**

Danh mục hình vẽ 3

Danh mục bảng biểu 3

1. Giới thiệu 4

1.1 Tổng quan 4

1.2 Mục tiêu và phạm vi 4

1.3 Nghiên cứu các phương pháp đã có. 4

1.4 Các thuật ngữ viết tắt 4

2. Tổng quan về hệ thống 5

3. Tiêu chí thiết kế 6

3.1 Chỉ tiêu kỹ thuật 6

3.2 Môi trường hoạt động (Environments) 6

4. Thiết kế hệ thống 6

4.1 Cấu trúc dữ liệu 6

4.2 Thuật toán 6

5. Triển khai thực hiện (implementation) 6

5.1 Cấu trúc chung 6

5.2 Một số đoạn mã quan trọng 6

6. Kết quả thực nghiệm 7

6.1 Môi trường kiểm tra thuật toán 7

6.2 Bộ dữ liệu đầu vào 7

6.3 Kết quả 7

7. Kết luận 7

8. Tài liệu tham khảo 7

# Danh mục hình vẽ

[Hình 1: Sơ đồ khối vi mạch xử lí băng gốc 8](#_Toc342987022)

[Hình 2: Kiến trúc song song 11](#_Toc342987023)

[Hình 3: Kiến trúc FFT thác lũ 11](#_Toc342987024)

[Hình 4: Kiến trúc tại chỗ 12](#_Toc342987025)

[Hình 5: Sơ đồ khối kiến trúc FFT 16, 64, 128 điểm 14](#_Toc342987026)

[Hình 6: Sơ đồ cấu trúc cánh bướm 15](#_Toc342987027)

[Hình 7: Khối làm tròn 16](#_Toc342987028)

[Hình 8: Tương quan giữa SNR và kích thước dữ liệu (chế độ 128 điểm FFT) 17](#_Toc342987029)

[Hình 9: Sự thay đổi độ rộng dữ liệu qua các tầng 17](#_Toc342987030)

[Hình 10: Sơ đồ khối bộ nhân mới 22](#_Toc342987031)

[Hình 11: Mô hình Simulink 24](#_Toc342987032)

[Hình 12: Mô hình thực nghiệm khối FFT 25](#_Toc342987033)

[Hình 13: Kết quả thực nghiệm 26](#_Toc342987034)

# Danh mục bảng biểu

[Bảng 1: Các thuật ngữ viết tắt. 6](#_Toc342987040)

[Bảng 2: So sánh các kiến trúc FFT 13](#_Toc342987041)

[Bảng 3: Độ rộng bit của dữ liệu ứng với các chế độ FFT 18](#_Toc342987042)

[Bảng 4: Các giá trị lượng tử hóa của cos(aπ/64) 19](#_Toc342987043)

[Bảng 5: Các giá trị i, j, k, m 21](#_Toc342987044)

[Bảng 6: Bảng so sánh với khối FFT của Masayuki Sakai trên chip Spartan-6 23](#_Toc342987045)

[Bảng 7: Bảng so sánh với khối FFT của nhóm Mozaik trên chip Virtex-5 23](#_Toc342987046)

[Bảng 8: Các thông số AMSE và APSNR của mạch 24](#_Toc342987047)

# Giới thiệu

## Tổng quan

Phần này cần giới thiệu được ứng dụng của phương pháp/thuật toán sẽ trình bày trong toàn bộ quy trình thiết kế/kiểm chứng vi mạch. Cần trình bày rõ các kịch bản mà phương pháp/thuật toán sẽ được sử dụng để kiểm chứng vi mạch.

## Mục tiêu và phạm vi

Phần này tóm tắt nội dung báo cáo, trong đó nêu rõ mục đích của báo cáo, các giới hạn nội dung của báo cáo.

## Nghiên cứu các phương pháp đã có.

Phần này nêu tóm tắt các phương pháp/thuật toán đã có trên thế giới. Chú ý chỉ rõ bài báo tham khảo theo nguyên tắc trích dẫn bài báo khoa học.

## Các thuật ngữ viết tắt

Phần này trình bày ý nghĩa/định nghĩa về các khái niệm thuật ngữ sẽ được sử dụng trong báo cáo. Chú ý cần trình bày khái niệm/định nghĩa chứ không chỉ điền vào bảng thuật ngữ viết tắt.

Bảng : Các thuật ngữ viết tắt.

|  |  |  |
| --- | --- | --- |
| **Từ viết tắt** | **Tiếng Anh** | **Tiếng Việt** |
| CNF | Conjuctive Normal Form | Biểu thức Bool dạng tích các tổng |
| Lit | Literal | Biến Bool ở dạng phủ định hoặc không phủ định |
| BDD | Binary Decision Diagram | Đồ thị quyết định nhị phân |
|  |  |  |
|  |  |  |
|  |  |  |
|  |  |  |
|  |  |  |
|  |  |  |
|  |  |  |
|  |  |  |
|  |  |  |
|  |  |  |
|  |  |  |
|  |  |  |
|  |  |  |
|  |  |  |
|  |  |  |
|  |  |  |
|  |  |  |
|  |  |  |
|  |  |  |
|  |  |  |
|  |  |  |
|  |  |  |
|  |  |  |
|  |  |  |
|  |  |  |

# Tổng quan về hệ thống

Phần này cần trình bày rõ chức năng, đầu vào, đầu ra của phương pháp/thuật toán sẽ được trình bày. Cần vẽ được sơ đồ khối thể hiện vị trí trong hệ thống lớn, đầu vào, đầu ra của phương pháp/thuật toán.

# Tiêu chí thiết kế

## Chỉ tiêu kỹ thuật

Phần này cần làm rõ các chức năng, đầu vào, đầu ra cụ thể (định dạng, cấu trúc dữ liệu) của phương pháp/thuật toán.

## Môi trường hoạt động (Environments)

Phần này cần trình bày môi trường được sử dụng để biên dịch thuật toán/chạy phần mềm, thực hiện phương pháp.

# Thiết kế hệ thống

## Cấu trúc dữ liệu

Phần này cần trình bày chi tiết về các cấu trúc dữ liệu được sử dụng/xử lý trong phương pháp thuật toán.

## Thuật toán

Phần này trình bày lưu đồ thuật toán/lưu đồ quy trình của phương pháp/thuật toán.

# Triển khai thực hiện (implementation)

## Cấu trúc chung

Phần này trình bày cấu trúc chung của các tệp chương trình dùng để triển khai thuật toán.

## Một số đoạn mã quan trọng

Phần này trình bày giải thích một số đoạn mã quan trọng trong chương trình.

# Kết quả thực nghiệm

## Môi trường kiểm tra thuật toán

Phần này mô tả môi trường được sử dụng để biên dịch, chạy thuật toán. Cấu hình máy tính dùng để chạy. Hệ điều hành. Trình biên dịch chương trình.

## Bộ dữ liệu đầu vào

Phần này trình bày cụ thể về bộ dữ liệu đầu vào (các thiết kế ví dụ) được sử dụng để chạy thử phương pháp/thuật toán.

## Kết quả

Phần này trình bày các kết quả thu được khi chạy thử chương trình (sự đúng sai, thời gian thực hiện, số lượng bộ nhớ cần sử dụng).

Chú ý cần có phần nhận xét, đánh giá kết quả thực nghiệm.

# Kết luận

Phần này nêu các kết luận.

# Tài liệu tham khảo

Phần này bao gồm các tài liệu tham khảo theo đúng chuẩn trích dẫn bài báo khoa học.