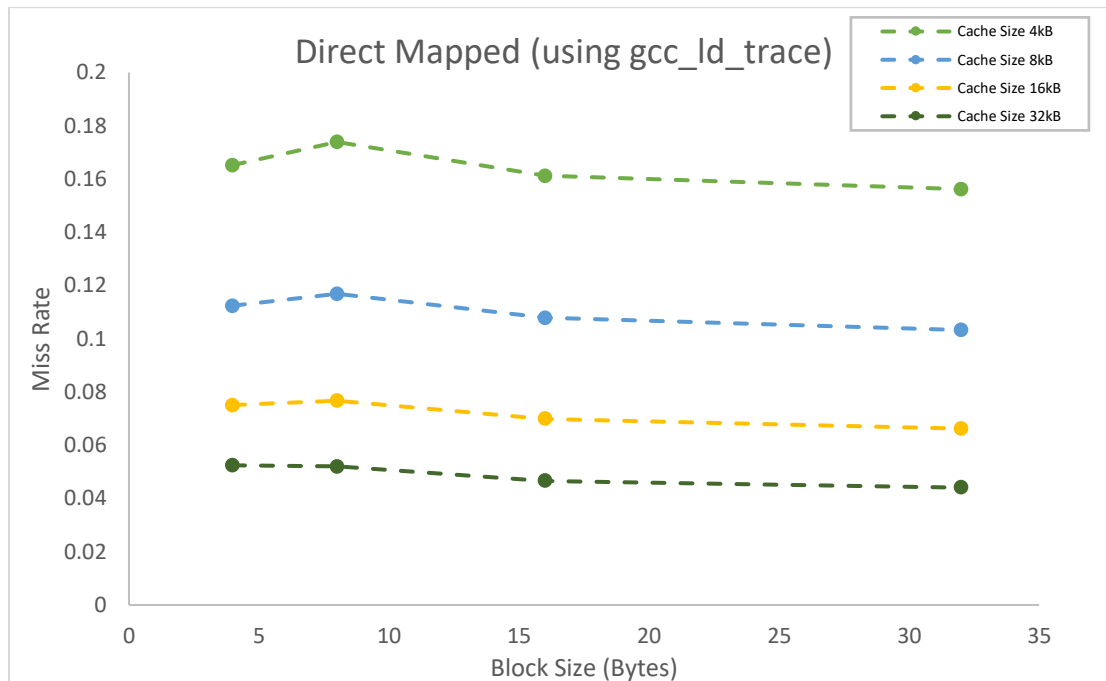


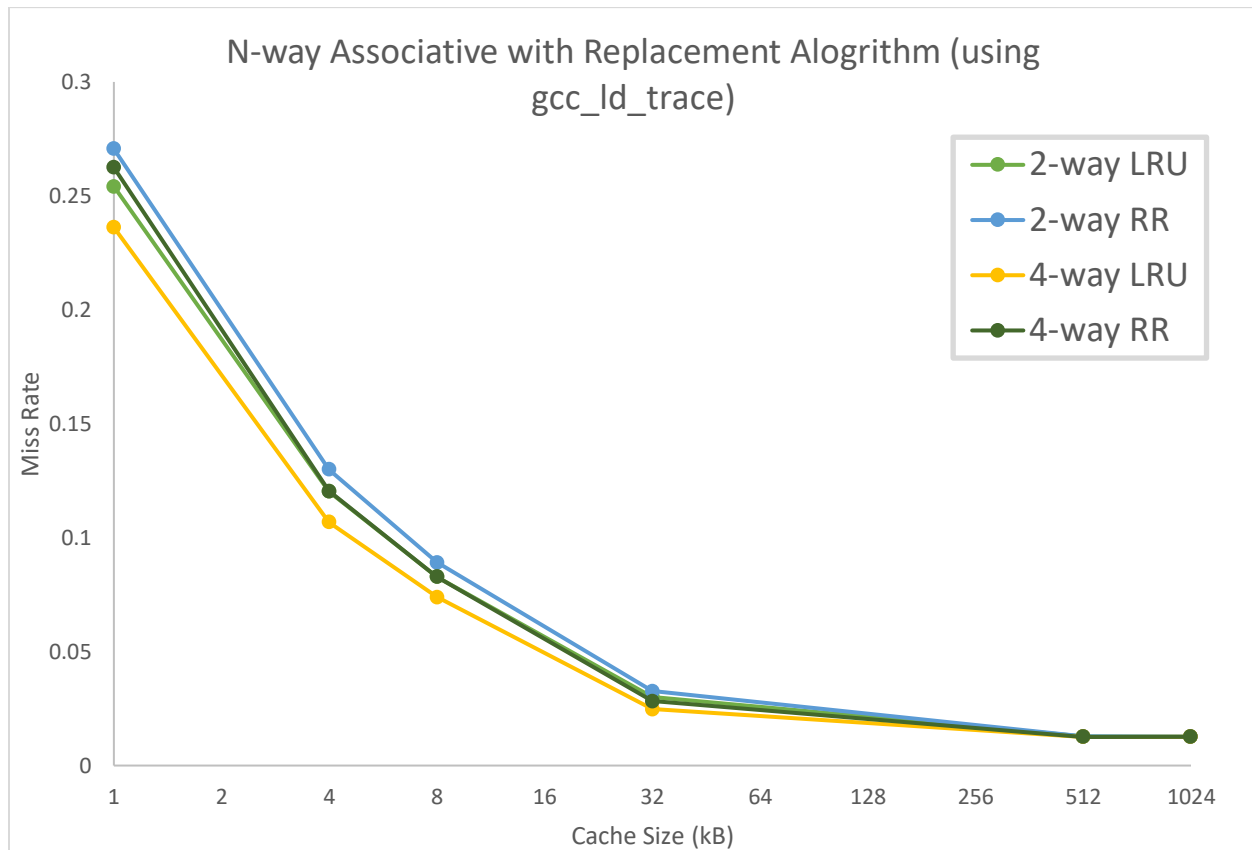
## Direct Mapped Graph



what does the results suggest about the design of cache?

Ans เมื่อพิจารณาที่ cache size เท่ากัน ขนาดของ block size ที่มากขึ้นจะทำให้ miss rate ลดลง แต่ที่ 8 bytes มี miss rate เพิ่มขึ้นนั้นอาจเกิดจากการที่มี temporal locality น้อยลง

## N-way Associative cache with Replacement Algorithm Graph



what does the results suggest about the design of cache?

Ans เมื่อพิจารณาจากผลลัพธ์ จะเห็นว่า เมื่อจำนวน way ที่มากขึ้น จะทำให้ miss rate ลดลง แต่ในส่วน of algorithm นั้น miss rate ของทั้ง 2 แบบใกล้เคียงกันมากแต่แนวโน้มของ LRU จะดีกว่า RR

และที่สำคัญเมื่อพิจารณาที่ cache size ใหญ่ ๆ จำนวน way หรือ algorithm แทบไม่ส่งผลต่อ miss rate เลย