

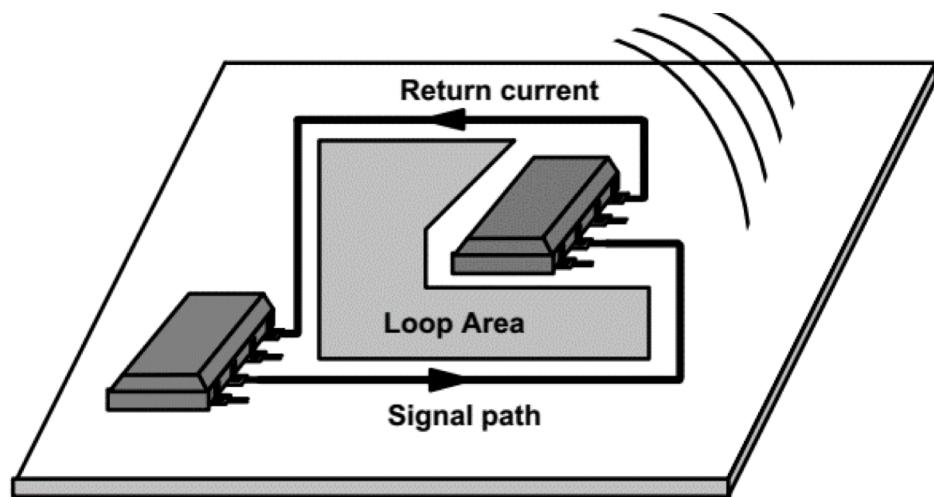
BỘ GIÁO DỤC VÀ ĐÀO TẠO
ĐẠI HỌC ĐÀ NẴNG



TÓM TẮT TIÊU LUÂN MÔN HỌC
TƯƠNG THÍCH ĐIỆN TỪ

Đề tài:

**VĂN ĐỀ TƯƠNG THÍCH ĐIỆN TỪ
TRONG THIẾT KẾ PCB**



Giáo viên hướng dẫn : ---

Học viên thực hiện : Lại Phước Sơn

Lớp : ---

Đà Nẵng, tháng ---

1. Lý do chọn đề tài

Trong một thiết kế hoàn chỉnh vấn đề ổn định chất lượng sản phẩm là một yếu tố đặt lên hàng đầu. Trong việc chế tạo bo mạch PCB cũng vậy, vấn đề làm sao để đảm bảo chất lượng tín hiệu trong các bo mạch in rất được các kỹ sư thiết kế đặc biệt quan tâm. Một sản phẩm PCB tốt phải đảm bảo làm sao không bị các ảnh hưởng từ bên ngoài tác động vào, cũng phải đảm bảo chính bản thân bo mạch đó không gây nên tác động xấu ra môi trường bên ngoài. Và điều quan trọng nhất không được có ảnh hưởng xấu tác động qua lại giữa các thành phần trên chính bo mạch điện tử đó. Nhận thấy điều quan trọng này, em chọn đề tài “Vấn đề tương thích điện từ trong thiết kế PCB” sẽ phần nào giúp giải quyết được vấn đề cấp bách hiện nay.

2. Mục đích nghiên cứu

Mục tiêu chính của đề tài này là phân tích cấu tạo của một bo mạch, xem xét các thành phần có trong bo mạch và từ đó tìm kiếm các nguồn gây ra nhiễu giao thoa điện từ lên bo mạch. Cuối cùng đưa ra các phương pháp thiết kế nhằm tránh hoặc giảm thiểu tối đa các nhiễu giao thoa điện từ đó.

3. Đối tượng và phạm vi nghiên cứu

Đối tượng nghiên cứu: Tìm hiểu cấu trúc bo mạch, các thành phần có trên bo mạch, các đặc tính điện từ và các phương pháp tương thích điện từ của các thành phần đó. Sử dụng phần mềm ALTIUM để thiết kế ra một mạch PCB mẫu, đo đạc kiểm tra kết quả bằng phần mềm CST PCB STUDIO 2013.

Phạm vi nghiên cứu: Phân tích các nhiễu giao thoa điện từ và đưa ra các phương pháp làm tăng tính tương thích điện từ của bo mạch điện tử. Mô phỏng và đánh giá một trong những nhiễu điện từ phổ biến là nhiễu xuyên kẽm.

4. Phương pháp nghiên cứu

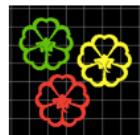
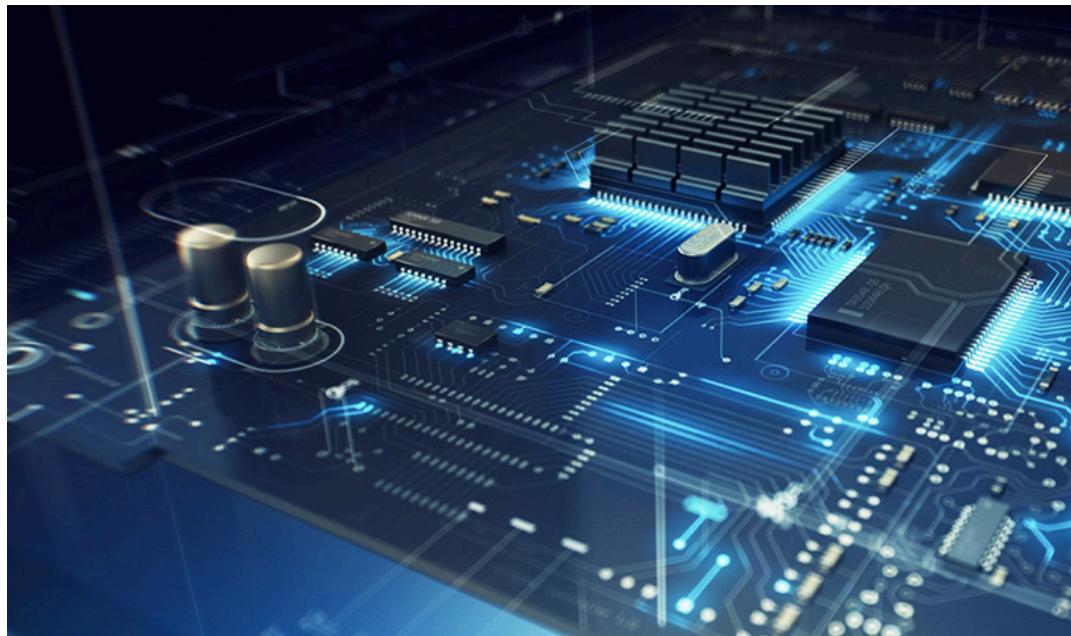
Với mục tiêu trên học viên chọn những phương pháp nghiên cứu cụ thể như sau:

- Phương pháp nghiên cứu lý thuyết: tiến hành thu thập thông tin khoa học có liên quan trên cơ sở nghiên cứu các văn bản, tài liệu đã có như: tài liệu về tương thích điện từ, các vấn đề phải chú ý khi thiết kế một bo mạch in đảm bảo tính tương thích điện từ. Sau đó bằng các thao tác tư duy logic rút ra các kết luận khoa học cần thiết để sử dụng cho đề tài này.

- Phương pháp nghiên cứu thực nghiệm: thiết kế mạch nguyên lý và thi công vẽ mạch in, sau đó tiến hành chạy mô phỏng.

- Phương pháp nghiên cứu phi thực nghiệm: tìm hiểu ý kiến của các chuyên gia trong lĩnh vực về tính tương thích điện từ của bo mạch in, từ đó cải tiến cho ra nhiều phương pháp nhằm giảm thiểu tối đa các nhiễu điện từ.

5. NỘI DUNG TIỂU LUẬN

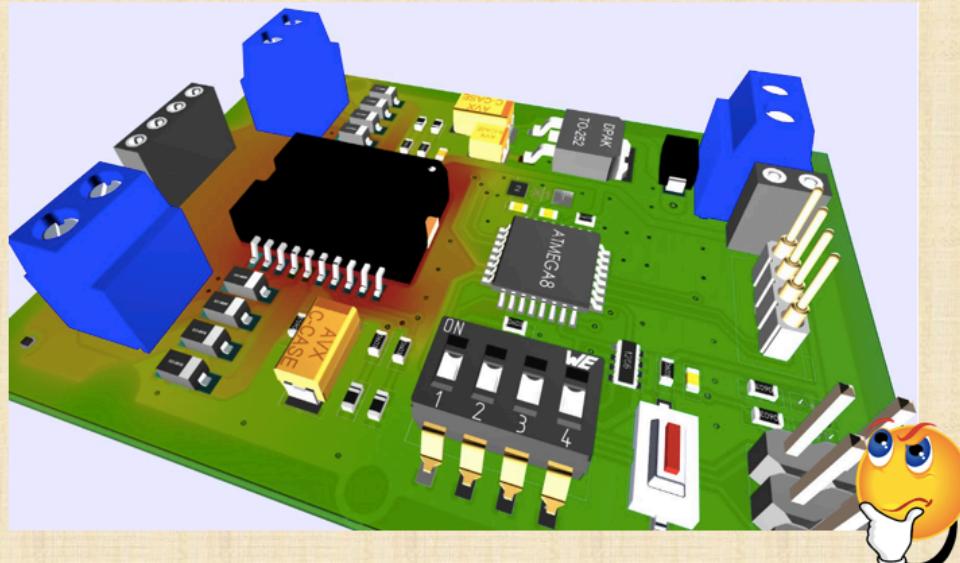


elec2PCB.com



f /elec2pcb/

elec2PCB.com



EMC in PCB Design

Website: elec2pcb.com - Email: elec2pcb@gmail.com - Mobile: 0905 912 019

Bản quyền tác giả bài viết của Lại Phước Sơn tại Elec2Pcb.com

Nghiêm cấm mọi hình thức sao chép, tái bản, hoặc sửa chữa mà không được sự đồng ý của tác giả.

Trang 3

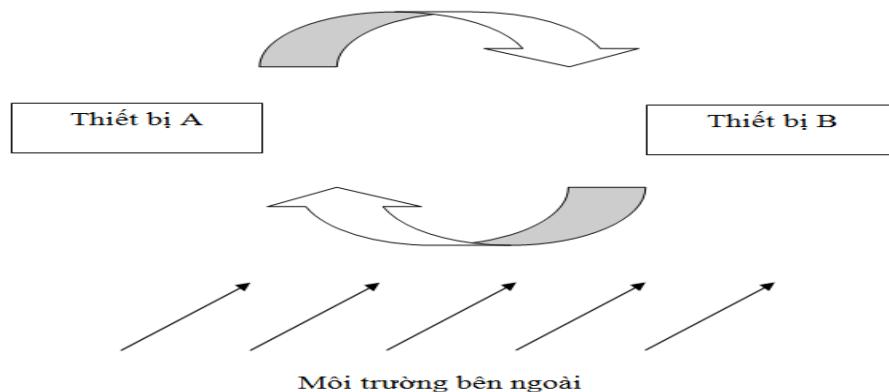
CHƯƠNG 1. TỔNG QUAN VỀ TƯƠNG THÍCH ĐIỆN TỪ

Trong chương này chúng ta sẽ tìm hiểu một cách tổng quan về tương thích điện từ (Electromagnetic Compatibility – EMC), các nguồn nhiễu có thể gây ra nhiễu giao thoa điện từ (Electromagnetic Interference – EMI) và các phương pháp xử lý nguồn nhiễu.

1.1 Tổng quan về tương thích điện từ

1.1.1 Mô hình cơ bản của tương thích điện từ

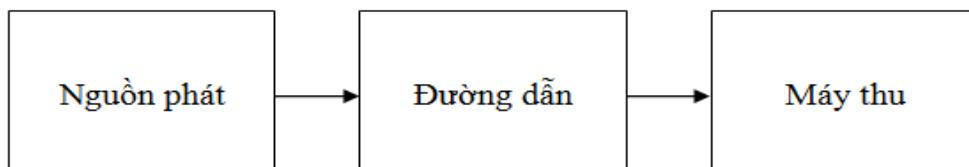
Mô hình cơ bản của TTĐT được minh họa ở hình 1:



Hình 1: Mô hình cơ bản của TTĐT

Mô hình cơ bản của TTĐT gồm các thiết bị A và B cùng hoạt động trong cùng một môi trường. Chúng ta không mong muốn A gây nhiễu cho B và ngược lại, đồng thời cũng không mong muốn môi trường bên ngoài tác động vào làm cho cả thiết bị A và B hoạt động không chính xác.

Khái niệm TTĐT là mối quan hệ giữa nguồn phát, đường dẫn và máy thu. Chúng được mô tả như sau:



Hình 2: Nguồn phát – Đường dẫn – Máy thu

Có 3 thành phần cơ bản trong TTĐT là nguồn phát, đường dẫn và máy thu. Nguồn phát chính là nơi sinh ra phát xạ điện từ và sau đó được truyền đi trên đường dẫn đến máy thu. Tại máy thu nếu mức năng lượng điện từ này đủ lớn nó sẽ làm ảnh hưởng đến hoạt động của máy thu.

Một số đề xuất để giải quyết vấn đề TTĐT trong mô hình này:

- Khử năng lượng tại nguồn phát, tức là làm giảm tổng năng lượng được phát xạ.
- Xác định đường truyền dẫn cho bản thân thiết bị, đường dẫn này phải được kiểm soát thông qua các dây dẫn hoặc bức xạ ra không gian.
- Xác định đặc tính của máy thu và làm cho nó có thể tăng khả năng chống nhiễu được tốt hơn.

1.1.2 Các hiệu ứng của nhiễu điện từ

Các hệ thống điện, điện tử thường chịu ảnh hưởng bởi các hiệu ứng nhiễu điện từ, các hiệu ứng này thể hiện một cách khác nhau tùy theo bản chất của nhiễu, phần tử nhạy cảm, ngưỡng năng lượng phá hủy, các bộ nối giữa các mạch, các kiểu ghép điện từ ở thiết bị.

Lĩnh vực TTĐT sẽ xử lý các vấn đề trên bằng cách:

- Đặc tính hóa nguồn nhiễu và xác định các trường nhiễu có thể gây bức xạ.
- Nghiên cứu các kiểu ghép giữa nguồn gây nhiễu và hệ thống bị nhiễu.
- Thực hiện mô phỏng và thử nghiệm các hiện tượng trên, từ đó tìm các giải pháp kỹ thuật bảo vệ.

Về các loại nguồn gây nhiễu và các ngưỡng năng lượng phá hủy của các linh kiện trong lĩnh vực TTĐT sẽ được trình bày cụ thể ở chương 2. Cần phải đưa ra các phương pháp và công cụ thử nghiệm để nghiên cứu các chế độ hoạt động của mạch điện tử, tiến hành đo các bức xạ khi chúng được đặt trong môi trường trường điện từ. Tuy nhiên, sự khó khăn của việc phân tích này là do sự phức tạp của mạng kết nối, mạch gồm nhiều tầng và chứa nhiều các thành phần không tuyến tính. Maxwell chính là một trong những công cụ toán học hữu ích nhất để thực hiện việc mô phỏng vấn đề này.

1.1.3 Mục đích của tương thích điện từ

Mục đích của tương thích điện từ là mang lại sự tương thích về hoạt động của một hệ thống nhạy cảm với môi trường điện từ của nó, các hiện tượng nhiễu loạn có thể sinh ra hoạt bởi một phần của hệ thống thiết bị (Ví dụ: Nguồn điện sử dụng tạo ra nhiễu trong một dải tần số rất rộng) hoạt bởi nhiễu từ bên ngoài.

Như vậy, những vấn đề cần tập trung nghiên cứu trong lĩnh vực TTĐT là:

- Đặc tính hóa nguồn nhiễu và xác định các trường nhiễu mà nguồn có thể bức xạ.

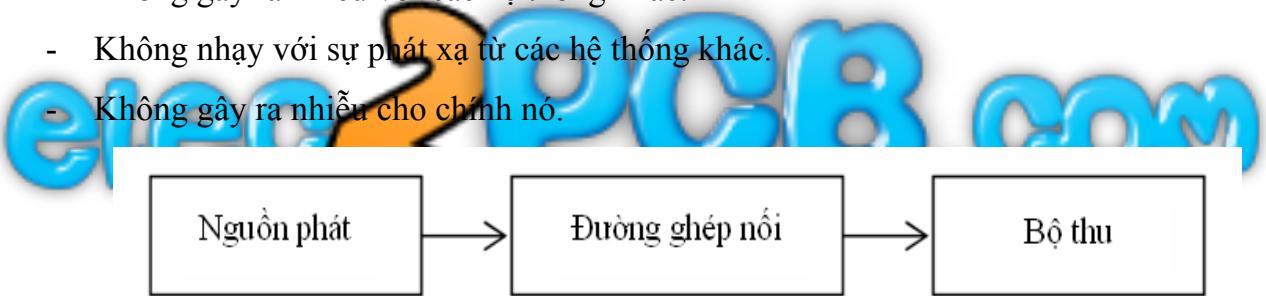
- Nghiên cứu tất cả các kiểu ghép có thể có giữa hệ thống sinh ra nhiễu và hệ thống bị nhiễu về số lượng cũng như chất lượng.
- Mô phỏng và thử nghiệm để tìm kết quả, để ra những kỹ thuật bảo vệ.

1.1.4 Nhiễu giao thoa điện từ

Nhiễu giao thoa điện từ (EMI: Electromagnetic Interference) được định nghĩa như một tín hiệu điện không mong muốn, nó đem lại những kết quả không mong đợi trong hệ thống. Chẳng hạn, trong các phương tiện xe cộ hiện đại, EMI gây ra nhiễu tiếng ồn popping được nghe từ radio, gây ra sự trực trặc cho bộ điều khiển thậm chí có thể dẫn đến những tai nạn nghiêm trọng. Thuật ngữ EMC (Electromagnetic Compatibility: nhiễu điện từ) liên quan đến một hệ thống điện tử có khả năng thực hiện chức năng tương thích với các hệ thống điện tử khác và không tạo ra hoặc không nhạy với nhiễu.

Nếu một hệ thống là EMC thì phải thỏa mãn ba tiêu chuẩn sau:

- Không gây ra nhiễu với các hệ thống khác.
- Không nhạy với sự phát xạ từ các hệ thống khác.
- Không gây ra nhiễu cho chính nó.



Hình 3: Ba yếu tố trong tiến trình EMI

Tóm lại, các vấn đề của EMC liên quan đến sự phát sinh, sự truyền và sự thu nhận năng lượng điện từ. Hình 1.1 minh họa ba yếu tố của một vấn đề EMC: nguồn tạo ra sự phát xạ, và đường ghép nối mang năng lượng phát xạ chuyển từ nguồn đến bộ thu, và vì vậy năng lượng điện từ không mong muốn được chuyển đổi thành một số tác động không mong đợi. Bằng cách chia đường ghép nối thành hai loại, có hai nhóm nhỏ cho vấn đề EMC, đó là: bức xạ và dẫn.

Từ quan điểm của bộ thu và bộ phát, các vấn đề EMC có thể được chia thành **Phát xạ Điện từ** (EME: Electromagnetic Emission) và **Độ nhạy Điện từ** (EMS: Electromagnetic Susceptibility). Tiêu luận sẽ tập trung vào vấn đề làm thế nào để giảm phát xạ.

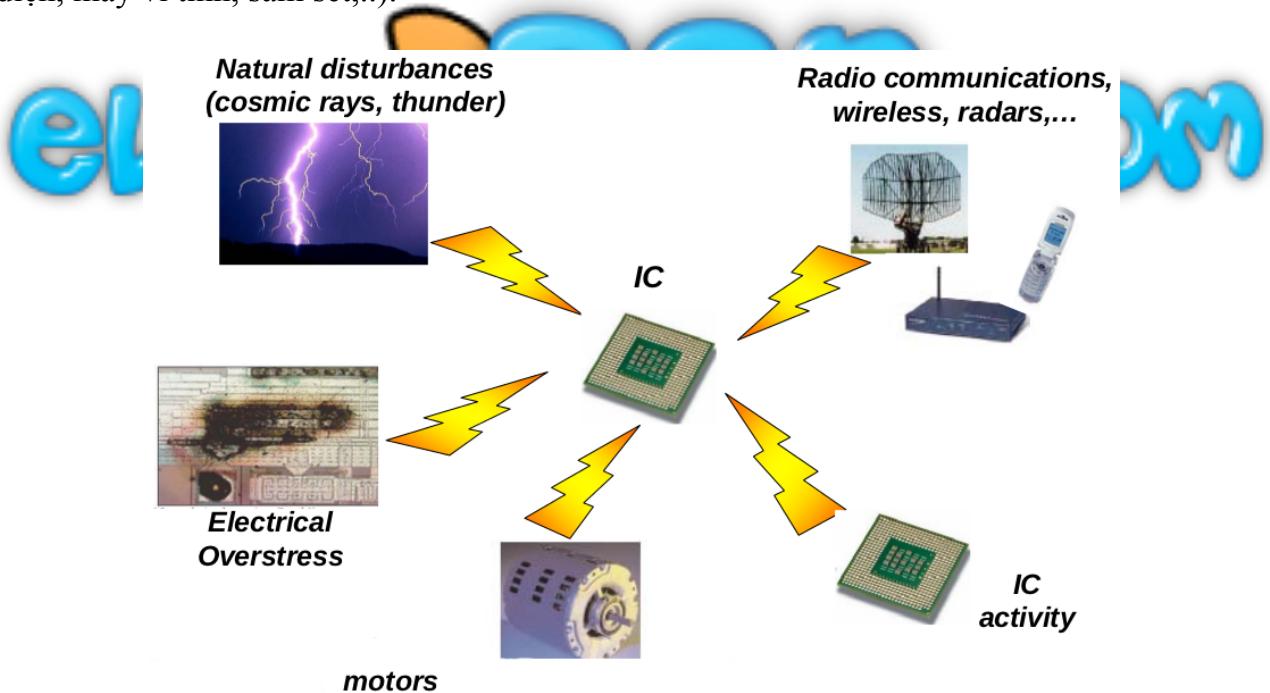
Có ba cách được áp dụng để làm giảm nhiễu bức xạ và nhiễu dẫn.

- Triệt sự phát xạ tại nguồn phát.
- Làm vô hiệu hóa đường ghép nối càng nhiều càng tốt.
- Làm cho bộ thu miễn dịch với nguồn phát.

1.2 Các nguồn nhiễu

1.2.1 Phân tích các nguồn nhiễu

Nhiễu giao thoa điện từ (EMI: Electromagnetic Interference) được định nghĩa như một tín hiệu điện không mong muốn, nó đem lại những kết quả không mong đợi trong hệ thống. Các nguồn EMI ảnh hưởng đến hệ thống điện, điện tử có thể phân thành 2 loại, bên trong và bên ngoài. Bên trong liên quan đến các thiết bị và bộ phận bên trong hệ thống(điện trở, transistor,...). EMI bên ngoài được tạo ra bởi các nguồn bên ngoài hệ thống (hệ thống đánh lửa, đèn huỳnh quang, động cơ điện, máy vi tính, sám sét,..).



Hình 4: Các nguồn nhiễu.

Các nguồn nhiễu được chia làm 2 phần chính: Nhiễu gây ra bởi sấm, sét, bão tím gọi là nhiễu tự nhiên và nhiễu do các hoạt động của con người tạo ra gọi là nhiễu công nghiệp.

Các nguồn nhiễu tự nhiên:

- Từ trường mặt đất và các cơn giông từ.
- Điện trường trong điều kiện thời tiết tốt.
- Hoạt động của các cơn giông và nhiễu khí quyển.
- Dòng và trường đất.
- Nhiễu vũ trụ.

Các nguồn nhiễu công nghiệp:

Hoạt động của con người, đặc biệt là các hoạt động công nghiệp đã sinh ra những yếu tố nguy hại hoặc ô nhiễm môi trường thông tin, một trong những hậu quả trên gắn liền với việc sử dụng năng lượng điện.

Các nguồn nhiễu vô tuyến điện:

Tất cả các thiết bị điện hoặc điện tử tồn tại các cấp nguồn nhiễu vô tuyến điện khác nhau. Các kiểu nhiễu này có thể được sinh ra bởi:

- Các thông tin phát đi của máy phát vô tuyến điện.
- Các bức xạ hài hoặc phụ của thông tin phát đi.
- Các tín hiệu nhiễu dẫn hoặc bức xạ của thiết bị điện hoặc điện tử.

Các nguồn nhiễu do phóng xạ hạt nhân:

Các vụ nổ hạt nhân trên không hoặc ngoài vùng khí quyển sinh ra xung điện từ. Đặc biệt khi các vụ nổ hạt nhân xảy ra ở độ cao sẽ phát ra xung điện từ công suất lớn tạo ra các nguy cơ có thể đe dọa tình trạng sẵn sàng về sức mạnh quân sự, các mạng phân phối điện, các mạng truyền dẫn, nhất là các thiết bị chứa các vật liệu điện và điện tử.

1.2.2 Một số nguồn nhiễu điển hình

Bức xạ tạo ra từ các hệ thống:

Các hệ thống tự động có thể là nguồn của nhiều bức xạ làm ảnh hưởng đến các linh kiện điện tử bên trong cùng một thiết bị, gây nhiễu với các hệ thống điện tử gần đó hay với các thiết bị khác như tivi, radio,... Các thiết bị điện tử chủ động tạo ra các nhiễu bức xạ trong suốt quá trình hoạt động của nó như: các phần tử chuyển mạch, các cổng logic, các mạch điều chế độ rộng xung,

các tín hiệu điều khiển... Thậm chí ngay cả các thành phần không phải là linh kiện bán dẫn như các chuyển mạch cơ khí, anten, rơ le, các thiết bị cảm ứng điện khác cũng có thể tạo ra nhiễu.

Băng thông liên quan đến bộ lọc:

Băng thông có liên quan đến việc lựa chọn máy thu. Ví dụ về các băng thông khác được sử dụng ngày nay:

- Băng thông của mạch điện audio điện thoại từ 3KHz đến 6KHz.
- Băng thông của máy thu AM thông thường từ 7KHz đến 8KHz.
- Các trạm quảng bá FM truyền âm thanh Hi-Fi (độ tin cậy cao) có băng thông lớn nhất từ 100KHz đến 150KHz.

Việc lựa chọn không thích hợp đúng băng tần tại máy thu có thể làm cho các tín hiệu liền kề gây ra nhiễu với tín hiệu muốn thu.

Nhiễu băng rộng:

Nhiễu băng rộng bao gồm nhiều nhiễu động cơ và nhiễu SCR. Ở nhiễu động cơ thì năng lượng bị bức xạ từ chính bản thân động cơ, các nhiễu dẫn điện dọc theo các dây nguồn từ nguồn đến động cơ cũng tạo ra nhiều phát xạ. Trong nhiễu SCR thường bắt gặp tại các thiết bị có sử dụng SCR để điều chỉnh điện áp hoạt động AC, nghĩa là sóng hình sin sẽ bị cắt xén ở một vài điểm trong dạng sóng của nó. Điều này có thể nhận biết được khi đang nghe radio mà vừa điều chỉnh độ sáng của đèn đặt trong cùng một phòng.

Nhiễu băng hẹp:

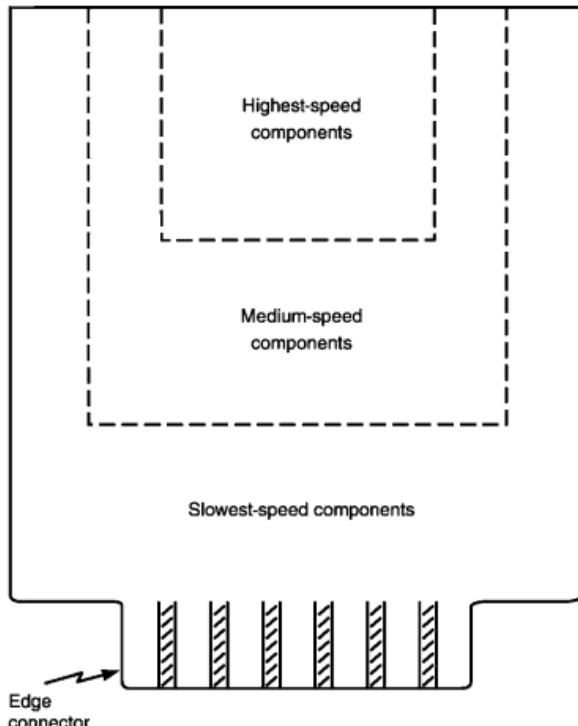
Nhiễu băng hẹp thường xuất hiện ở các bộ vi xử lý, nơi mà có các xung clock và các tín hiệu clock luôn hoạt động. Bộ vi xử lý không chỉ là nguồn của nhiễu băng hẹp mà các mạch hoặc các linh kiện khác như các mạch PWM, transistor công suất và các transistor chuyển mạch cũng tạo ra nhiễu băng hẹp.

1.3 Các phương pháp xử lý nguồn nhiễu

1.3.1 Phương pháp phân vùng

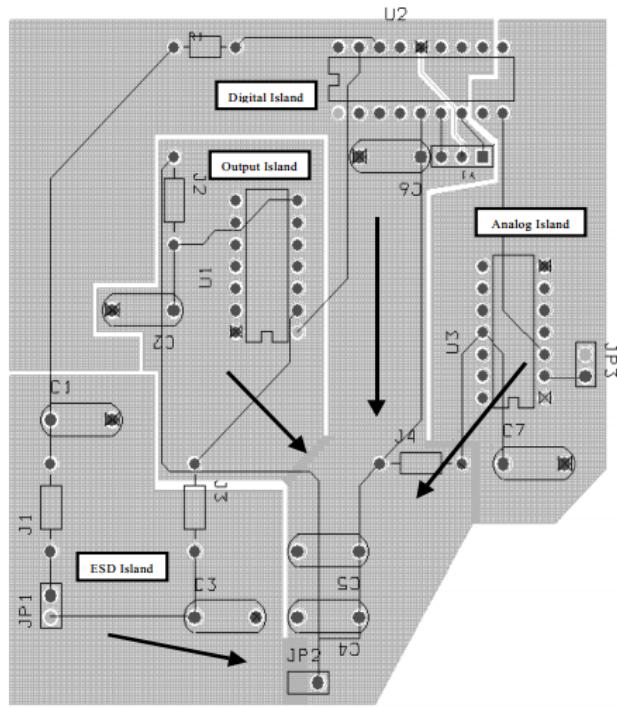
Phương pháp phân vùng yêu cầu việc nhận dạng các vùng điện tử khác nhau được tạo bởi thiết bị hoặc thiết lập phần mềm, mỗi vùng phải được chia tách thành một khối hoặc rào chắn vật lý. Rào chắn hình học về bản chất là một khu vực mở mà trong đó trường điện từ sẽ suy giảm đến mức chấp nhận được. Tương tự, giữa hai thành phần dẫn, có lẽ có một khoảng cách tương ứng với một điện dung nhỏ đủ để bỏ qua sự nhiễu loạn tạm thời. Và cũng cần chú ý đến phân vùng các linh kiện điện tử hoạt động tốc độ cao lại thành một vùng, các linh kiện hoạt động tốc độ thấp lại thành

một vùng, và giữa hai phân vùng này nên có một khoảng cách cách ly hợp lý, tránh nhiễu phát xạ từ vùng này sang vùng khác.



Hình 5: Phân vùng theo tốc độ hoạt động.

Bên cạnh phân vùng theo tốc độ hoạt động của linh kiện, chúng ta còn thấy phân vùng theo đặc tính làm việc ở tín hiệu số hay tương tự, tín hiệu công suất bé hay công suất lớn... Giữa các phân vùng cũng phân cách ra một khoảng trống.



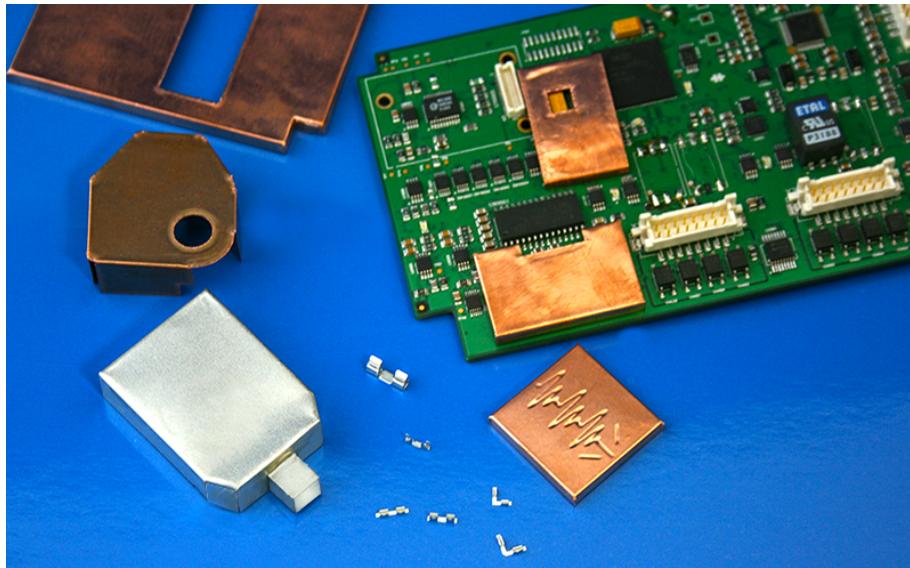
Hình 6: Phân vùng theo đặc tính làm việc.

1.4 Hiệu quả bọc chấn

Một phương pháp xử lý nguồn nhiễu nữa đó là phương pháp rào chấn vật lý tiêu biểu là một tấm chấn kim loại sẽ giữ trường điện từ trong mạch điện hoặc ngược lại, bảo vệ mạch điện tử khỏi bị ảnh hưởng bởi trường điện từ bên ngoài môi trường. Việc bọc chấn này cũng có thể là bảo vệ việc phóng điện, chẳng khác gì việc cung cấp một hệ thống tiếp đất, nghĩa là chúng được nối đất. Bởi vì việc bọc chấn và tiếp đất được thực hiện cùng nhau, điều này rất quan trọng trong việc tính toán khi phân vùng được thiết lập.

Nguyên lý cơ bản của việc che chấn bảo vệ là sử dụng hai kỹ thuật: Triệt tiêu sự phản xạ và triệt tiêu sự hấp thụ. Bọc nhiễu là sử dụng lớp kim loại phủ lên toàn bộ sản phẩm điện tử hoặc một phần của sản phẩm với hai mục đích chính là:

- Ngăn chặn sự bức xạ điện tử của các sản phẩm. Vì bức xạ là nguyên nhân làm cho sản phẩm hoạt động không đúng yêu cầu giới hạn bức xạ hoặc ngăn ngừa sản phẩm gây nhiễu cho các thiết bị điện tử khác.
- Bọc nhiễu là ngăn ngừa sự ảnh hưởng của phát xạ bên ngoài gây nhiễu đến sản phẩm.



Hình 7: Bọc chắn bằng tấm kim loại.

1.5 Kết luận

Tương thích điện từ là vấn đề không thể thiếu cho các sản phẩm mong muốn hoạt động tốt và cũng như không làm ảnh hưởng đến các thiết bị xung quanh nó, các nguồn nhiễu phổ biến như nhiễu tự nhiên nhiễu công nghiệp cũng như một số phương pháp tiêu biểu để xử lý các nguồn nhiễu trên đã được giới thiệu. Trong các chương tiếp theo, chúng ta sẽ đi sâu vào phân tích vấn đề tương thích điện từ trên các bo mạch in. Để từ đó đưa ra các giải pháp tối ưu nhằm nâng cao tính ổn định và hoạt động tốt của bo mạch.

CHƯƠNG 2. CẤU TRÚC VÀ CÁC LOẠI NHIỀU THƯỜNG GẶP TRÊN BO MẠCH IN

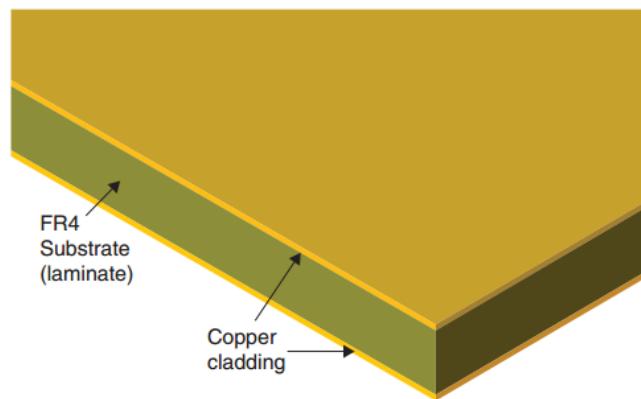
Trong chương này chúng ta sẽ đi vào phân tích kết cấu một bo mạch, từ đó để xuất ra các nguồn nhiễu có thể ảnh hưởng đến chất lượng tín hiệu của bo mạch. Những nhiễu thường gặp này có thể là nhiễu do nguồn cung cấp, nhiễu do phối hợp trở kháng, nhiễu xuyên kẽm hay nhiễu do sự pha trộn giữa tín hiệu tương tự và số... Từ đó chúng ta có thể đề xuất ra các phương pháp giảm thiểu tác hại của nhiễu ở chương tiếp theo.

2.1 Cấu trúc bo mạch in

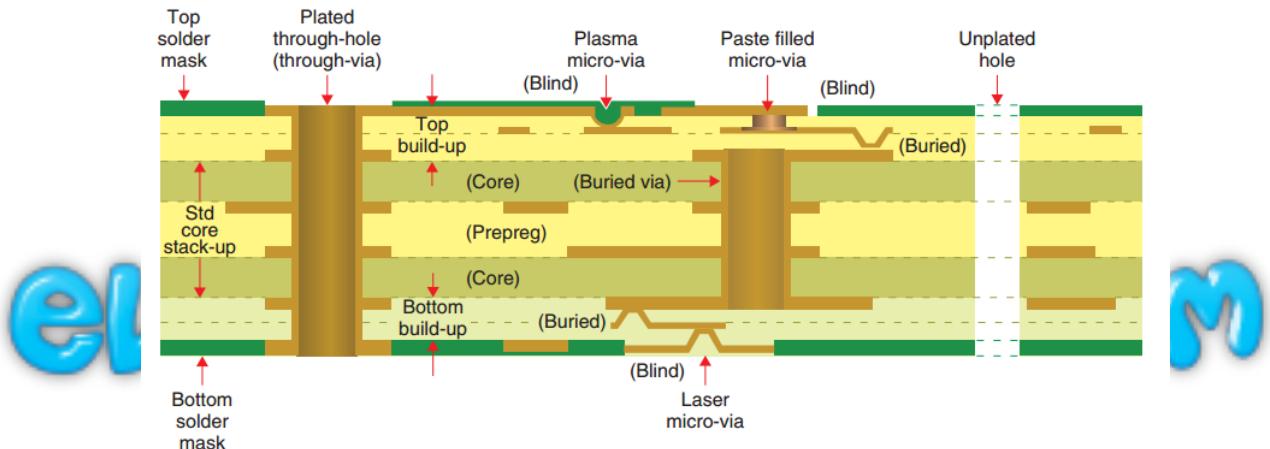
2.1.1 Cấu trúc của một tấm mạch in (Stackup)

Bo mạch in (Printed Circuit Board - PCB) là thành phần không thể thiếu trong mọi sản phẩm điện tử, từ món đồ chơi rẻ tiền cho trẻ con, đến các sản phẩm gia dụng như nồi cơm điện, điện thoại, TV, máy nghe nhạc, máy vi tính... cho đến các thiết bị điện tử trên máy bay, phi thuyền không gian. Một bo mạch in bao gồm nhiều "dây mạch in" gắn chặt trên tấm phim cách điện. Dây

dẫn này gọi là trace, còn tấm phíp cách điện - còn gọi là substrate - thường làm bằng nhựa tổng hợp phenol formaldehyde hay là một hỗn hợp giữa sợi thủy tinh cùng nhựa tổng hợp.

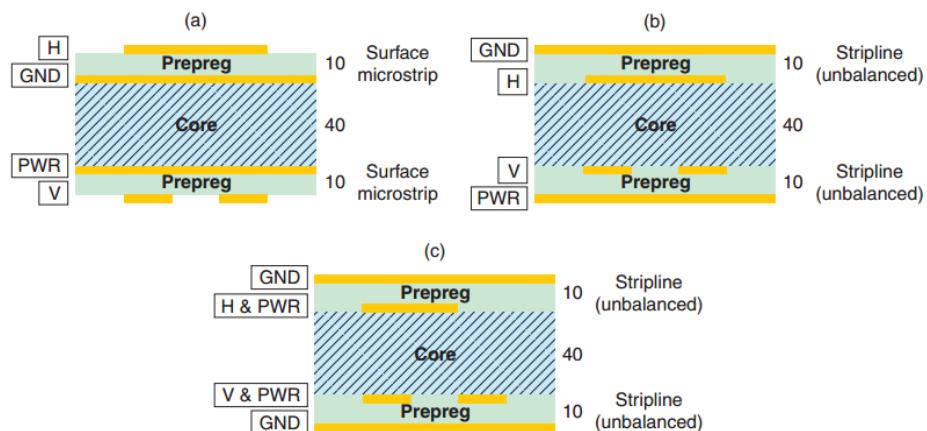


Hình 8: Cấu trúc tổng quát của một tóm mạch in nguyên bản.

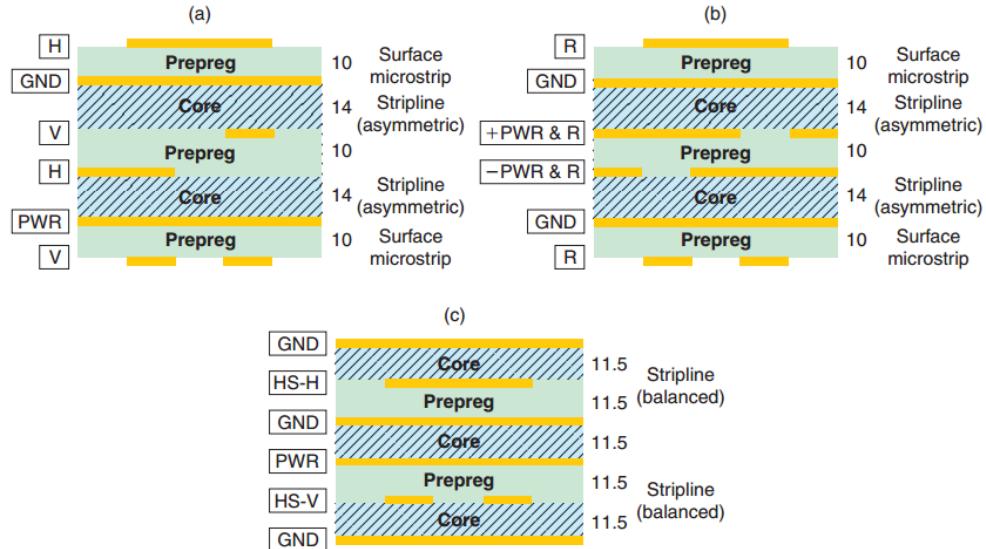


Hình 9: Cấu trúc các lớp trong bo mạch in nhiều lớp

Bo mạch in có thể được tạo ra theo kết cấu 1 lớp, 2 lớp hay nhiều lớp hơn nữa tùy thuộc vào mục đích sử dụng của mạch và yêu cầu của hệ thống.



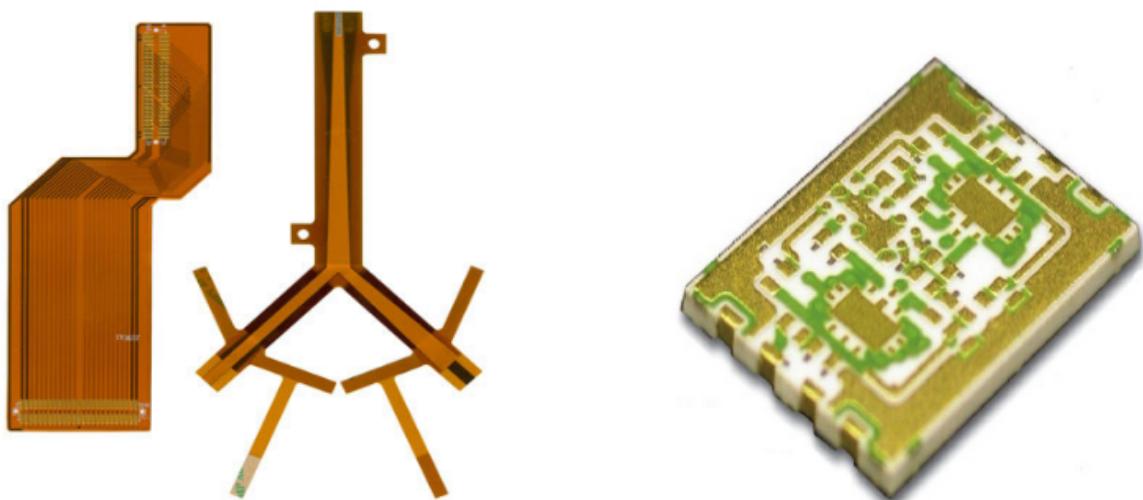
Hình 10: Ba cấu hình có thể lựa chọn cho bo mạch in 4 lớp.



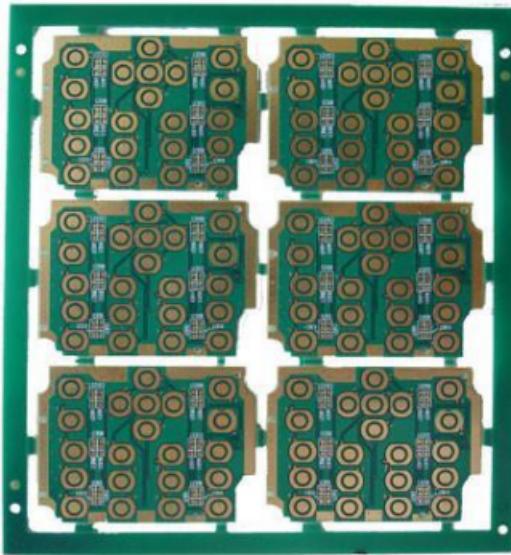
Hình 11: Ba cấu hình có thể lựa chọn cho bo mạch in 6 lớp.

Có 10 loại PCB thông dụng trên thực tế:

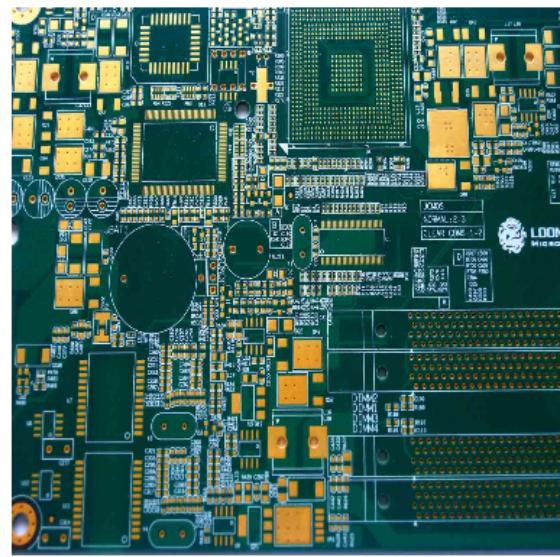
- Ceramic PCB (mạch in trên nền sứ)
- Flexible PCB (mạch in mềm gấp lại được)
- FR4 PCB (mạch in nền FR4)
- HDI PCB (mạch in mật độ kết nối cao cho mạch kỹ thuật số)
- Heavy copper PCB (mạch in có lớp đồng dày)
- High Tg PCB (mạch in có chuyển hóa thủy tinh mức cao)
- MC PCB (mạch in có nền kim loại)
- RF PCB (mạch in cho mạch tần số cao)
- Rigid Flexible PCB (mạch in mềm kết hợp với board cứng)
- Xtra thin PCB (mạch in siêu mỏng)



Hình 12: Bo mạch Flex-PCB 4 lớp.



Hình 13: Bo mạch PCB Ceramic 2 lớp

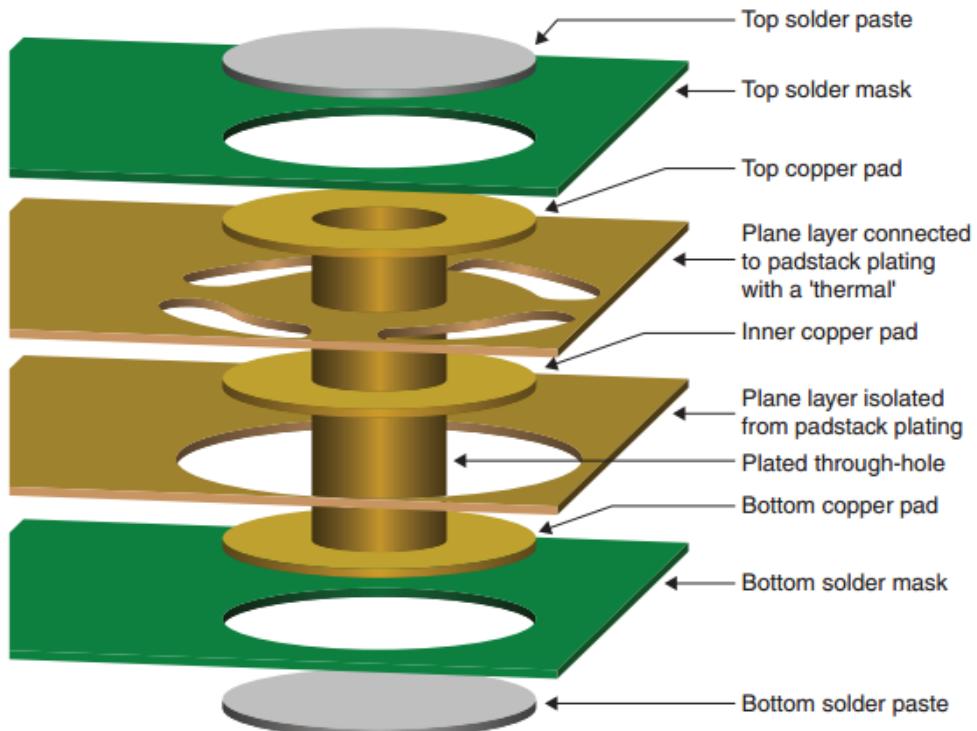


Hình 14: Bo mạch RF4 2 lớp.

Hình 15: Bo mạch HDI 6 lớp.

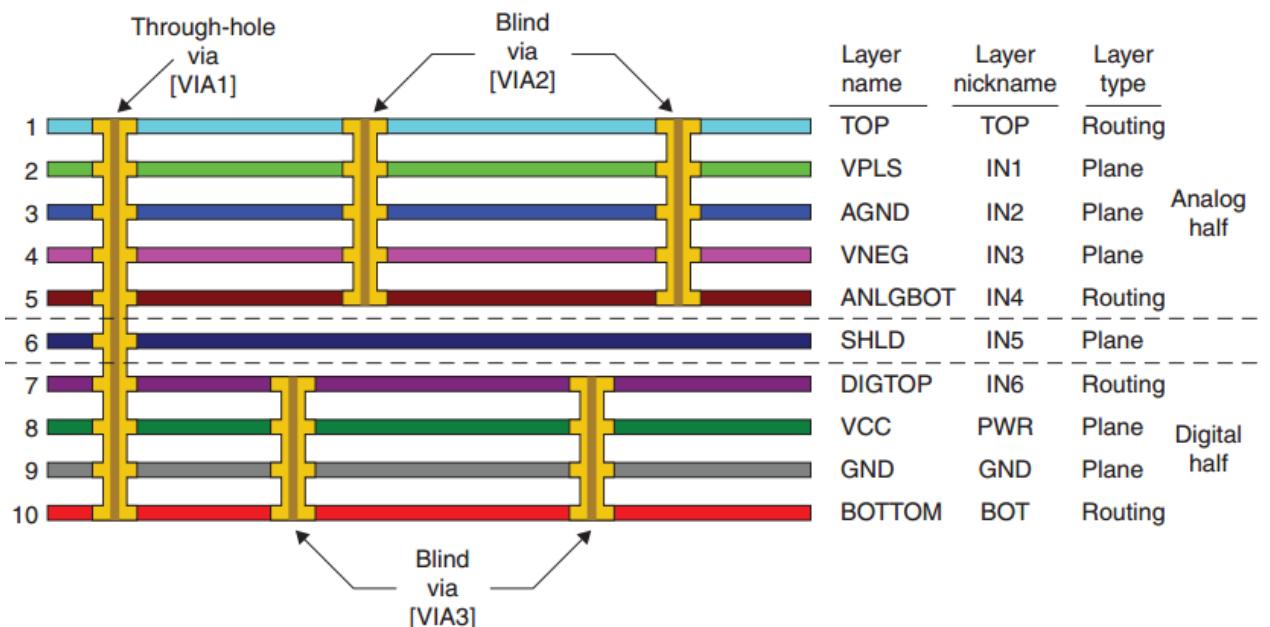
2.1.2 Cấu trúc điểm kết nối tín hiệu (VIA)

VIA là phần tử trong mạch in giúp truyền các hạt dẫn điện từ lớp này sang lớp khác, được dùng trong những trường hợp kết nối 2 dây dẫn ở 2 lớp khác nhau, hoặc từ lớp này đến nhiều lớp khác. Ngoài nhiệm vụ chính là kết nối các dây dẫn ở các lớp khác nhau, VIA cũng được dùng để nối các vùng GND ở các lớp thông với nhau, và hầu như tận dụng tối đa tính năng này. Ngoài ra, cũng có một loại VIA không làm nhiệm vụ kết nối tín hiệu giữa các lớp, mà chỉ đơn thuần như một hố xuyên thấu cách điện từ lớp trên cùng xuyên thấu xuống lớp dưới cùng với mục đích cho việc gắn vít hay các chốt giữ bo mạch khỏi bị dịch chuyển. Các hình bên dưới mô tả cấu trúc của VIA và sự thay đổi kết nối của các lớp khi VIA đi xuyên qua nó.



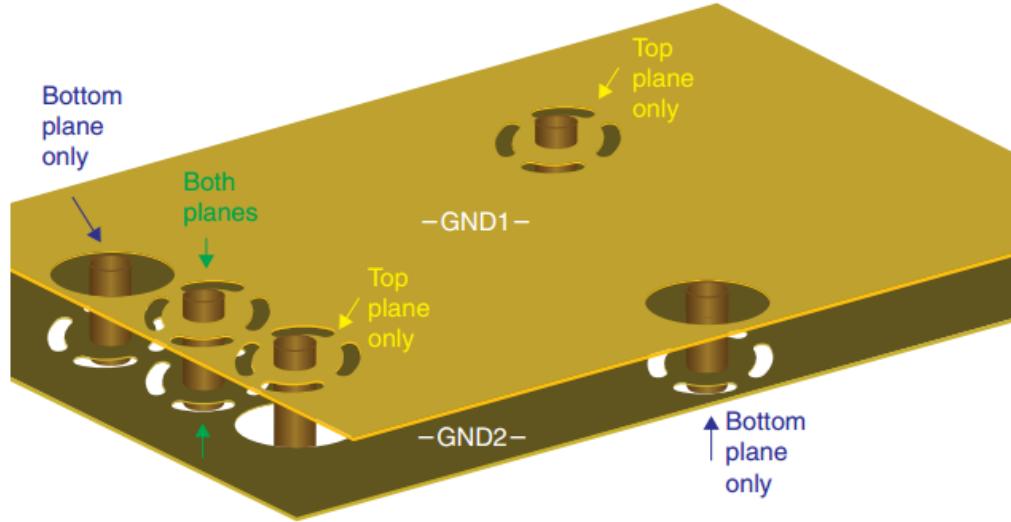
Hình 16: VIA và sự thay đổi giữa các lớp.

VIA có thể xuyên thấu từ lớp trên cùng sang lớp cuối cùng hoặc cũng có thể từ 1 trong 2 lớp ngoài cùng xuyên vào lớp giữa bên trong. Trường hợp đầu người ta gọi nó là “Through hole via” trường hợp sau người ta gọi là “Blind via”. Blind nghĩa là “mù” tức là không thể nhìn xuyên qua tấm bo mạch với VIA này được.



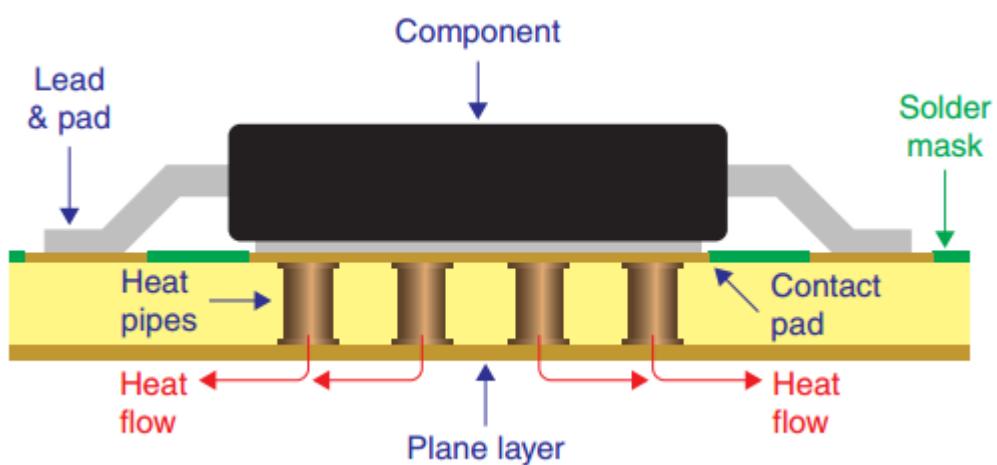
Hình 17: Through via và Blind via.

Khi thân VIA đi ngang qua lớp mạch bên trong (giả sử như GND1, GND2 như hình bên dưới) sẽ có 2 trường hợp xảy ra, đó là lớp mà VIA đi ngang qua hoặc là có kết nối hoặc là không có kết nối với VIA. Nếu không có kết nối với VIA thì xung quanh VIA tại lớp đó sẽ có một rãnh trống không tiếp xúc với VIA đó, còn nếu có kết nối với VIA thì sẽ tạo một hình vành khuyên xung quanh VIA đó.



Hình 18: Sự thay đổi của các lớp khi VIA xuyên qua.

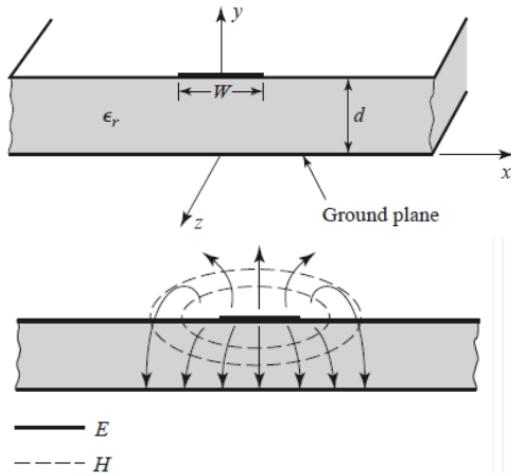
Ngoài các tính năng trên, VIA còn được dùng như là các lỗ thông hơi giúp tản nhiệt tốt cho linh kiện ở mặt trên



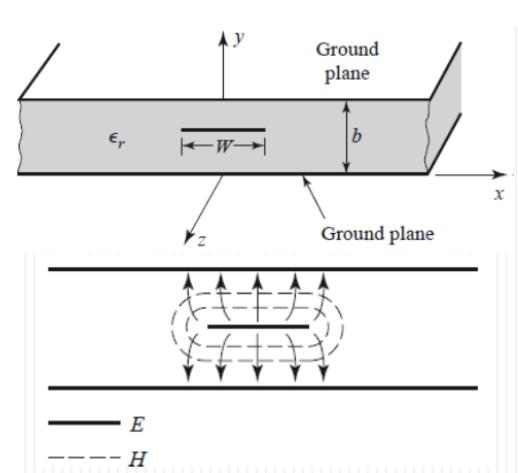
Hình 19: VIA đóng vai trò như một lỗ thông hơi.

2.1.3 Đặc tính đường mạch in trên bo mạch

Đường mạch in trên bo mạch được chia làm hai loại theo cấu trúc của nó. Đó là Microstrip và Stripline như hình vẽ:



Hình 20: Microstrip



Hình 21: Stripline

Đặc tính đường mạch in được biểu diễn dưới các thông số chính là trở kháng, điện dung, điện cảm:

$$Z_0 = \left(\frac{87}{\sqrt{\epsilon_r' + 1.414}} \right) \ln \left(\frac{5.98h}{0.8W + t} \right)$$

$$t_{pd} = 85\sqrt{0.475\epsilon_r' + 0.67} \quad (\text{ps/in})$$

$$C_0 = \frac{0.67(\epsilon_r' + 1.414)}{\ln \left(\frac{5.98h}{0.8W + t} \right)} \quad (\text{pF/in})$$

$$L_0 = Z_0^2 C_0 = 5071.23 \ln \left(\frac{5.98H}{0.8W + t} \right) \quad (\text{pH/in})$$

Hình 22: Công thức tính các thông số của đường dây loại Microstrip.

$$Z_0 = \left(\frac{60}{\sqrt{\epsilon_r'}} \right) \ln \left[\frac{4h}{0.67\pi W \left(0.8 + \frac{t}{W} \right)} \right]$$

$$t_{pd} = 85\sqrt{\epsilon_r'} \quad (\text{ps/in})$$

$$C_0 = \frac{1.41\epsilon_r'}{\ln \left(\frac{3.81h}{0.8W + t} \right)} \quad (\text{pF/in})$$

$$L_0 = Z_0^2 C_0 \quad (\text{pH/in})$$

Hình 23: Công thức tính các thông số đường dây loại Stripline

Trở kháng: Trở kháng của đường dẫn được xác định bởi trọng lượng của đồng và diện tích mặt cắt ngang.

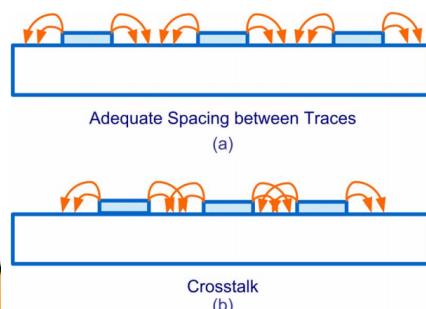
Điện dung: Điện dung của đường dẫn được xác định bởi điện môi, ϵ_r là hằng số điện môi tương đối của các chất nền PCB (4.7 cho FR4 laminate).

Ví dụ đường dẫn bằng đồng, 0.5mm chiều rộng, 20mm chiều dài, cách mặt trên 0.25mm sử dụng FR4 sẽ tương đương một điện trở $9.8\text{m}\Omega$, một cuộn cảm 20nH và một tụ điện ghép xuống đất 1.66pF .

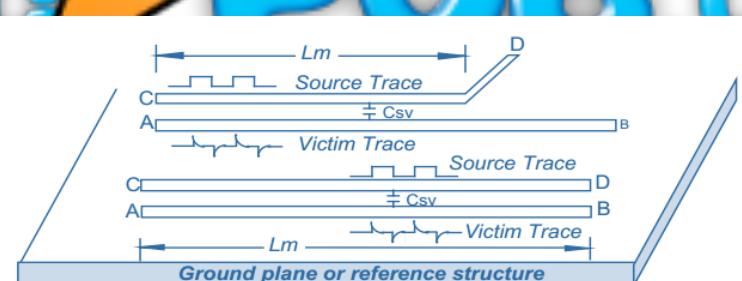
2.2 Các loại nhiễu thường gặp trên bo mạch in

2.2.1 Nhiễu xuyên kênh (Crosstalk)

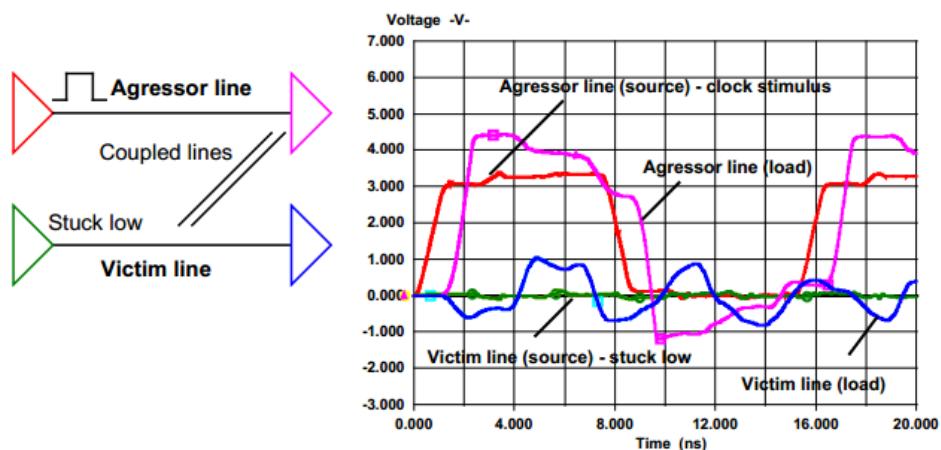
Nhiễu xuyên kênh là một loại nhiễu phổ biến trên bo mạch in, nó xuất hiện khi hai đường dẫn bố trí quá gần nhau. Ảnh hưởng của loại nhiễu này làm suy yếu tín hiệu và làm méo tín hiệu đặc biệt ở tần số cao.



Hình 24. Nhiễu xuyên kênh ở hai đường dẫn gần nhau.

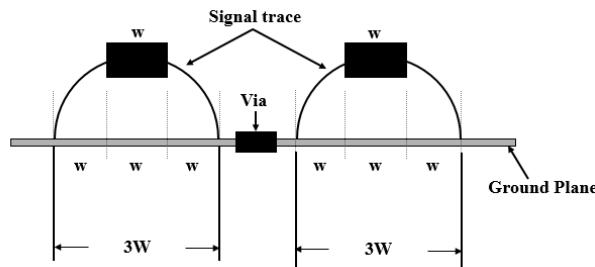


Hình 25: Tác động của nhiễu xuyên kênh.



Hình 26: Một ví dụ về ảnh hưởng của nhiễu xuyên kêtch.

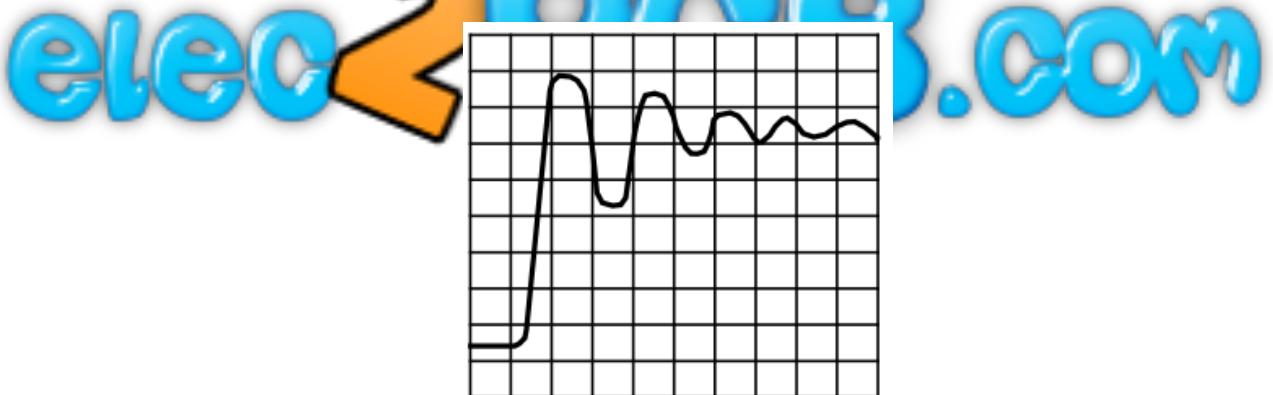
Để tránh được nhiễu này đơn giản chỉ cần tạo một khoảng cách đủ an toàn cho hai đường dẫn liền kề nhau, tuy nhiên việc này sẽ làm đau đầu các nhà thiết kế PCB, khi mà họ hoàn toàn không mong muốn nối gián bo mạch ra một chút nào. Luật 3W sẽ là một chuẩn mực đơn giản nhất cho các nhà thiết kế có thể áp dụng để vừa đảm bảo không bị nhiễu xuyên kêtch mà vừa đảm bảo tính nhỏ gọn của bo mạch.



Hình 27: Luật 3W cho nhiễu xuyên kêtch.

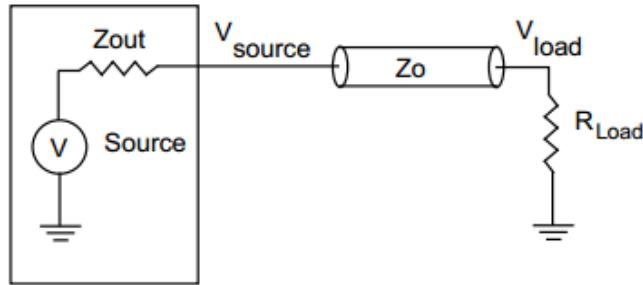
2.2.2 Nhiễu do không phối hợp trở kháng

Vì trở kháng giữa nguồn phát và tải khác nhau, nên tín hiệu được truyền đi từ nguồn khi đến tải sẽ bị phản xạ trở lại nguồn phát, tín hiệu phản xạ này gây ra sự méo mó và suy hao cho tín hiệu tới như được mô tả như hình bên dưới.



Hình 28: Ảnh hưởng do chưa phối hợp trở kháng.

Để khắc phục tình trạng méo tín hiệu do không phối hợp trở kháng, cần tính toán đường truyền sao cho nó có thể phối hợp trở kháng được, mô hình phối hợp trở kháng được minh họa như hình sau:



Hình 29: Mô hình có phối hợp trở kháng giữa nguồn và tải.

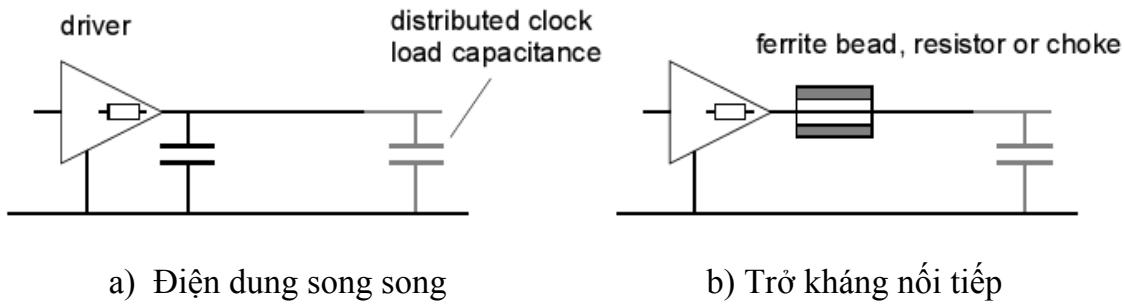
2.2.3 Nhiêu pha trộn giữa tương tự và số

Các mạch số là nơi phát sinh ra nhiễu điện từ rất lớn. Các sóng vuông tần số cao, có nhiều trong các hài, được phân bố khắp nơi trong hệ thống. Các thành phần tần số hài xâm nhập vào các phô có thể gây nên hiệu ứng cộng hưởng rất quan trọng. Các mạch tương tự thì bình ổn hơn nhiều vì các sóng vuông tần số cao không có đặc tính thông thường. Ngoại trừ các mạch video băng thông rộng truyền các tín hiệu lên đến vài chục MHz. Khi đó phải thiết kế theo các nguyên tắc thiết kế tần số cao, đặc biệt là quan tâm đến việc thiết kế đường mass.

Một vài mạch khuếch đại tần số thấp có thể dao động trong giới hạn MHz, đặc biệt là khi có tải là điện dung, điều này có thể gây ra các bức xạ không lường trước được. Các nguồn cung cấp dạng Swiching thì nghiêm trọng hơn, nó bức xạ ra các nhiễu có tần số từ thấp đến trung bình vì bản chất của nó là dao động sóng vuông công suất lớn.

Nguồn phát xạ chính trong các mạch số là tín hiệu xung clock xử lý và các hài của chúng. Toàn bộ năng lượng của các tín hiệu này được tập trung ở một vài tần số đặc trưng, nó gây nên các bức xạ cao hơn các bức xạ mạch số bình thường từ 10-20dB. Các tiêu chuẩn về bức xạ phát xạ không phân biệt giữa băng thông hẹp và băng thông rộng, do đó nên giảm nhỏ các bức xạ băng thông hẹp trước bằng cách thiết kế hợp lý, sau đó xem xét đến các nguồn băng thông rộng khác, đặc biệt là các đường bus dữ liệu/ địa chỉ, tín hiệu video, các đường dữ liệu có tốc độ cao. Tuy nhiên cũng có nhiều mạch cần tốc độ clock càng cao càng tốt nhưng không bị ảnh hưởng nhiều.

Đối với các mạch hoạt động với tín hiệu clock cao cần chú ý đến các cạnh của tín hiệu clock để giảm nhỏ sự phát sinh các hài của nó. Việc này có thể thực hiện bằng 3 cách: sử dụng trở kháng nối tiếp, điện dung song song, hoặc sử dụng bộ đệm low-performance. Việc sử dụng điện dung song song sẽ làm tăng tải điện dung trên đường clock, điều này cũng không hẳn tốt. Để tăng trở kháng nối tiếp với ngõ ra đối với các sóng hài tốt nhất nên sử dụng một đoạn ferit nối tiếp với ngõ ra như hình sau.



Hình 30: Điều khiển các cạnh của tín hiệu clock

2.3 Kết luận

Qua chương này chúng ta đã biết được một bo mạch có cấu trúc như thế nào, các cấu trúc phân lớp thường được dùng trong bo nhiều lớp, một số loại bo mạch thường được dùng... Bên cạnh đó, chúng ta cũng đã phân tích các loại nhiễu hay gấp trên bo mạch in như là nhiễu xuyên kẽm, nhiễu do chưa phối hợp trở kháng, nhiễu pha trộn giữa tương tự và số.

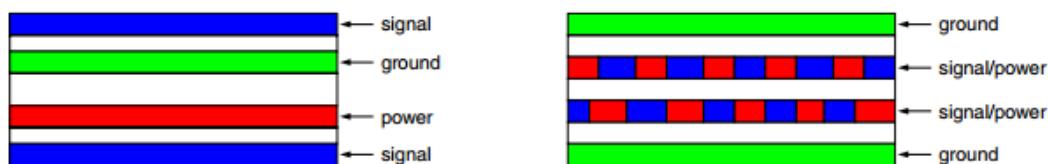
CHƯƠNG 3. CÁC PHƯƠNG PHÁP THIẾT KẾ KHỦ NHIỄU

TRÊN BO MẠCH IN

Với những nguồn nhiễu đã phân tích ở chương trên, chúng ta sẽ từng bước đưa ra các thiết kế tương ứng để nhằm tránh hoặc giảm thiểu các tác động xấu đến chất lượng tín hiệu trên bo mạch, và cũng như hạn chế tối đa các bức xạ nhiễu không mong muốn phát ra từ bo mạch.

3.1. Cấu trúc thường dùng của một bo mạch in nhiều lớp

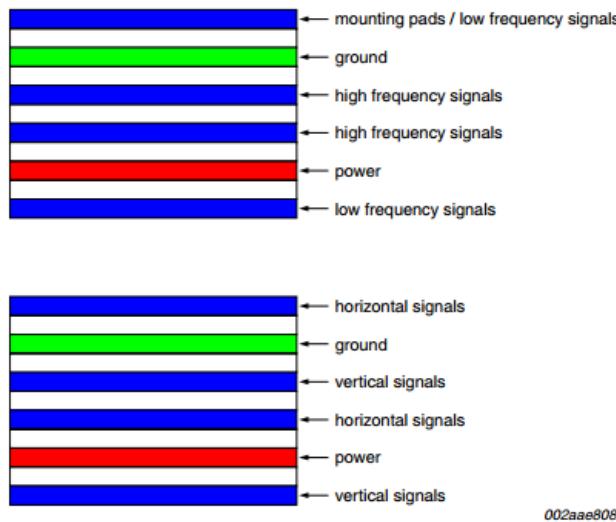
Thông thường đối với những mạch không quá phức tạp và khá đơn giản không yêu cầu cao về tính kỹ thuật thì nhung bo mạch 1 hoặc 2 lớp sẽ được lựa chọn. Tuy nhiên, nếu yêu cầu về tính ổn định và khả năng chống nhiễu tốt thì những bo mạch 4 lớp và 6 lớp sẽ là lựa chọn số 1. Đối với bo 4 lớp, tùy trường hợp mà người thiết kế chọn 2 lớp ngoài cùng là lớp dây tín hiệu hay GND. Thông thường thì sẽ chọn là dây tín hiệu tuy nhiên nhất định phải phủ GND tại hai lớp tín hiệu ngoài cùng này nhằm tạo một lớp bảo vệ 0V cho cả bo mạch và các đường dây tín hiệu ngay chính tại 2 lớp ngoài cùng này. Và tất nhiên 2 lớp trong cùng, lúc nào cũng phải chọn là lớp nguồn và tùy từng trường hợp có thể cho phép có cả đường dây tín hiệu nữa nhưng phải rất hạn chế.



002aae806

Hình 31: Cấu trúc bo mạch 4 lớp nên được sử dụng.

Tương tự như vậy, cấu trúc bo 6 lớp cho phép tối ưu phân lớp các loại tín hiệu hơn, các đường nhạy cảm tốc độ cao sẽ ưu tiên tại các lớp trong, các đường tín hiệu bình thường được bố trí ở 2 lớp ngoài.

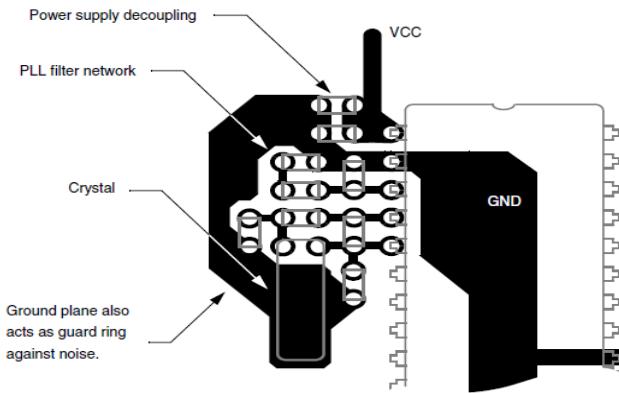


Hình 32: Cấu trúc bo mạch 6 lớp nên dùng.

3.2. Vấn đề về mặt phẳng đất

Kỹ thuật nối đất được áp dụng cho cả bo mạch đơn lớp và đa lớp. Mục tiêu của kỹ thuật nối đất là để giảm thiểu trở kháng đất và do đó làm giảm điện áp của các vòng lặp đất từ mạch trở lại với nguồn cung cấp, bên cạnh đó nó còn có tác dụng che chắn các đường tín hiệu rất tốt.

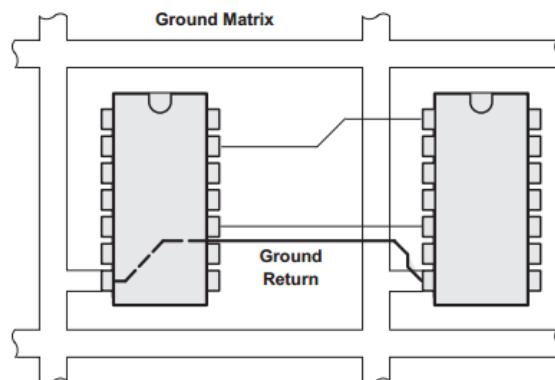
Đối với bo mạch 1 lớp, chiều rộng của đường đất nên càng rộng càng tốt. Ít nhất 1.5mm (60mil). Việc sử dụng jumper và những thay đổi độ rộng đường đất phải được giữ ở mức tối thiểu nhằm hạn chế gây nên những thay đổi về trở kháng và cảm kháng trên đường. Nếu trên mạch có các phần tử hoặc đường dây tần số cao hoặc đường dây tín hiệu analog thì nên cần có sự bảo vệ bởi một đường dây đất.



Hình 33. Vòng bảo vệ bằng dây GND.

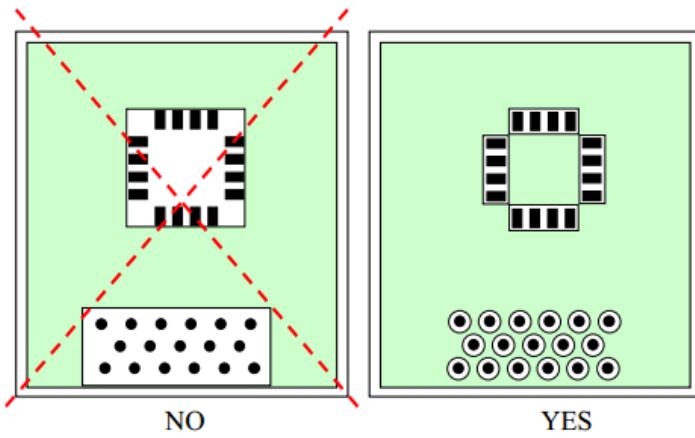
Đối với bo mạch nhiều lớp, việc bố trí lõi và ma trận đất được ưa thích cho các mạch kỹ thuật số bởi vì sự bố trí này có thể làm giảm trở kháng đất, các vòng đất và các vòng tín hiệu trở lại. Như với các PCB đơn lớp, chiều rộng các đường đất và đường nguồn nên ít nhất 1.5mm. Kế hoạch khác là phải có một đường mặt đất trên một bên, đường tín hiệu và nguồn ở mặt bên kia. Trong sự bố trí này đường dẫn quay lại đất và trở kháng sẽ giảm hơn và các tụ điện tách có thể được đặt càng gần càng tốt giữa đường cung cấp IC và mặt đất.

Việc mở rộng các đường nối đất song song chính là hình thành sơ đồ nối đất theo một cấu trúc dạng lưới. Điều này tối đa hóa số lượng đường khác nhau mà dòng trở về đất có thể nhận và do đó tối thiểu hóa điện cảm nối đất với bất kỳ đường tín hiệu nào. Cấu trúc như vậy rất phù hợp với bố trí nhiều gói linh kiện khi mà các đường trở về quá riêng lẻ và phức tạp không thể vạch rõ dễ dàng. Một đường nối đất rộng thì tốt hơn một đường mảnh, nhưng có thêm một đường mảnh nối hai điểm khác nhau để tách ra thêm thì tốt hơn.



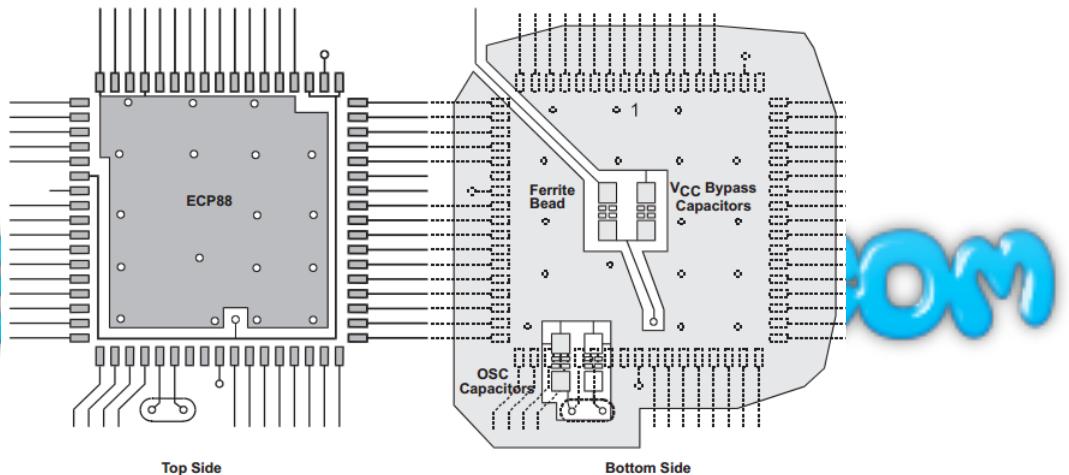
Hình 34: Cấu trúc nối đất dạng lưới.

Một điểm cần chú là phải khai thác tối đa các khoảng trống trên bo mạch để phủ vùng GND đặc biệt là tại các vùng IC và các cổng nối tín hiệu vào ra trên mạch.



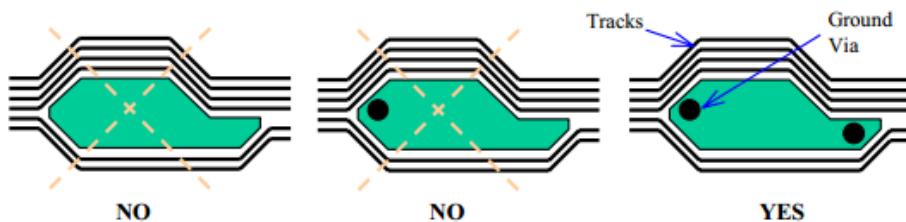
Hình 35: Tối đa hóa việc phủ GND.

Tại các vùng chứa IC, ngoài việc phủ GND tại mặt trên cũng như mặt dưới, chúng ta cũng nên đóng VIA GND tại đây nữa.



Hình 36: Phủ vùng GND tại IC.

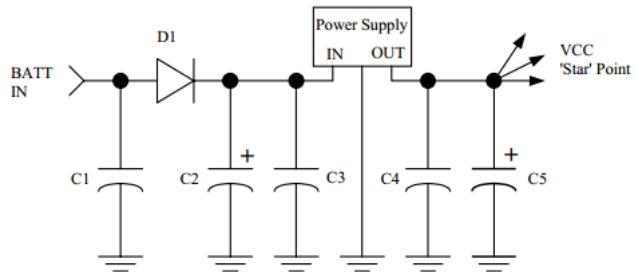
Khi tiến hành phủ GND, có thể xuất hiện nhiều vùng đồng tự do trên bo mạch, nơi mà không có kết nối GND tại đó, nếu để nguyên như vậy thì thật lãng phí. Chúng ta sẽ tận dụng nó làm thành một phần của miếng vỏ bọc GND cho cả bo mạch, đơn giản là đóng VIA GND tại hai đầu.



Hình 37: Đóng VIA GND hai đầu cho các vùng đồng tự do.

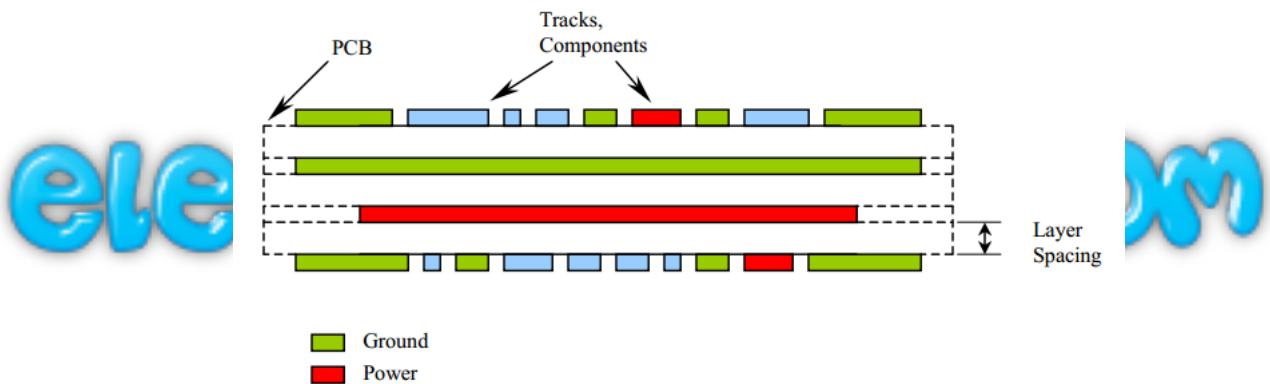
3.3. Phân bố nguồn

Nguồn nên bố trí một điểm kiểu “start”, hoặc dạng lưới, hoặc là một mảng, hoặc là nguyên cả một lớp nếu bo mạch là 4 lớp trở lên. Đường dây nguồn phải đủ to tùy thuộc vào điện áp và dòng trên nó. Ví dụ như nếu cấp một điện áp 5V và dòng tối đa cung cấp là 500mA thì bề rộng tối thiểu của dây nguồn đó là 1mm, nếu điện áp là 12V thì bề rộng tối thiểu là 1.5mm,...



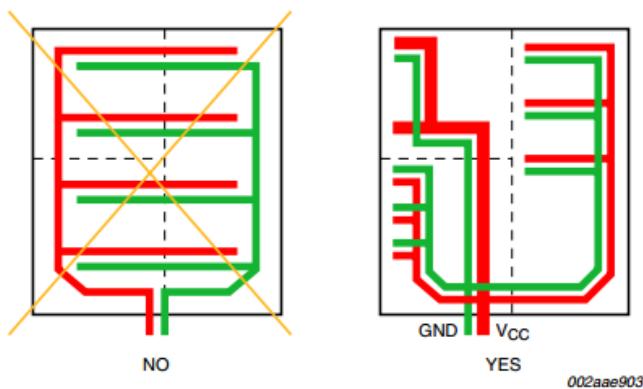
Hình 38: Phân bổ nguồn theo kiểu start.

Đối với trường hợp bo nhiều lớp, lớp đất thường được bố trí ở hai lớp ngoài cùng, đôi khi bố trí xen kẽ với lớp tín hiệu và lớp nguồn. Còn lớp nguồn dương thì được bố trí ở các lớp bên trong.



Hình 39: Lớp nguồn được bố trí tại các lớp bên trong

Tín hiệu nguồn và đất nên bố trí song song nhau hoặc nằm chong trên hai lớp nhằm giới hạn tối đa vùng lặp.

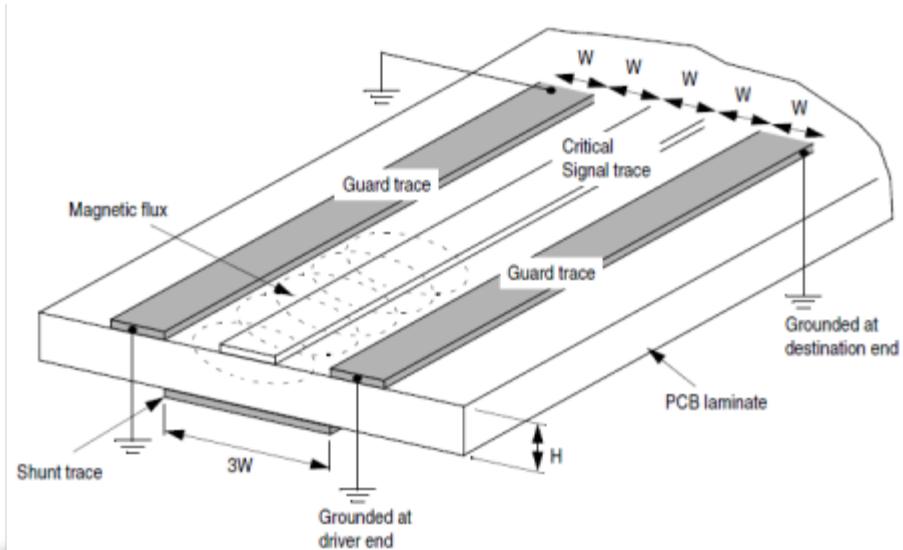


Hình 40: Bố trí dây nguồn và đất đi chong sát lên nhau

3.4. Kỹ thuật bố trí đường mạch in

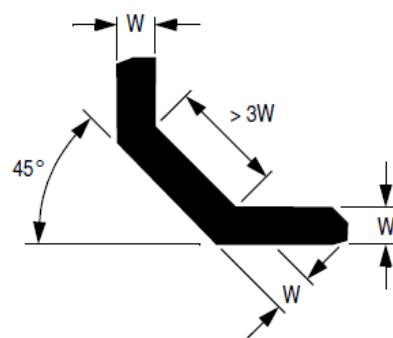
Sau đây là một vài kỹ thuật bố trí đường mạch in nhằm bảo vệ và hạn chế tối đa các bức xạ nhiễu điện từ:

- Chạy đường trở về song song và gần với nó.
- Đối với các đường tín hiệu analog nhạy cảm hay các đường xung clock thì nên sử dụng các cặp dây GND chạy song song và bảo vệ chúng.

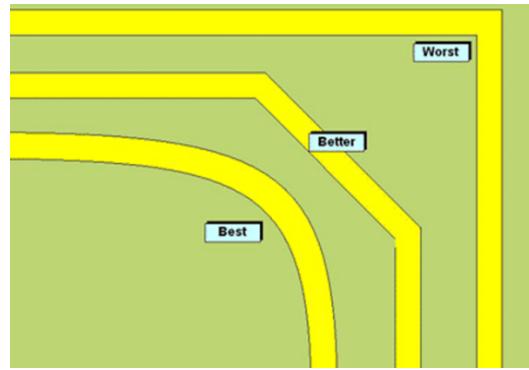


Hình 41: Sự bảo vệ tốt nhất cho dây tín hiệu nhạy cảm.

- Đường mạch góc 45° : Tương tự như vias, đường mạch vuông góc nên được tránh bởi vì nó có thể tạo ra một trường tập trung ở rìa bên trong. Trường này có thể gây ra nhiễu điện từ có thể được ghép đến gần các đường mạch. Vì vậy, tất cả đường mạch trực giao nên để góc 45° khi thực hiện lần lượt. Hình sau đây là quy tắc chung cho đường mạch 45° .



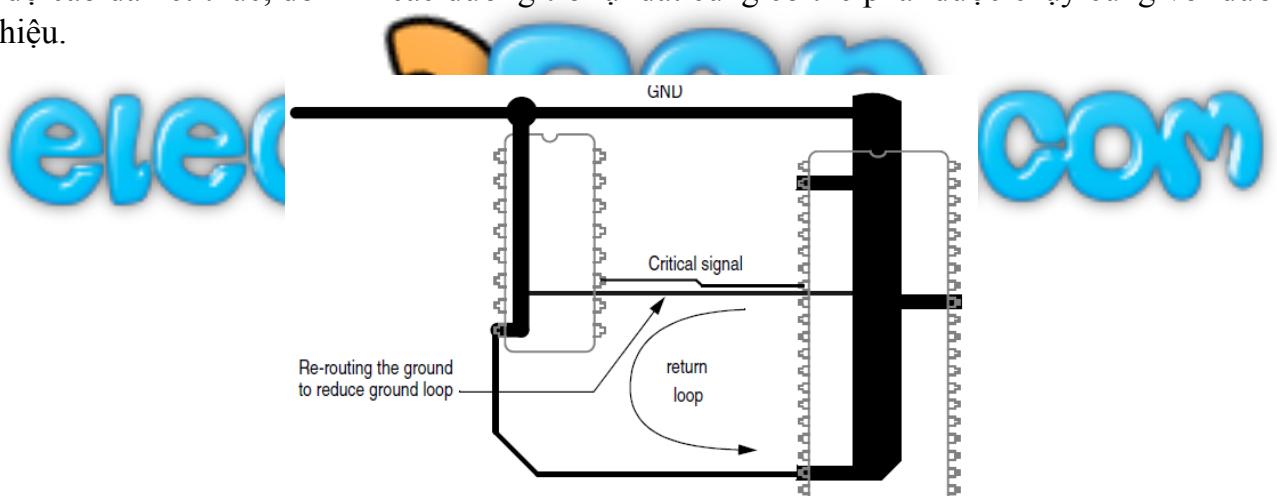
Hình 42: Các góc đường mạch



Hình 43: Đường mạch bo tròn là phương án tốt nhất.

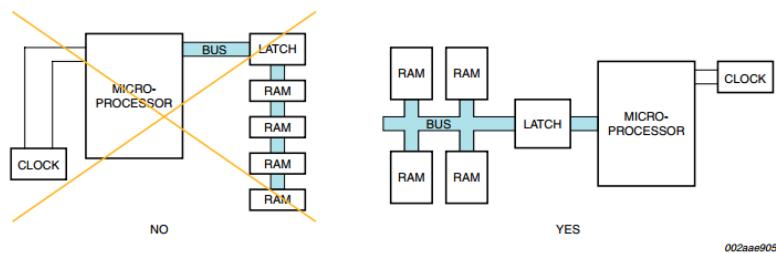
- Độ rộng đường mạch cố định: Độ rộng của một đường tín hiệu nên không đổi từ trình điều khiển đến tải. Thay đổi độ rộng đường mạch tạo ra những thay đổi trong trở kháng đường mạch (trở kháng, điện cảm và điện dung) và do đó, có thể gây ra phản xạ và sự mất cân bằng trở kháng.

- Giảm thiểu các khu vực vòng lặp: Giữ các đường tín hiệu và đường lặp đất gần nhau sẽ giúp giảm thiểu các vòng lặp đất, vì vậy, tránh các vòng lặp điện áp anten. Với các tín hiệu đơn tốc độ cao đã kết thúc, đôi khi các đường trở lại đất cũng có thể phải được chạy cùng với đường tín hiệu.



Hình 44: Các vòng lặp trở lại đất.

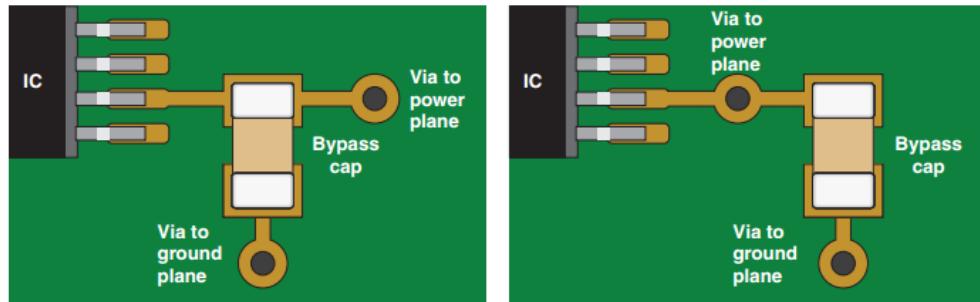
- Tối thiểu chiều dài dây dẫn, nếu có thể thì tăng chiều rộng lên.



Hình 45: Tối thiểu hóa chiều dài dây dẫn.

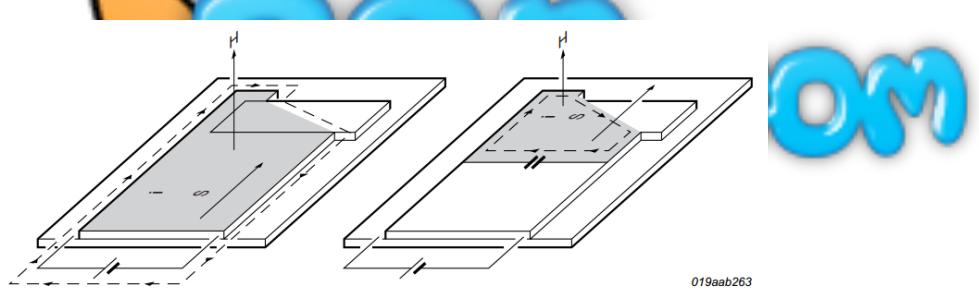
3.5. Tụ lọc

Khi các dòng điện thay đổi đột ngột thì trên các đường cung cấp nguồn cho các IC có thể xuất hiện nhiễu. Đặc biệt là các thiết bị có dòng cao như các bộ đệm bus, chẳng hạn như khi các đường dữ liệu chuyên đổi từ mức $FF_H - 00_H$ hoặc ngược lại, có thể làm quá tải trên các chân cung cấp nguồn. Để hạn chế ảnh hưởng của dạng nhiễu này cần bố trí các tụ điện tại các chân cung cấp nguồn nhằm giảm thiểu sự sụt áp khi có dòng tiêu thụ lớn (Hình 7.2). Tụ điện phải được đặt càng gần chân cung cấp nguồn càng tốt, đặc biệt là đối với các họ vi mạch có mức logic chuyển đổi nhanh như AS-TTL, AC, ECL.



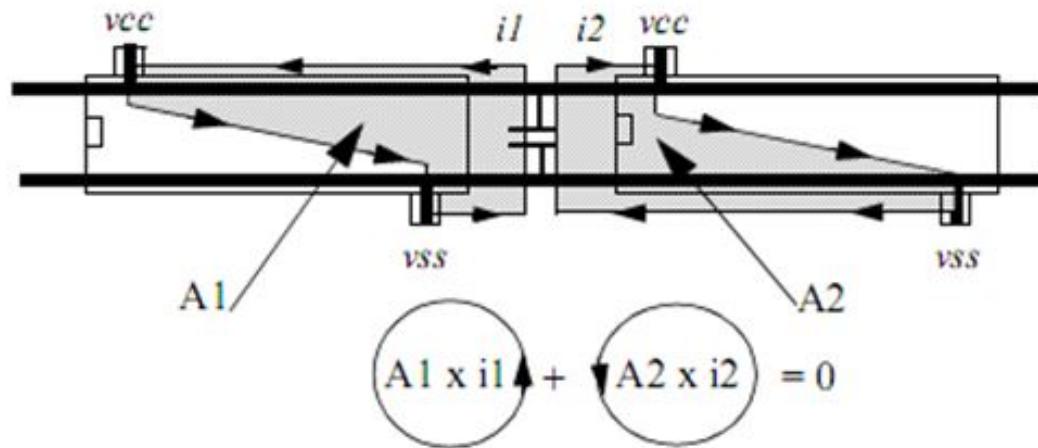
Hình 46: Một số phương án bố trí tụ lọc càng gần chân Vcc càng tốt.

Bên cạnh đó tụ còn có chức năng làm giảm từ trường sinh ra cũng như hiệu ứng bì mặt, nhờ tác dụng này mà chúng ta có thể hạn chế tối đa sự phát xạ không có ích ra bên ngoài.



Hình 47: Tụ lọc làm giảm từ trường sinh ra.

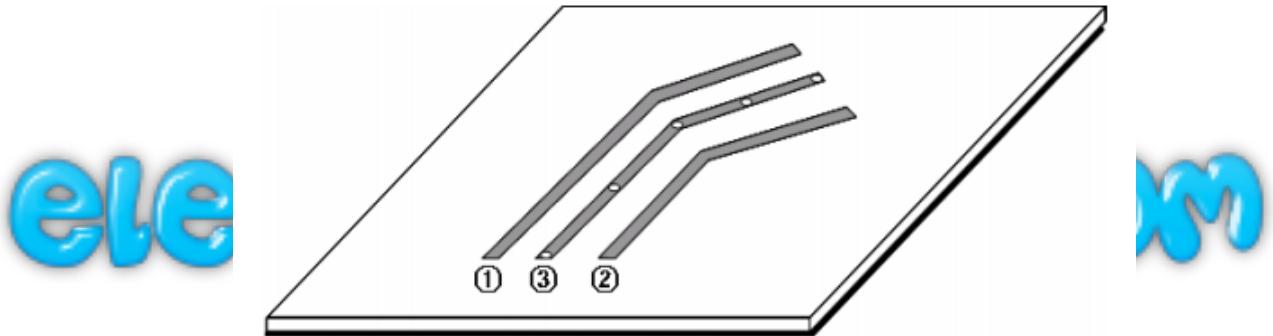
Những mạch giống nhau phải được thực hiện như trong hình dưới. Trong cách bố trí này, bì mặt vòng từ tính giống nhau và từ trường H tạo ra ở các mặt đối diện có khuynh hướng triệt tiêu lẫn nhau. Có thể dùng những cách bố trí khác nhưng với cách này chỉ cần dùng 1 tụ nối cho cả 2 chip.



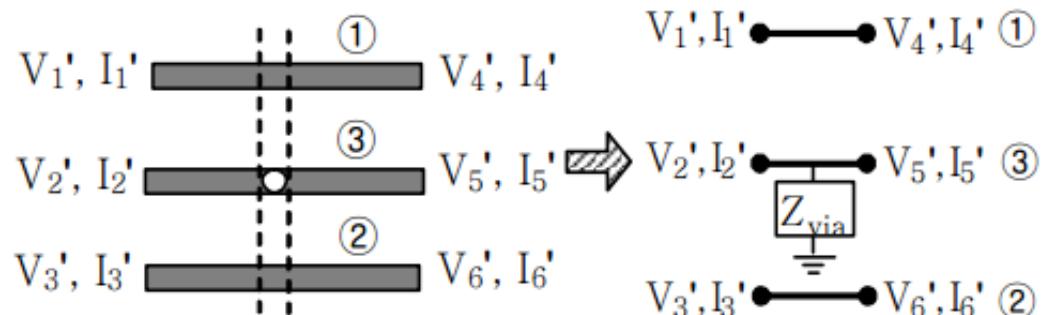
Hình 48: Hủy bỏ từ trường

3.6. Sử dụng VIA để hạn chế nhiễu xuyên kẽm

Xét mô hình hai đường dẫn được ngăn cách bởi một dải đóng via như hình bên dưới:



Hình 49: Hai đường dẫn 1 và 2, dải đóng via 3.

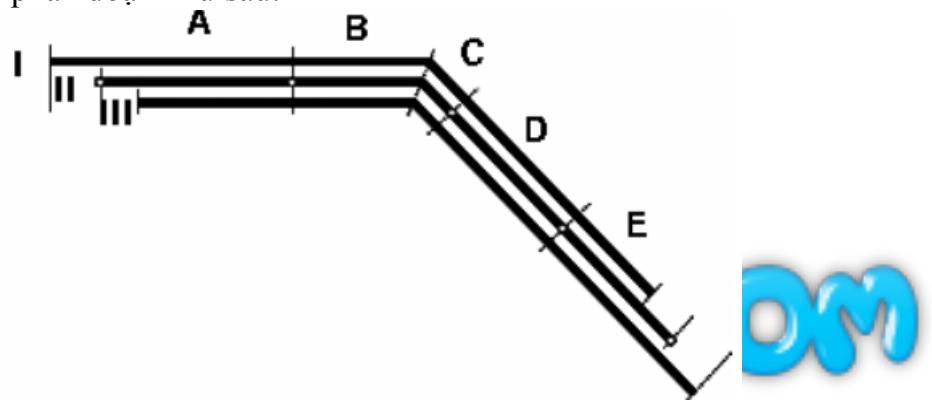


Hình 50: Mô hình hóa

$$\begin{vmatrix} V_1' \\ V_2' \\ V_3' \\ I_1' \\ I_2' \\ I_3' \end{vmatrix} = \begin{vmatrix} 1 & 0 & 0 & 0 & 0 & 0 \\ 0 & 1 & 0 & 0 & 0 & 0 \\ 0 & 0 & 1 & 0 & 0 & 0 \\ 0 & 0 & 0 & 1 & 0 & 0 \\ 0 & \cancel{Z_{via}} & 0 & 0 & 1 & 0 \\ 0 & 0 & 0 & 0 & 0 & 1 \end{vmatrix} \cdot \begin{vmatrix} V_4' \\ V_5' \\ V_6' \\ I_4' \\ I_5' \\ I_6' \end{vmatrix}$$

Hình 51: Ma trận tính toán.

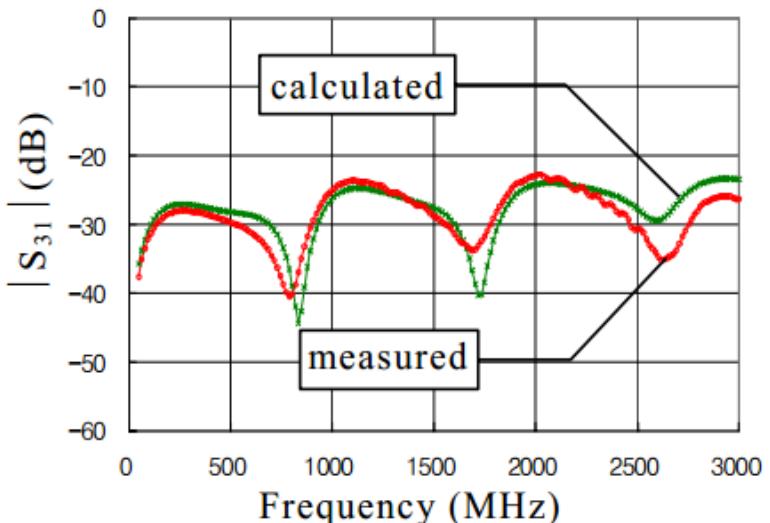
Việc đóng Via giữa hai đường phân cách sẽ có tác dụng làm giảm nhiễu xuyên kẽm tác động lênh. Chúng ta sẽ khảo sát trường hợp đóng via với số lượng là 2 và 3 lên dài 3 đó. Trong thí nghiệm này [13] chúng ta sẽ phân đoạn như sau:



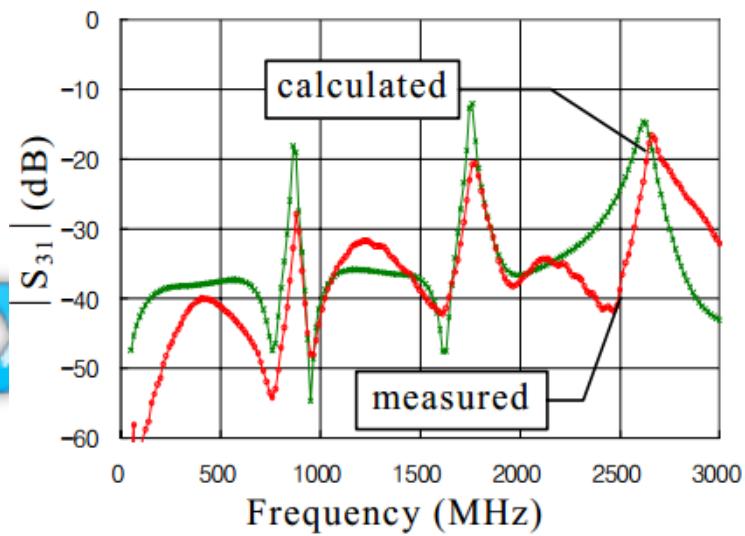
Hình 52: Phân các đoạn chiều dài.

Bảng 1: Chiều dài của các đoạn

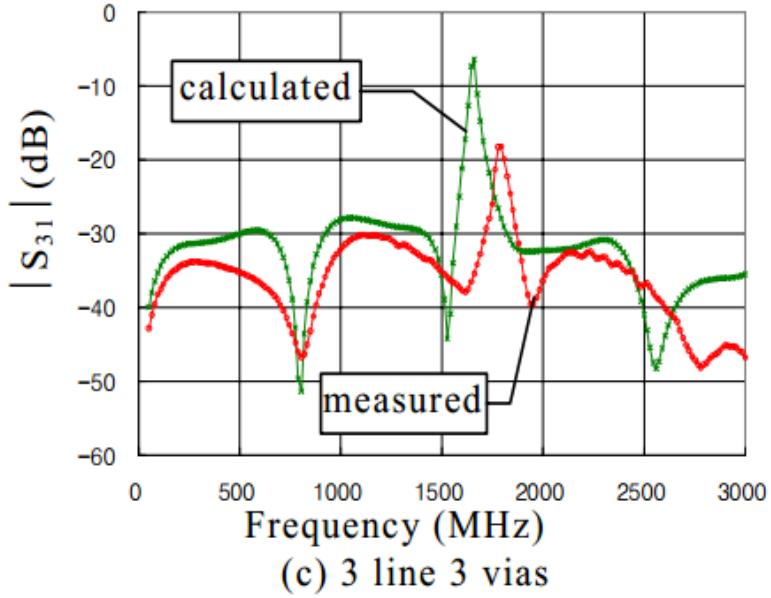
		A	B	C	D	E
2 line no via	I	5			5	
	III	3.87			6.13	
3 line 2 vias	I	5			5	
	II	4.44			5.56	
	III	3.87			6.13	



Hình 53: Hai đường dẫn 1 và 3 không có VIA.



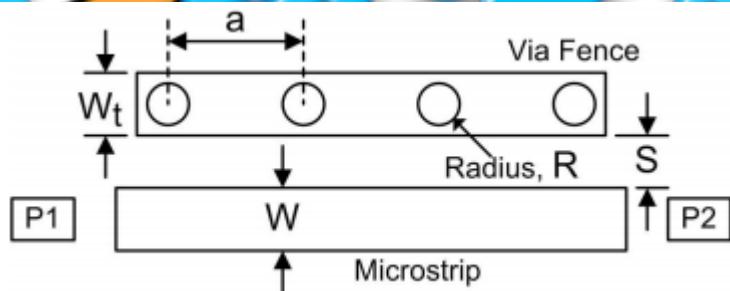
Hình 54: Hai đường dẫn 1 và 3 có 2 VIA ở giữa.



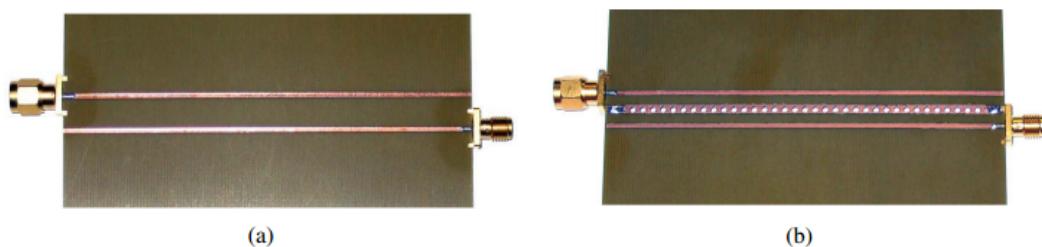
Hình 55: Hai đường dẫn 1 và 3 có 3 VIA ở giữa.

Bên cạnh đó khoảng cách đóng 2 VIA kè nhau và khoảng cách giữa dải đường mạch in với dải đóng VIA cũng ảnh hưởng đến hiệu quả nhiễu xuyên kênh. Chúng ta hãy cùng xét một thí nghiệm sau:

Thí nghiệm sẽ tiến hành khảo sát và đo đạc cho từng trường hợp thay đổi các thông số a , S , D (đường kính lỗ via)/ W_t , mỗi trường hợp sẽ thực hiện và thi công bo mạch tương ứng[12].

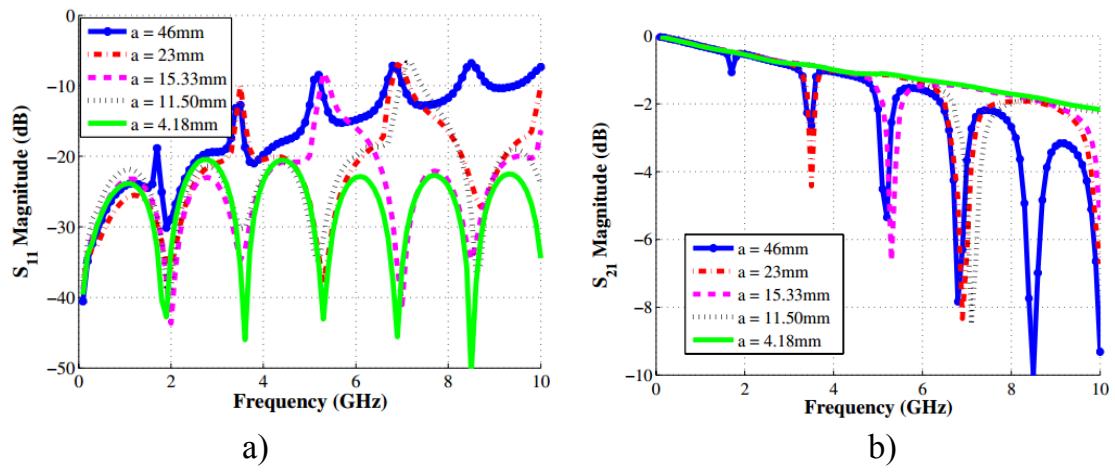


Hình 56: Mô hình toán học.

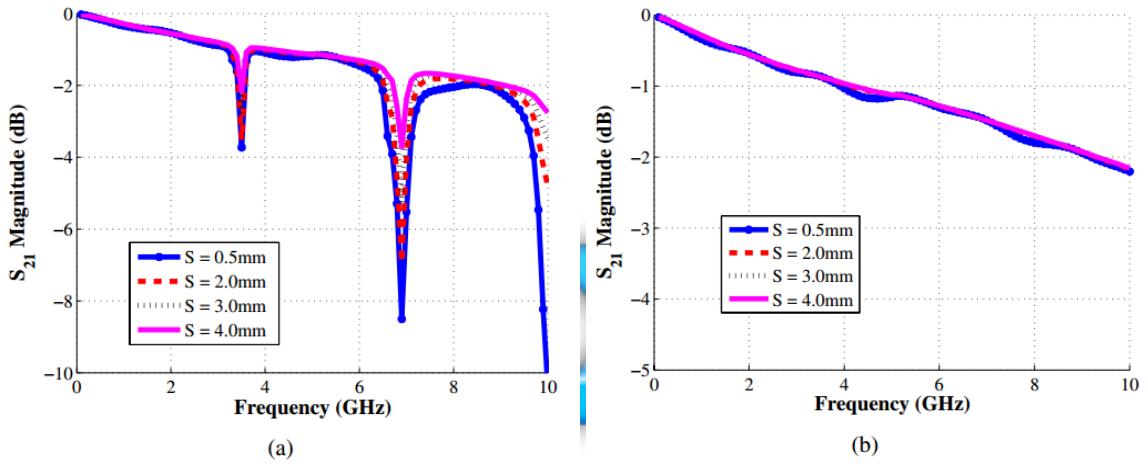


Hình 57: Mô hình thí nghiệm.

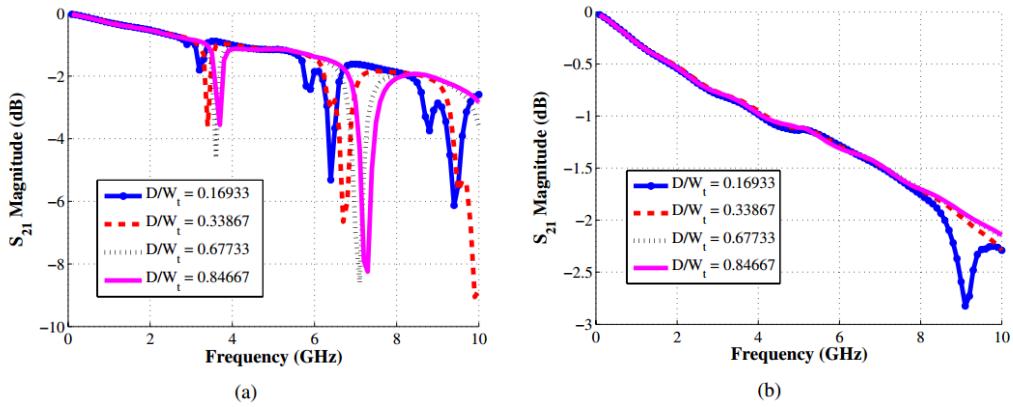
- a) Trường hợp không sử dụng VIA
 - b) Trường hợp có sử dụng dải VIA



Hình 58: Ảnh hưởng của số VIA và khoảng cách giữa các VIA khi $S=1\text{mm}$.



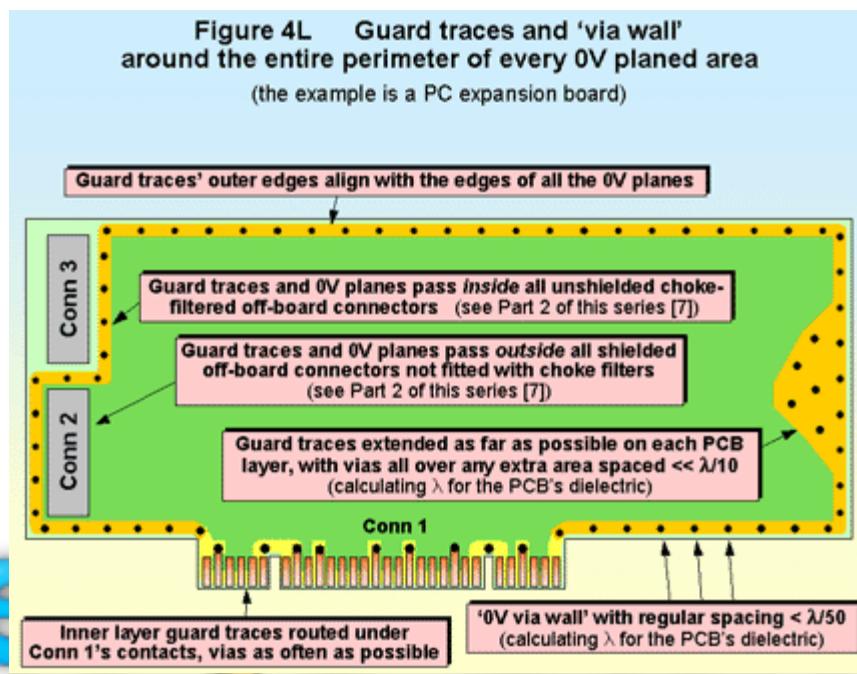
Hình 59: Ảnh hưởng của sự thay đổi khoảng cách giữa dải via và đường tín hiệu khi thay đổi từ 3VIA ở hình a) sang 12 VIA ở hình b)



Hình 60: Kiểm tra sự ảnh hưởng của việc thay đổi tỉ số D/W_t khi $S=1\text{mm}$ trong trường hợp số via là 3 tại hình a) và 12 tại hình b)

3.7. Tạo lồng Faraday bằng VIA

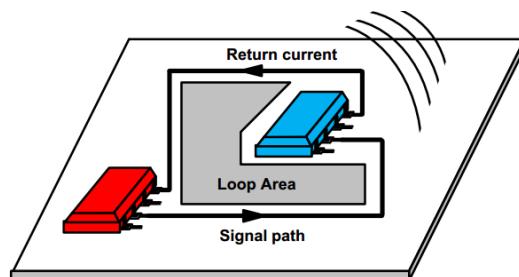
Vòng bảo vệ được tạo nên từ VIA GND sẽ là một lựa chọn tốt, không những làm triệt tiêu các bức xạ phát ra từ các rìa cạnh của bo mạch, nó còn ngăn cản sự tồn tại của một số đường tín hiệu vô tinh có mặt ở các rìa đó. Sự tồn tại các đường tín hiệu ở các rìa này sẽ rất nguy hiểm, vì đây là ranh giới của bo mạch dễ bị tổn hại nhất, khoảng cách 2mm từ rìa sẽ là an toàn.



Hình 61: Tạo lồng Faraday bằng VIA

3.8. Giảm vòng lặp trở về của tín hiệu

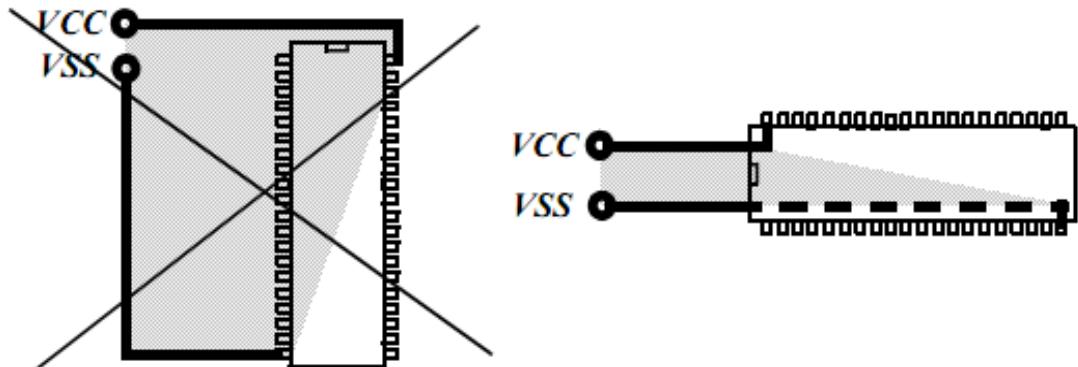
Đường trở về của tín hiệu càng mở rộng thì vùng mạch điện kín càng rộng, và từ trường do mạch điện kín đó tạo nên càng lớn, đây chính là nhiễu từ trường mà bo mạch tạo nên. Do đó cần phải làm giảm và triệt tiêu từ trường này. Làm giảm vòng lặp trở về tín hiệu sẽ giúp làm nhỏ lại từ trường H này.



Hình 62: Làm giảm vòng lặp trào về của tín hiệu.

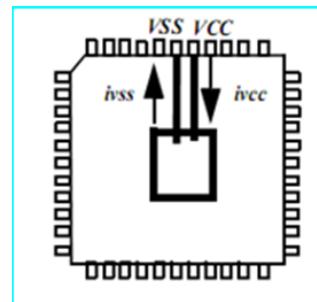
Đối với bo 4 lớp trở lên, cách tốt nhất là phải có các lớp nguồn và đất riêng. Các chân nguồn và đất của linh kiện dùng via đóng trực tiếp xuống các vùng đất và nguồn nói trên, như vậy sẽ làm giảm đáng kể đường trở về của tín hiệu.

Nếu bo mạch ít lớp và không có lớp nguồn thì nên giữ các đường mạch cung cấp nguồn càng gần càng tốt để giảm vòng bê mặt và điện cảm kí sinh như hình:



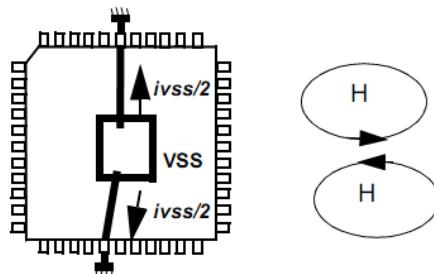
Hình 63: Các đường mạch càng gần càng tốt

Khi chọn lựa linh kiện nên chọn đóng gói có các chân Vcc và Vss gần nhau. Khi các chân Vcc và Vss gần nhau, hệ số kết hợp từ tính gần bằng 0.8 nên điện cảm tự cảm gần bằng với điện cảm của chính chân đó nên từ tính của tổng điện cảm của 2 đường Vcc và Vss không còn nữa. Điều này đúng khi i_{Vcc} và i_{Vss} có cùng biên độ và cùng pha trong trường hợp dòng chạy trong lõi của IC, nhưng hoàn toàn không đúng cho một vùng đệm bên ngoài.



Hình 64: Hai chân Vcc và Vss bố trí gần nhau để hủy từ trường H.

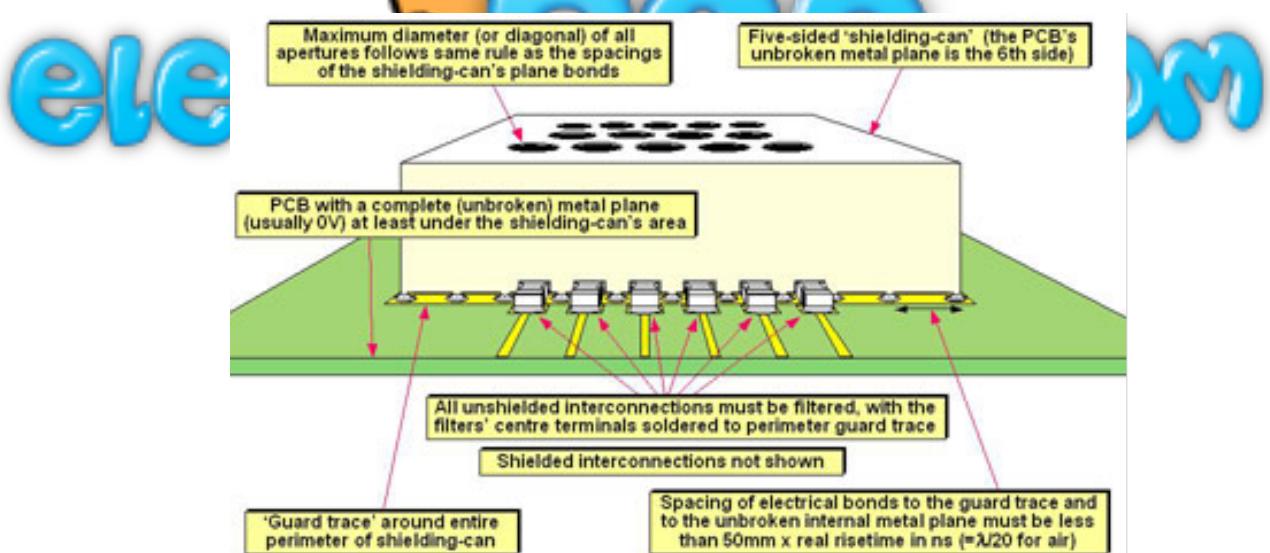
Tăng số chân Vcc và Vss lên gấp đôi sẽ giảm được một nửa điện cảm tương đương và giảm từ trường H. Nếu chân kia được đặt ở vị trí đối diện thì từ trường H giảm nhiều hơn bởi vì một phần của từ trường H đã bị hủy như hình:



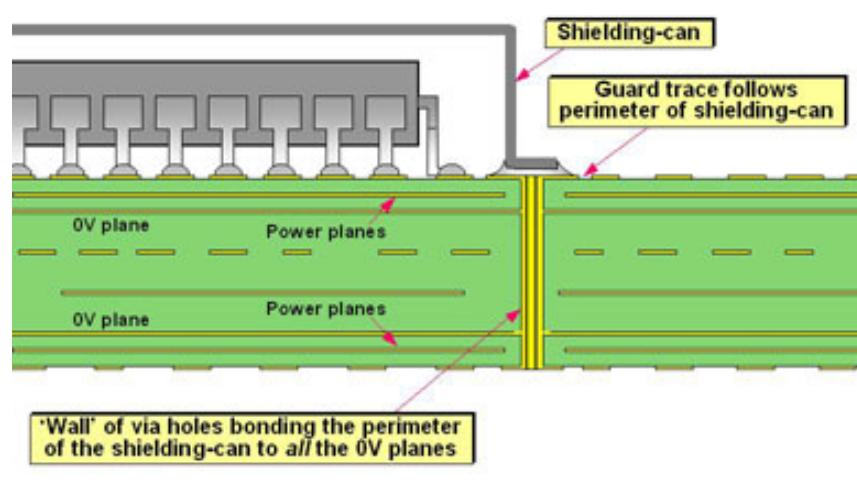
Hình 65: Hai chân Vss bố trí đối diện nhau nhằm giảm từ trường H

3.9. Bọc chắn và cáp

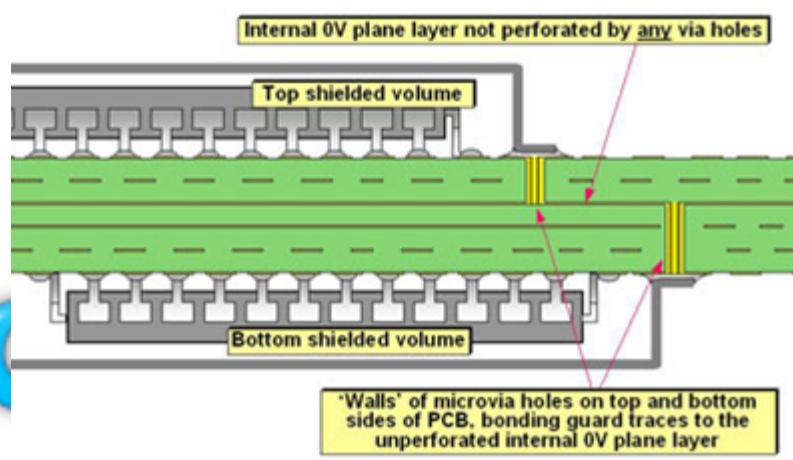
Việc bọc chắn và chống nhiễu cho dây nối rất quan trọng, nhất là khi hoạt động trong môi trường công nghiệp với sự tác động của nhiễu rất lớn. Việc bọc chắn và kết nối cáp đúng cách sẽ giúp tránh được sự xâm lấn của nhiễu bên ngoài, đồng thời cũng triệt tiêu sự phát xạ nhiễu từ bên trong bo mạch ra. Sau đây là một số biện pháp giúp bọc chắn tốt:



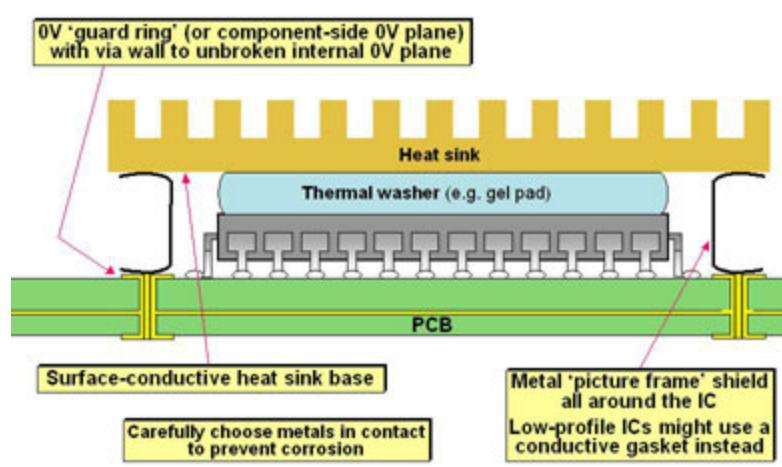
Hình 66: Thực hiện bọc chắn bằng tôle kim loại 5 mặt.



Hình 67: Tâm che chắn nên kết nối với VIA đất.

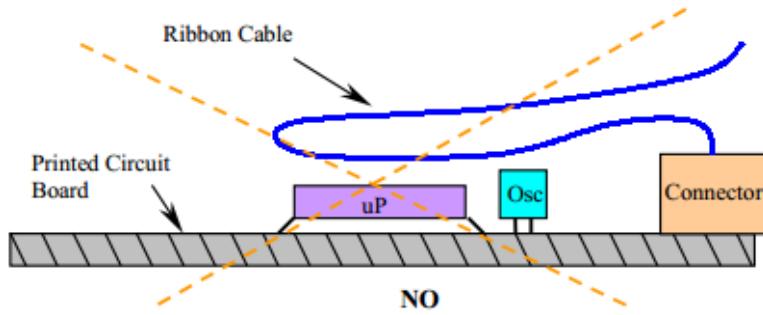


Hình 68: Trường hợp thực hiện che chắn cho cả 2 phía

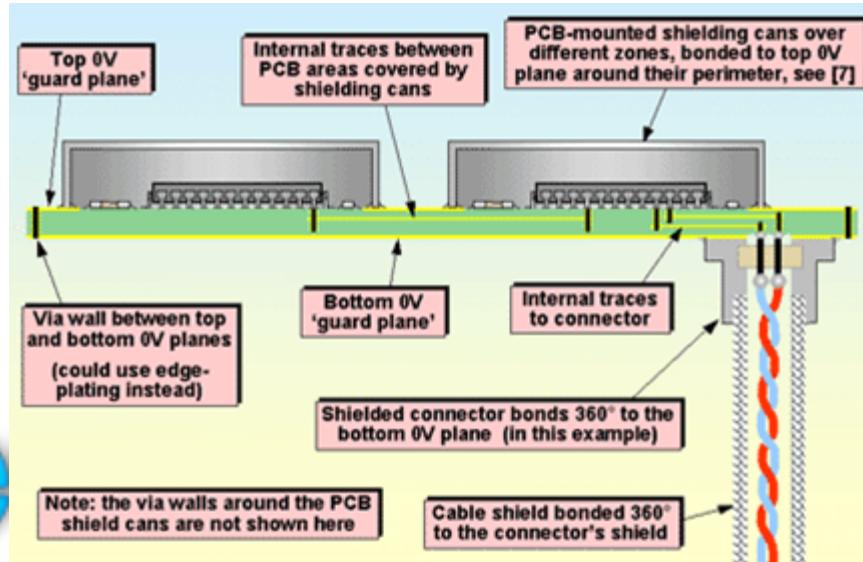


Hình 69: Tận dụng miếng tản nhiệt làm bộ phận che chắn.

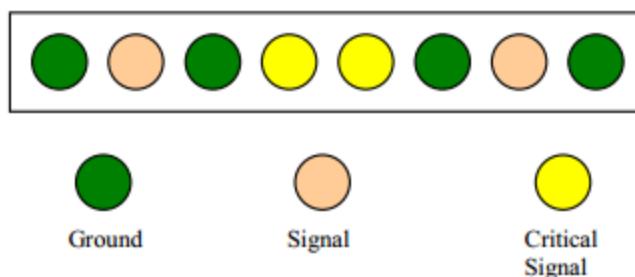
Sau đây là một số biện pháp xử lý chống nhiễu cho dây cáp nối lên bo mạch:



Hình 70: Dây cáp không được nằm trên bo mạch.



Hình 71: Dây cáp phải có vỏ nối đất bảo vệ.



Hình 72: Kết nối giữa bo mạch và dây nối nên bố trí xen kẽ các kết nối GND.

3.10. Kết luận

Qua chương này chúng ta đã có được những phương pháp thiết kế nhằm nâng cao tính tương thích điện từ cho bo mạch in. Đó là lựa chọn cấu trúc bo mạch in phù hợp, bố trí nguồn, đất và đi dây tín hiệu sao cho hiệu quả, làm giảm và triệt tiêu từ trường H, thực hiện bọc chấn và cáp,... Với những phương pháp này, chúng ta sẽ tạo ra những bo mạch hoạt động ổn định ngay cả trong những điều kiện khắc nhiệt nhất.



CHƯƠNG 4. MÔ PHỎNG VÀ ĐÁNH GIÁ KẾT QUẢ

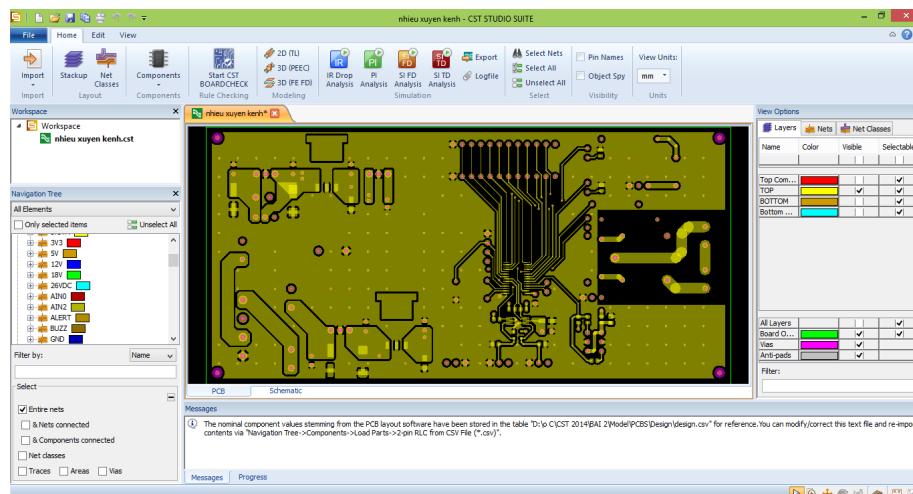
Để thể hiện một cách trực quan các ảnh hưởng nhiễu giao thoa điện từ, giúp người thiết kế phát hiện vấn đề ngay từ khâu thiết kế, mô phỏng là một bước quan trọng của quá trình chế tạo ra sản phẩm bo mạch in đạt yêu cầu về tính tương thích điện từ. Chương này sẽ giới thiệu một trong những phần mềm mô phỏng hiệu quả nhất các vấn đề về tương thích điện từ trên bo mạch in, kèm theo đó là một ví dụ minh họa một trong những loại nhiễu hay gặp trên bo mạch là nhiễu xuyên kênh.

4.1. Giới thiệu phần mềm CST PCB STUDIO 2014

4.1.1. CST PCB STUDIO là gì?

CST PCB STUDIO™ là phần mềm rất mạnh và dễ dàng sử dụng công cụ phân tích PCB (Printed Circuit Board) cho việc điều tra sự toàn vẹn của tín hiệu, sự tương thích về điện từ (EMC) và vấn đề nhiễu điện từ. Sự kết hợp chặt chẽ với phần mềm mô phỏng mạch CST DESIGN STUDIO™, cho phép mô phỏng các ảnh hưởng của một PCB, bao gồm tất cả các yếu tố mạch gắn với nó. Thêm vào đó sự kết nối thân thiện đến CST MICROWAVE STUDIO® thật sự dễ dàng để khám phá vấn đề trong trường 3D chẳng hạn các vị trí đấu nối hoặc sự ảnh hưởng của bức xạ.

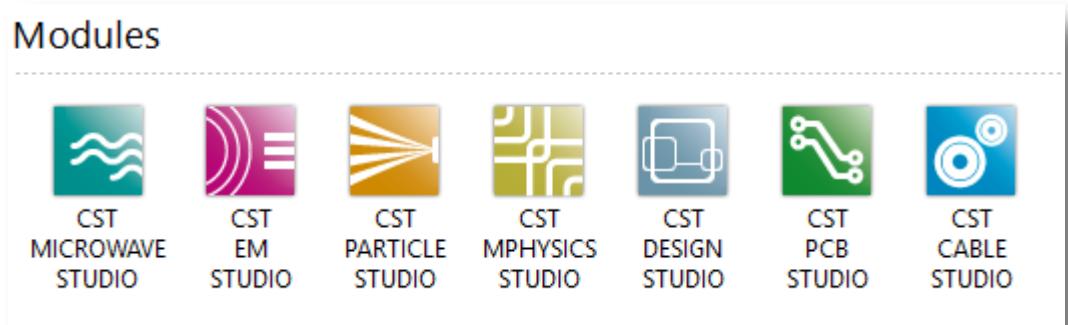
CST PCB STUDIO™ là một mô hình kết nối PCB với công cụ mô phỏng. Nó được thiết kế để phân tích ảnh hưởng của một PCB bao gồm các yếu tố mạch gắn với nó. Công cụ giúp ta tìm và giải quyết các vấn đề SI, EMC và EMI thu thập được. CST PCB STUDIO™ cung cấp một cách trực quan giao diện người sử dụng dễ dàng vận hành xuyên suốt board mạch in, tìm và mô phỏng các đường mạch nghiêm trọng và các vấn đề layout. Một công cụ sửa chữa rất tốt cho phép bạn thay đổi mặt hình học của FCB cho đến khi đặc tính điện của nó được khắc phục đúng lối bạn cần. Bằng việc kết nối sự ảnh hưởng của PCB và các yếu tố mạch của nó vào trong trình mô phỏng mạch bạn có thể mô phỏng toàn bộ hệ thống của bạn trong một cách hiện thực nhất. Một tính năng thực sự mạnh cung cấp bởi CST PCB STUDIO™ đó là sự tham số hóa của nó trên các mức độ của mạch để cho phép thay đổi một thông số tùy ý nào đó bên trong mô hình mạch bằng cách thay đổi một thông số đơn. Với thông số mẫu hoặc công cụ tối ưu, giá trị được đưa ra để thiết lập thông số có thể được tự động phát huy từng bước theo một sự sắp đặt sẵn hoặc theo thuộc tính của phần mềm.



Hình 73: Phần mềm CST 2014

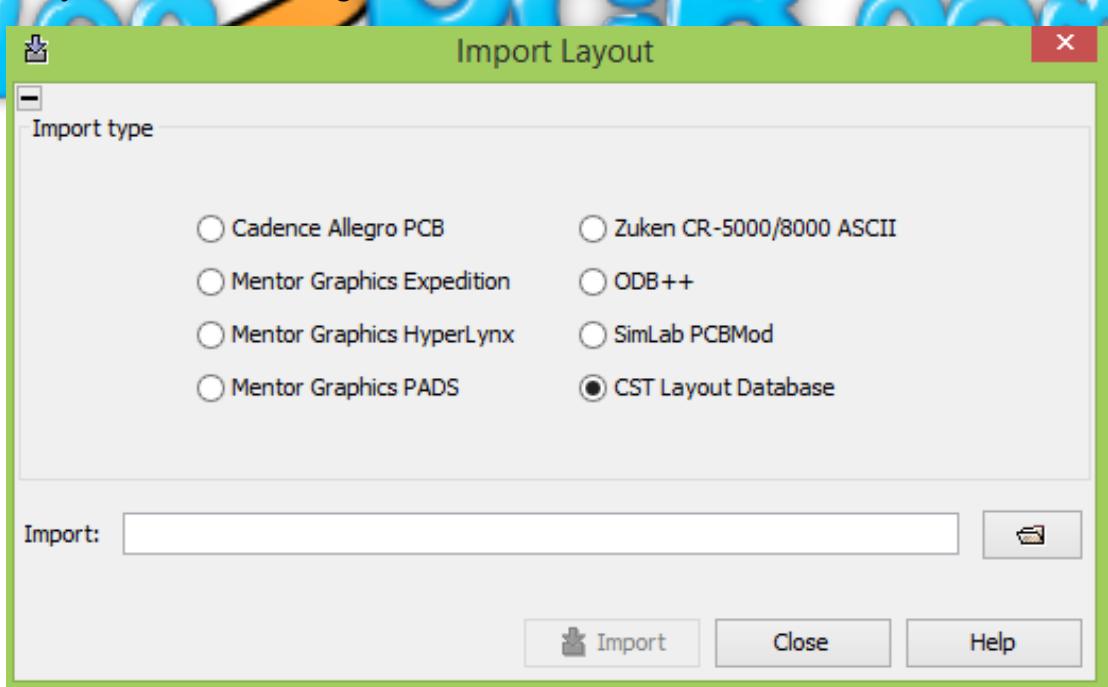
4.1.2. Các ứng dụng chính trong CST 2014

Trong CST 2014 hỗ trợ mô phỏng và phân tích tương thích điện từ cho nhiều đối tượng, đó có thể là trong lĩnh vực anten siêu cao tần, trong các mô hình vật lý như máy bay ô tô, trong sự truyền dẫn của các loại cáp, và đặc biệt là trong bo mạch in PCB.



Hình 74: Các ứng dụng có trong CST 2014.

CST 2014 hoàn toàn hỗ trợ layout PCB nhiều định dạng cho nhiều loại phần mềm thiết kế bo mạch hiện nay như OrCAD, Allegro, Altium...



Hình 75: Các loại PCB được hỗ trợ.

4.2. Mô phỏng và đánh giá về nhiễu xuyên kẽm

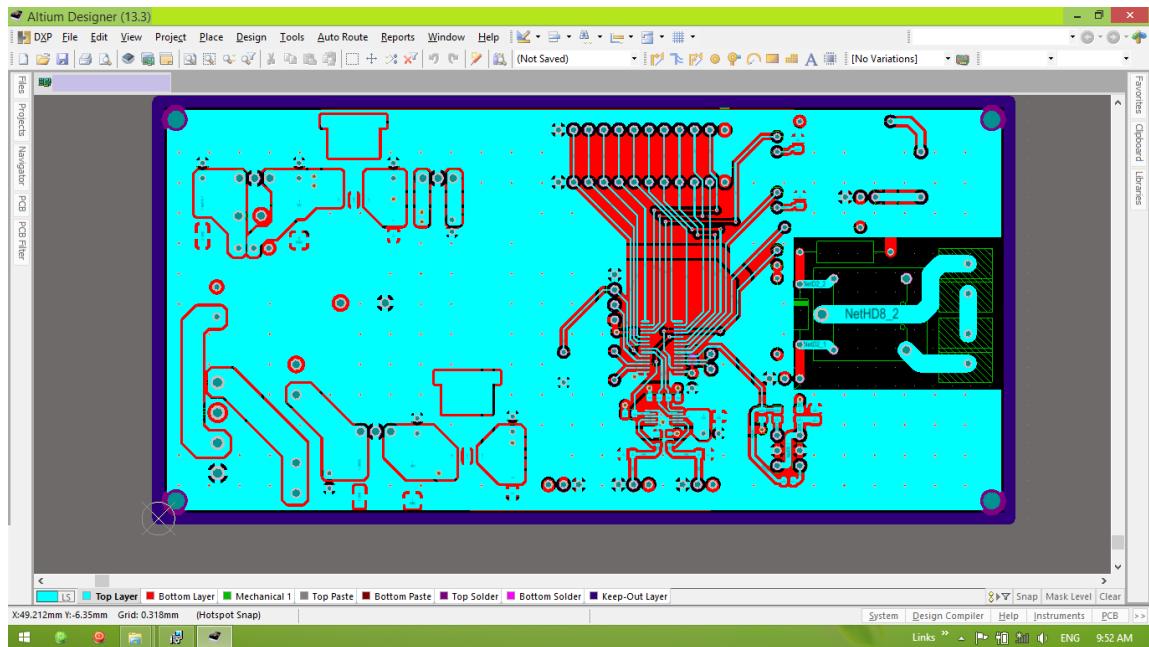
4.2.1. Sử dụng phần mềm ALTIUM 2013 để tạo ra một thiết kế PCB mẫu

Bản quyền tác giả bài viết của Lại Phước Sơn tại Elec2Pcb.com

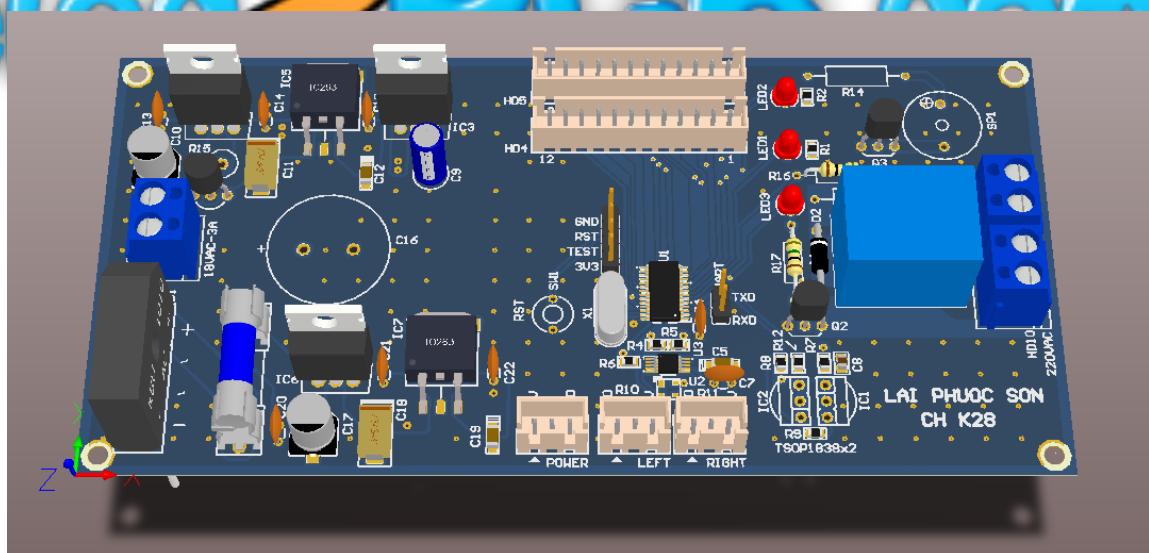
Nghiêm cấm mọi hình thức sao chép, tái bản, hoặc sửa chữa mà không được sự đồng ý của tác giả.

Trang 42

Trong bài tiểu luận này sẽ sử dụng phần mềm Altium 2013 để tạo ra một thiết kế PCB mẫu, nhằm phục vụ cho mục đích khảo sát và đánh giá vấn đề tương thích điện từ lên bo mạch.



Hình 76: Bo mạch mẫu PCB 2 lớp.

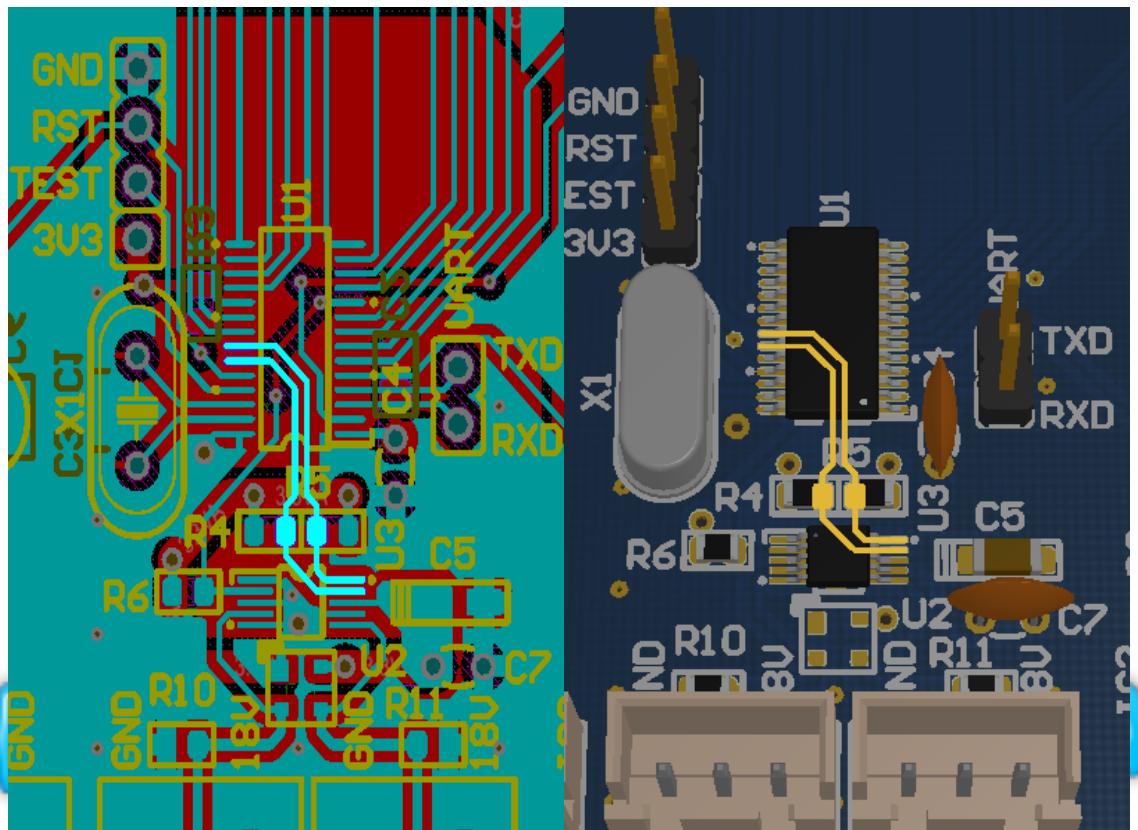


Hình 77: Mô hình 3D bo mạch mẫu.

4.2.2. Chọn nhiễu xuyên kẽm làm đối tượng mô phỏng

Trên bo mạch in thường phát sinh những loại nhiễu phổ biến như nhiễu từ trường, nhiễu xuyên kênh, nhiễu pha trộn giữa tín hiệu tương tự và số,... Chúng ta sẽ chọn nhiều xuyên kênh làm

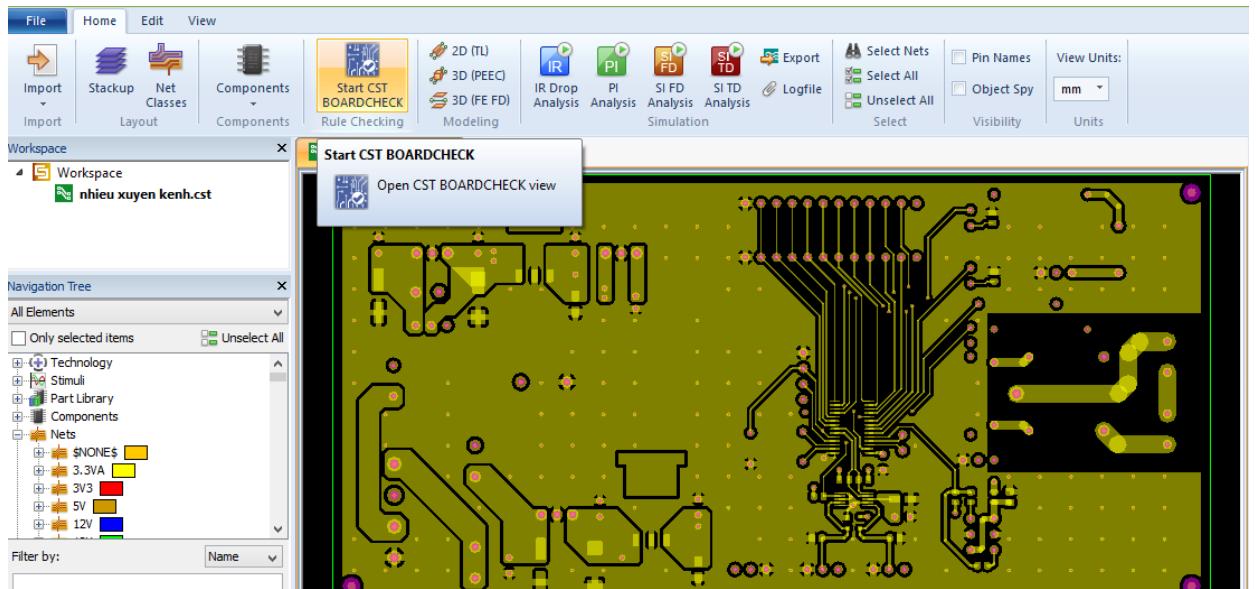
đối tượng khảo sát, vì loại nhiễu này rất dễ xảy ra. Nhiều loại này rất dễ xử lý đó là chỉ cần đảm bảo khoảng cách các dây không gần nhau quá là được, tuy nhiên vấn đề chính là ở đây: bao nhiêu là được, vì nó sẽ quyết định đến không gian của bo mạch. Cho nên đây chính là lý do để chúng ta khảo sát loại nhiễu này.



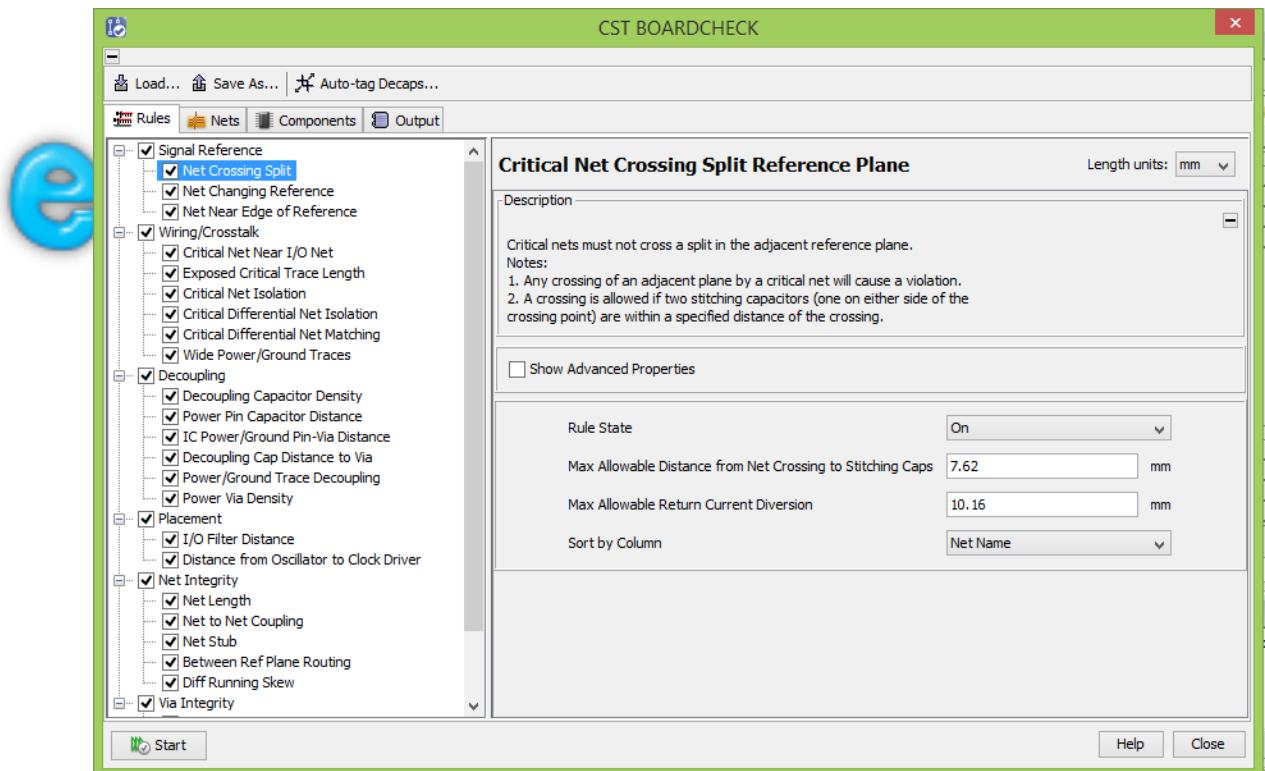
Hình 78: Đôi tượng được chọn để phân tích nhiễu xuyên kẽm.

4.2.3. Đánh giá kết quả mô phỏng với các thông số S_{ij} và SWR

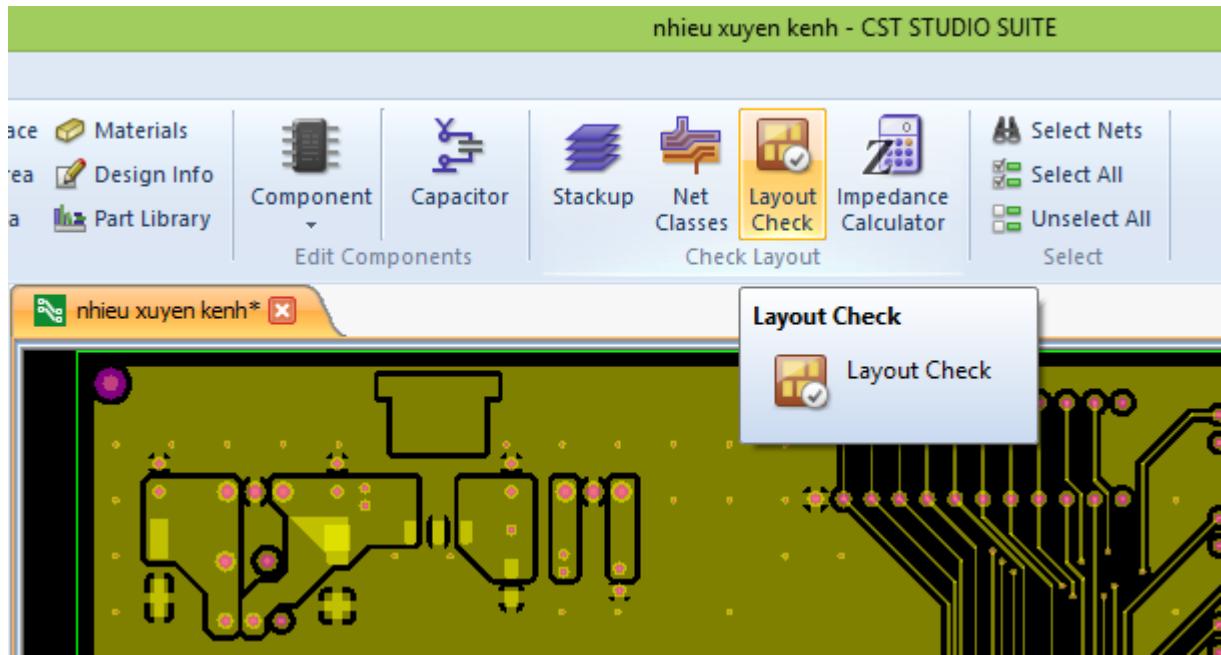
Bước 1: Kiểm tra sơ bộ bo mạch:



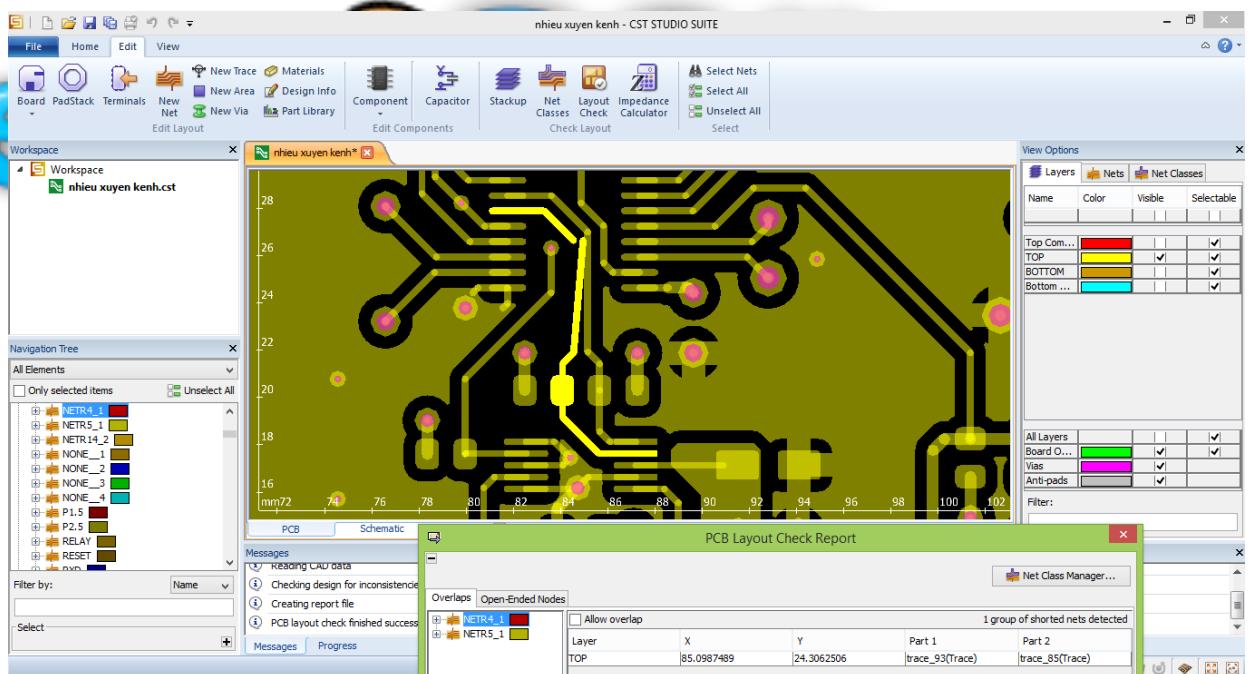
Hình 79: Kiểm tra bo mạch.



Hình 80: Thiết lập các luật kiểm tra.



Hình 81: Kiểm tra bo mạch.



Hình 82: Phát hiện lỗi.

Bước 2: Mô hình mạch tương đương (PEEC)

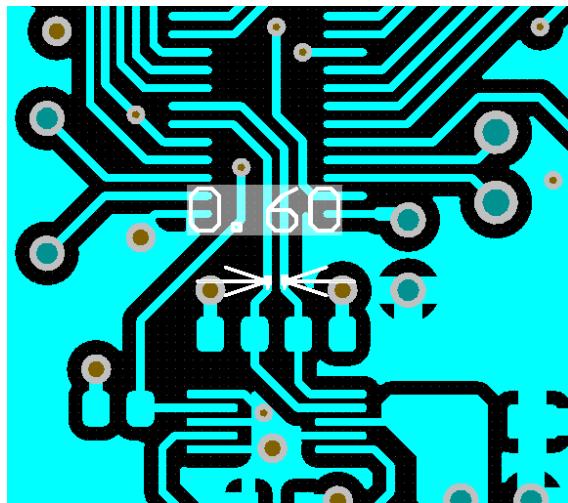
Phương pháp mô phỏng các phần tử mạch tương đương (PEEC) là một phương pháp mô phỏng 3D đầy đủ mà có thể ứng dụng đến tất cả các kiểu cấu trúc layout với bất kỳ đường mạch

Bản quyền tác giả bài viết của Lại Phước Sơn tại Elec2Pcb.com

Nghiêm cấm mọi hình thức sao chép, tái bản, hoặc sửa chữa mà không được sự đồng ý của tác giả. Trang 46

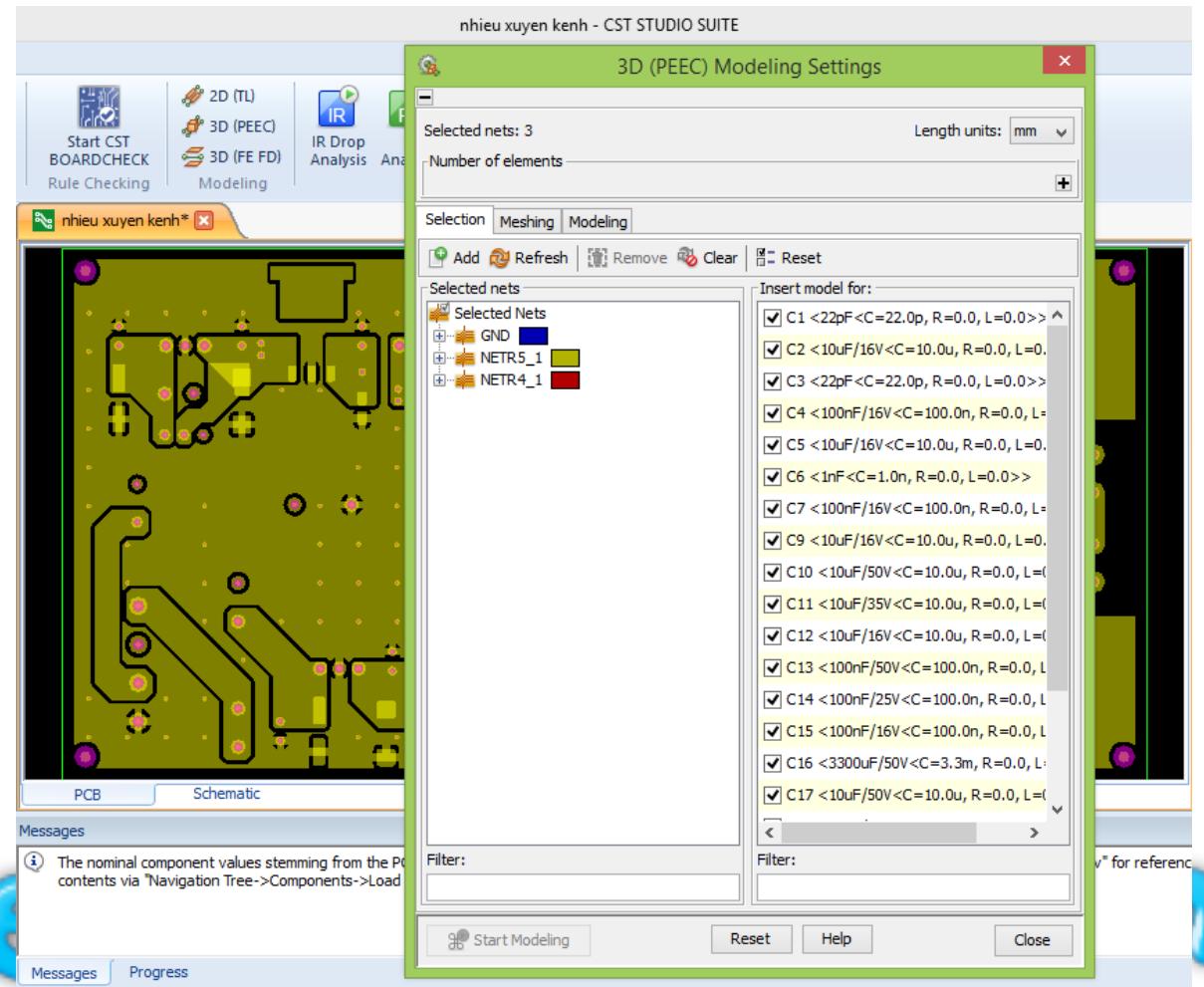
riêng biệt nào kể cả các via. Phương pháp PEEC có thể làm việc với những vết cắt và tạo các mô hình chính xác lên đến hàng GHz . Bây giờ chúng ta hãy ứng dụng phương pháp PEEC vào ví dụ của chúng ta. Chúng ta muốn mô phỏng nhiễu xuyên âm giữa 2 dây dẫn gần nhau. Hãy xét các đường sau ‘NETR5_1 ‘ và ‘NETR4_1’.

Trường hợp 1: Khoảng cách 2 dây dẫn là 0.6mm, bề rộng mỗi dây là 0.3mm

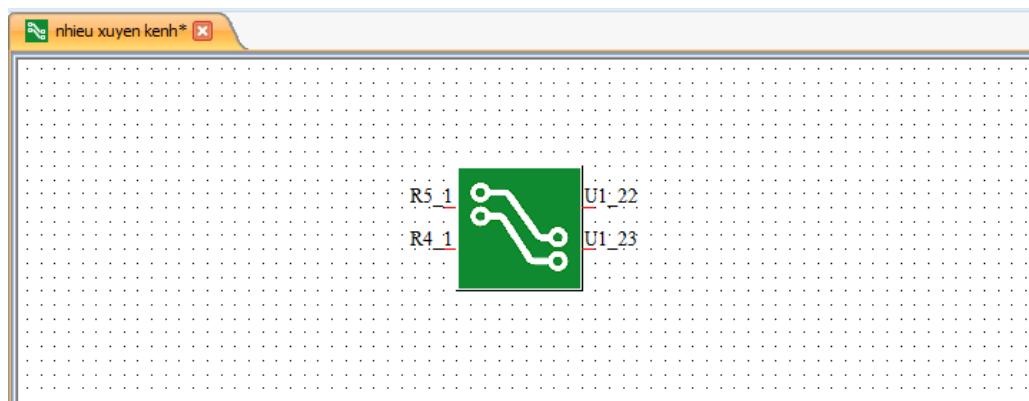


Hình 83: Chọn khoảng cách 0.6mm.

elec2PCB.com

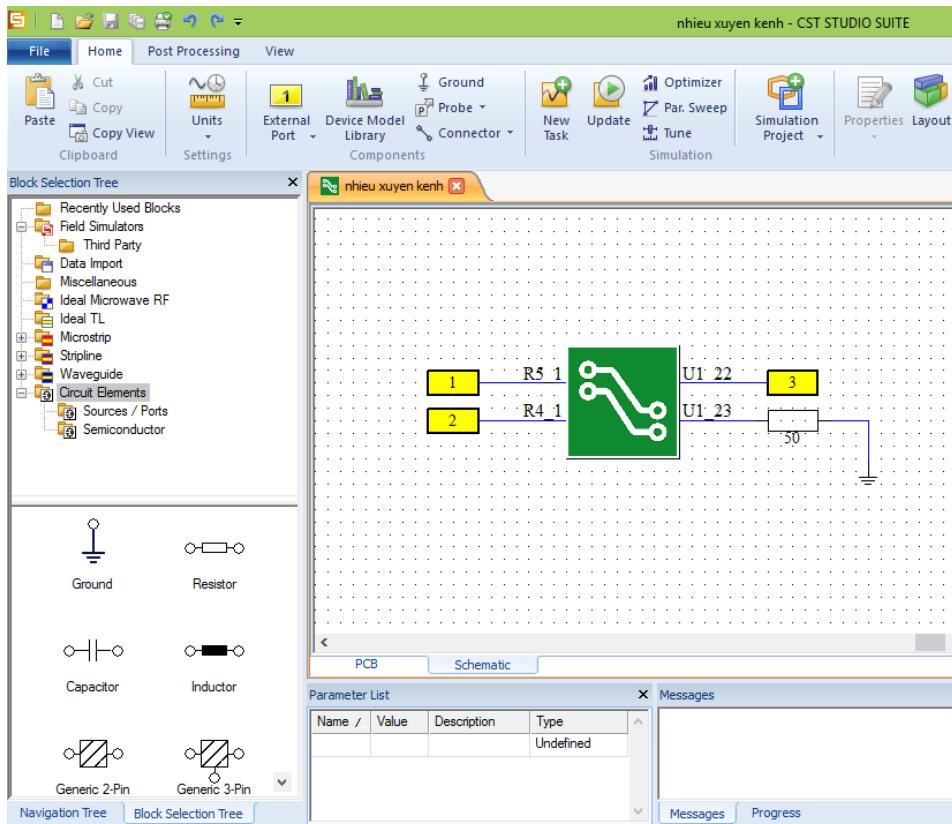


Hình 84: Chọn đường mạch cần phân tích.



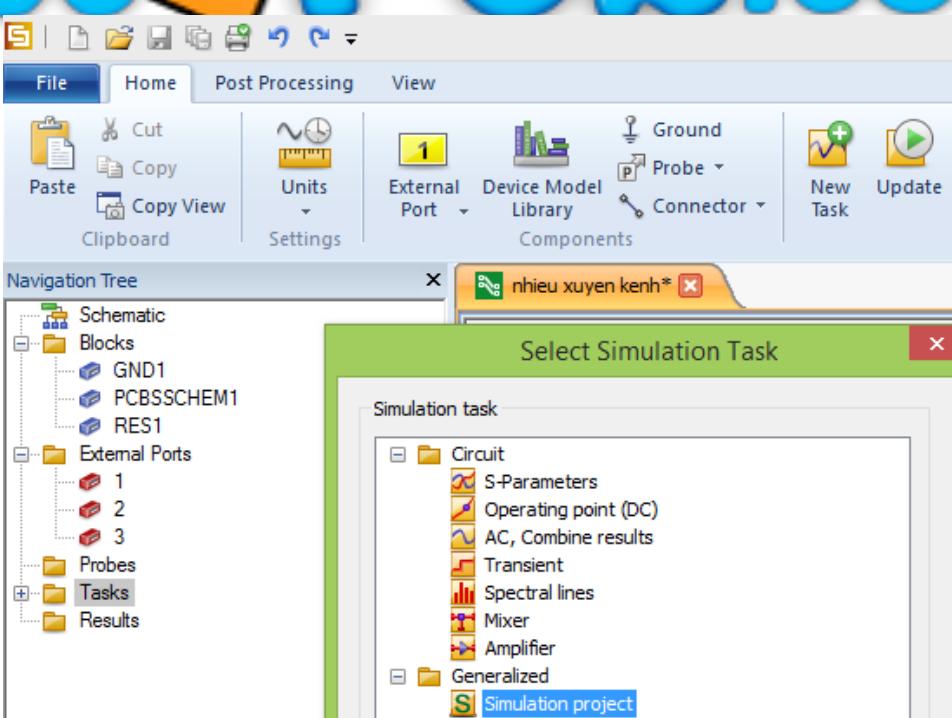
Hình 85: Mô hình tương đương sẽ được phân tích.

Về nguyên tắc đo của phép mô phỏng này trong thực nghiệm là ta dùng một máy gọi là máy phân tích mạng kích 1 điện áp với tần số thay đổi vào 1 port và thực hiện phép đo trên các port khác và với port cần kiểm tra (port gắn thêm điện trở R) ta không đo trực tiếp mà đo thông qua một đầu dò.

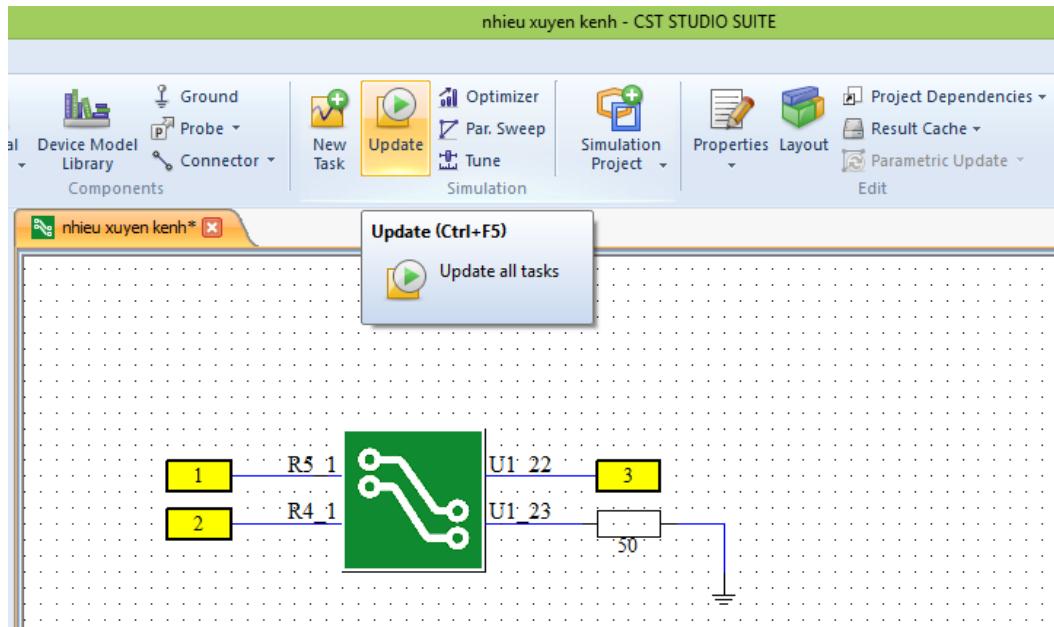


Hình 86: Hoàn thiện mô hình phân tích.

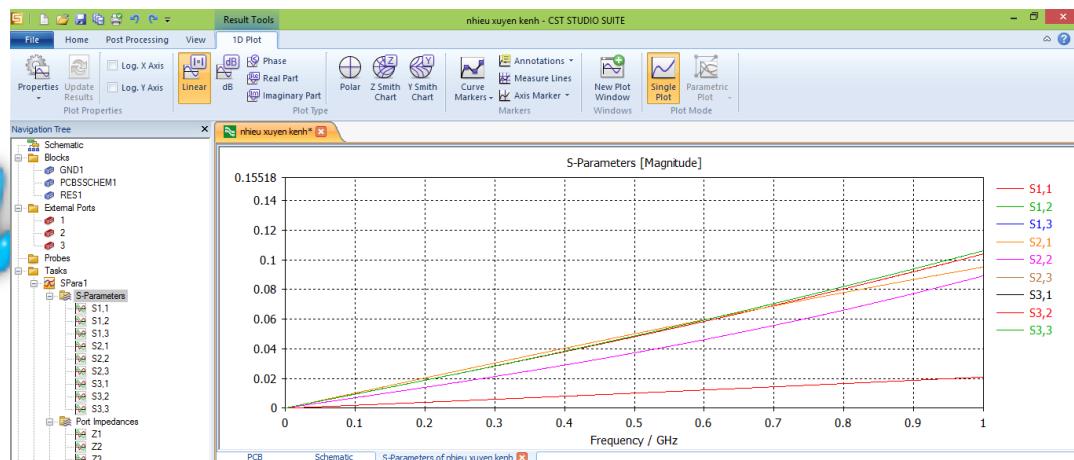
Bước 3: Tính toán các thông số S:



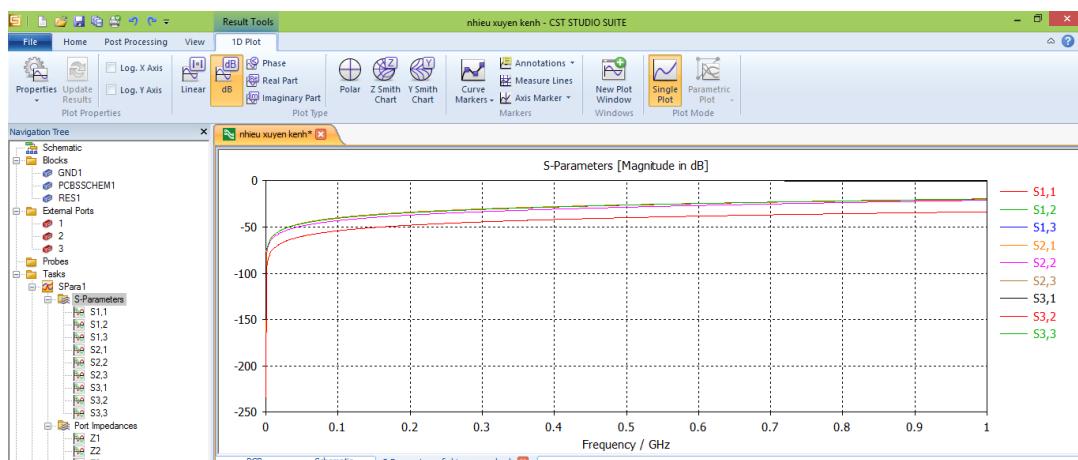
Hình 87: Lựa chọn tính toán mô phỏng theo thông số S.



Hình 88: Lựa chọn Update để bắt đầu phân tích.



Hình 89: Kết quả phân tích thông số S.



Hình 90: Biểu diễn kết quả dưới dạng logarit.

Ta giả sử khi cho tín hiệu ngõ vào 1V, áp dụng công thức tính DB: $20\lg(V_{out}/V_{in})$ ta có các trường hợp như sau:

Vin	Vout	DB
1	1	0
1	0.32	-10
1	0.1	-20
1	0.032	-30
1	0.01	-40
1	0.0032	-50
1	0.001	-60
1	0.00032	-70
1	0.0001	-80

Vin	Vout	DB
1	1	0
1	0.0032	-50
1	0.00001	-100
1	0.00000032	-150
1	0.000000001	-200



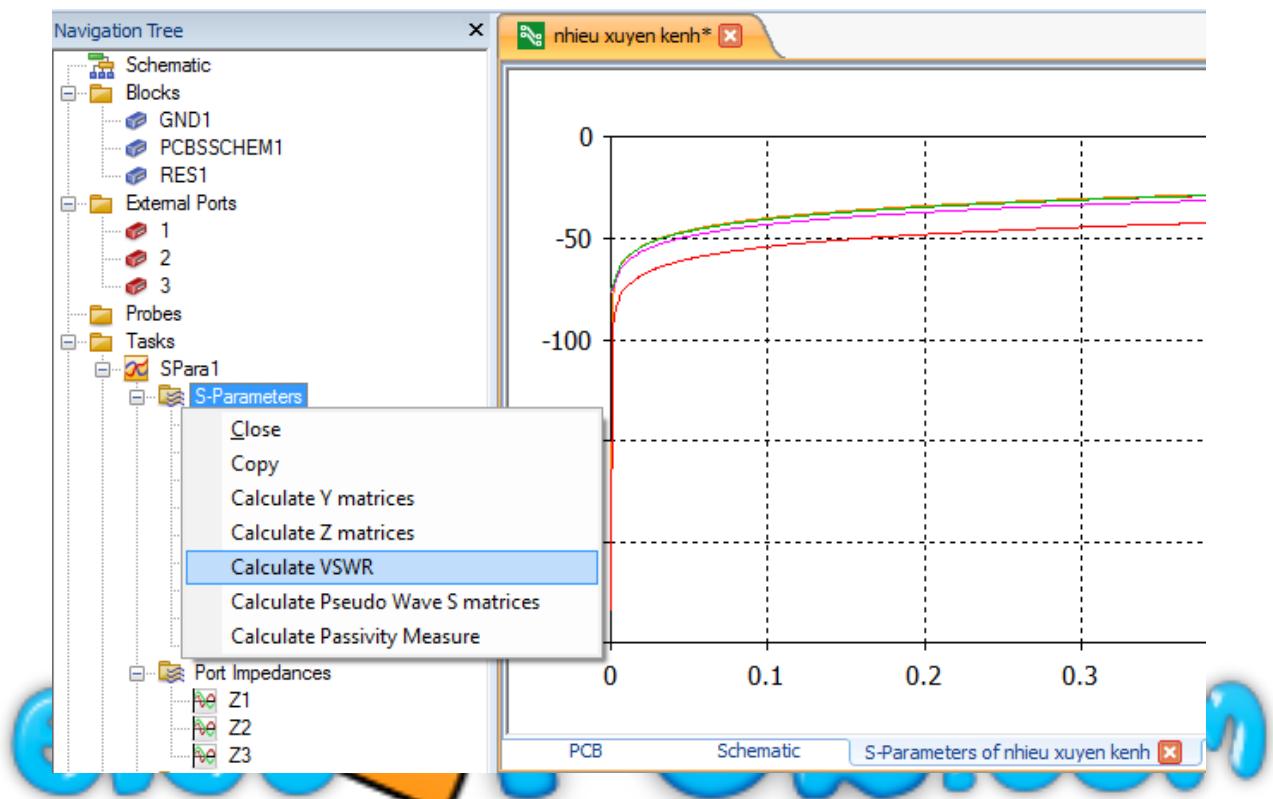
S11, S22, S33 độ phân giải 10DB, độ lớn DB càng tăng(tăng từ trên xuống trên đồ thị), thì Vout càng nhỏ, ở đây Vout chính là V phản xạ , như vậy cả 3 trường hợp S11, S22, S33, khi tần số càng tăng, tầm khoảng từ 0 đến 200MHZ thì V phản xạ tăng khá nhanh từ 0.0001V(-80DB) đến 0.01V(-40DB) , đến tần số >300MHZ V phản xạ tăng chậm dần.

Ngược lại đối với các thông số S12,S21,S13,S31, khi tăng tần số từ 0 đến khoảng 10MHZ thì Vout tăng nhanh, nhưng nếu tiếp tục tăng tiếp tần số thì Vout tăng nhưng rất chậm rải.

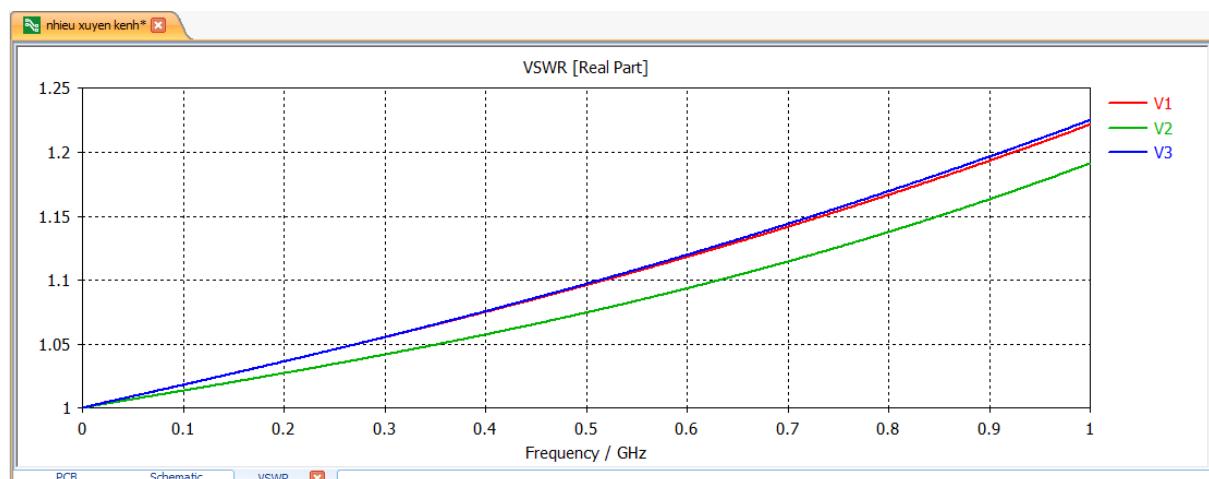
Đối với các thông số S23,S32, độ phân giải 0.1 rất bé, khi tăng tần số từ 0 đến 1GHZ thì Vout giảm không đáng kể.

Trong lý thuyết đường truyền, để đặc trưng cho sự phản xạ của một DUT, biểu thị cho công suất được truyền đến tải, người ta căn cứ vào hệ số sóng đứng SWR. VSWR là tỉ số sóng đứng điện áp.

Bước 4: Tính toán hệ số sóng đứng SWR:



Hình 91: Tính chọn hệ số sóng đứng.



Hình 92: Biểu đồ các hệ số sóng đứng tương ứng.

Và dựa vào bảng chuẩn sau:

SWR	1	1.066	1.22	1.92	3.00	5.83	9.00	19.0	$+\infty$
$ r $	0	0.032	0.10	0.32	0.50	0.71	0.80	0.90	1
P/Po	1	~ 1	0.99	0.90	0.75	0.50	0.36	0.19	0

- Trong đó công thức hệ số sóng đứng đối với S11: $SWR=(1 +|S11|)/(1 - |S11|)$
- $| r|$: Hệ số phản xạ
- P/Po: Tỉ số giữa công suất tiêu tán trên tải và công suất phát ra từ nguồn.

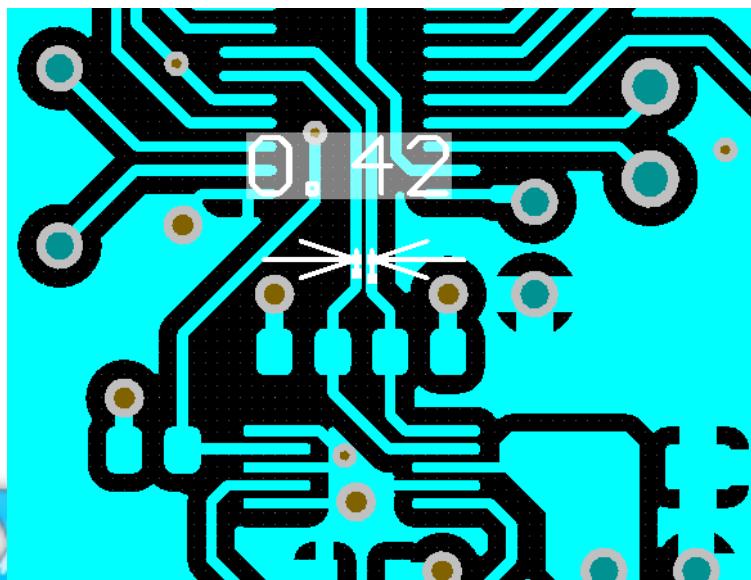
Từ bảng chuẩn trên ta có nhận xét sau:

- Nếu $SWR = 1$ thì 100% công suất được truyền đến tải, đây là trường hợp lý thuyết ứng với tế bào có trở kháng đặc tính $Z_c=50 \Omega$, tức hệ thống có sự phối hợp trở kháng hoàn toàn.
- Nếu $SWR < 2$ thì hơn 90% công suất được truyền đến tải.
- Nếu $SWR = 5.83$ thì một nửa công suất bị phản xạ về phía nguồn.

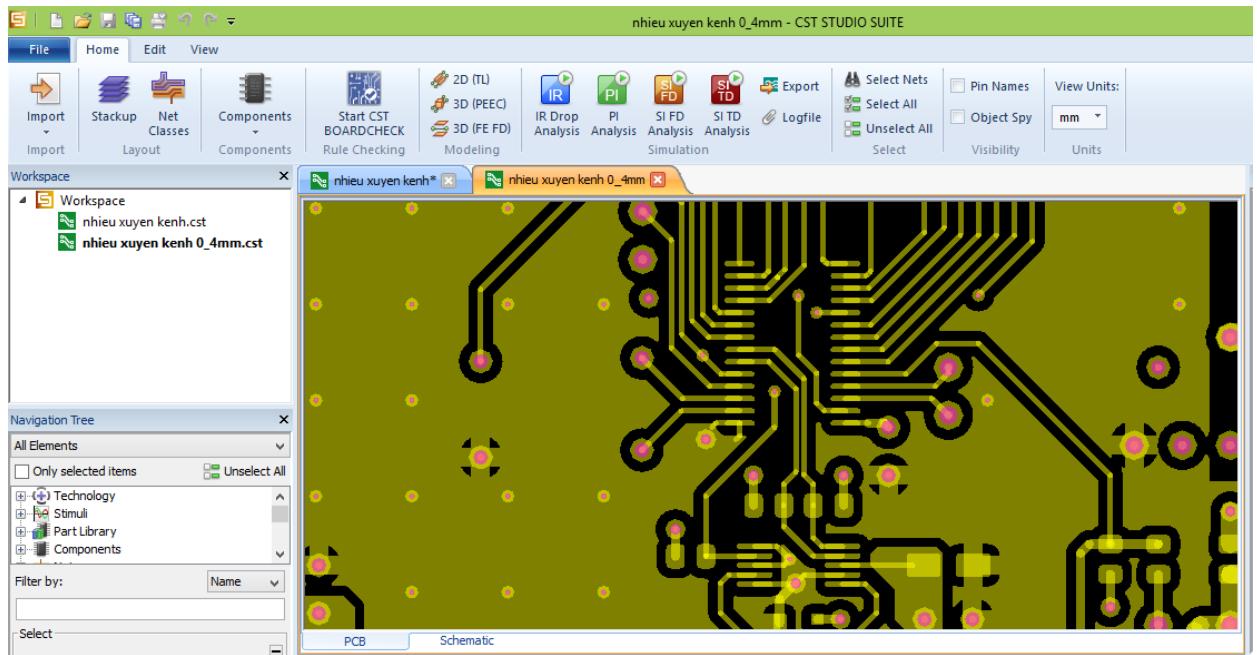
Dựa vào đồ thị SWR ta có nhận xét như sau:

- V1, V2 và V3 trên sẽ tương ứng theo thứ tự với S11(port1), S22(port2), S33(port3), nhìn vào 3 đồ thị trên ta thấy $V1=V3 \neq V2$, như vậy khi mô phỏng với tín hiệu đầu vào port1 và port3 sẽ cho đáp ứng giống nhau và khác với khi cho tín hiệu vào port2.

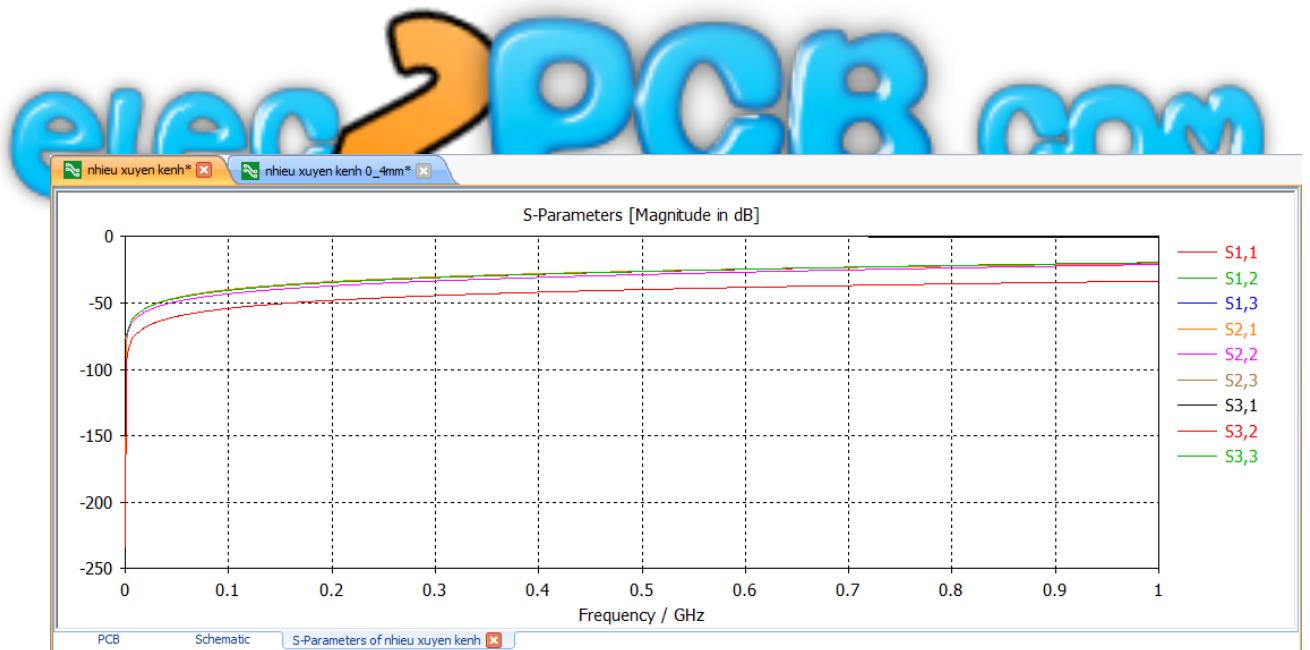
Trường hợp 2: Lựa chọn khoảng cách 2 dây là 0.42mm, bề rộng mỗi dây 0.3mm

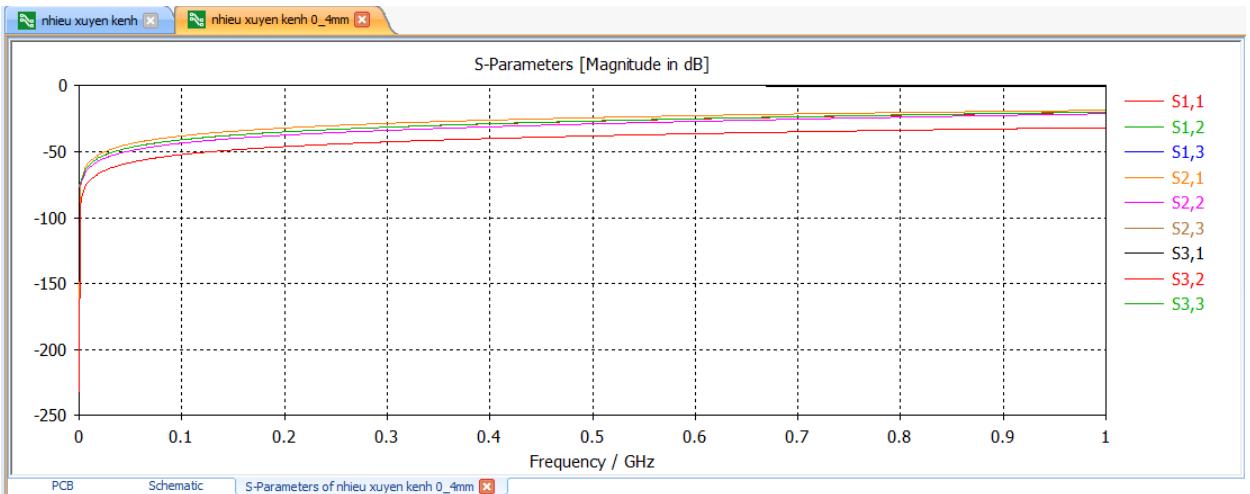


Hình 93: Lựa chọn khoảng cách 2 dây là 0.42mm.

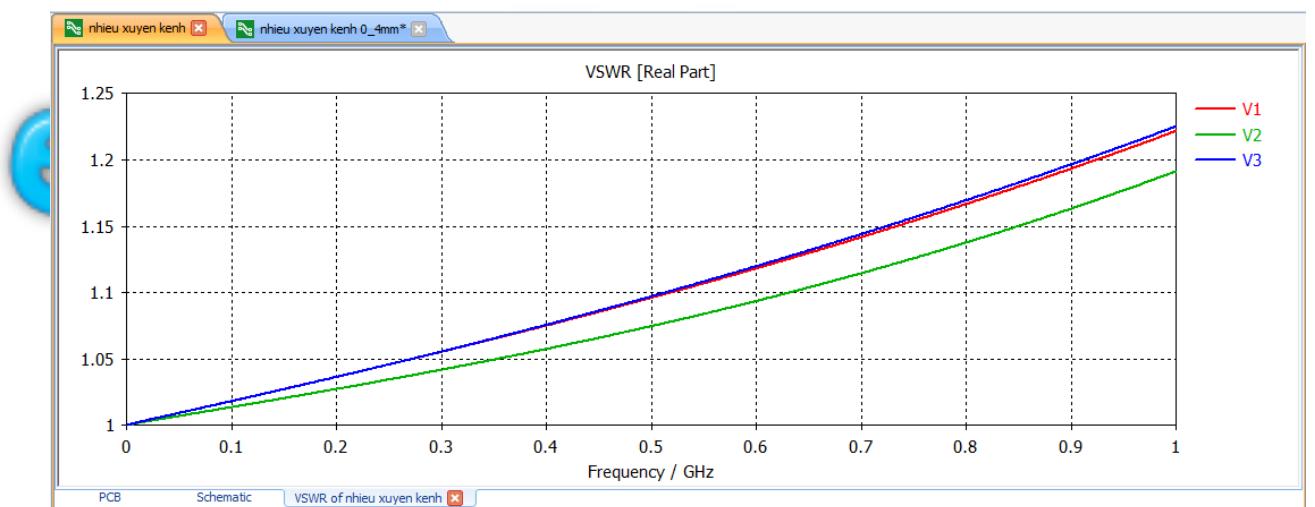


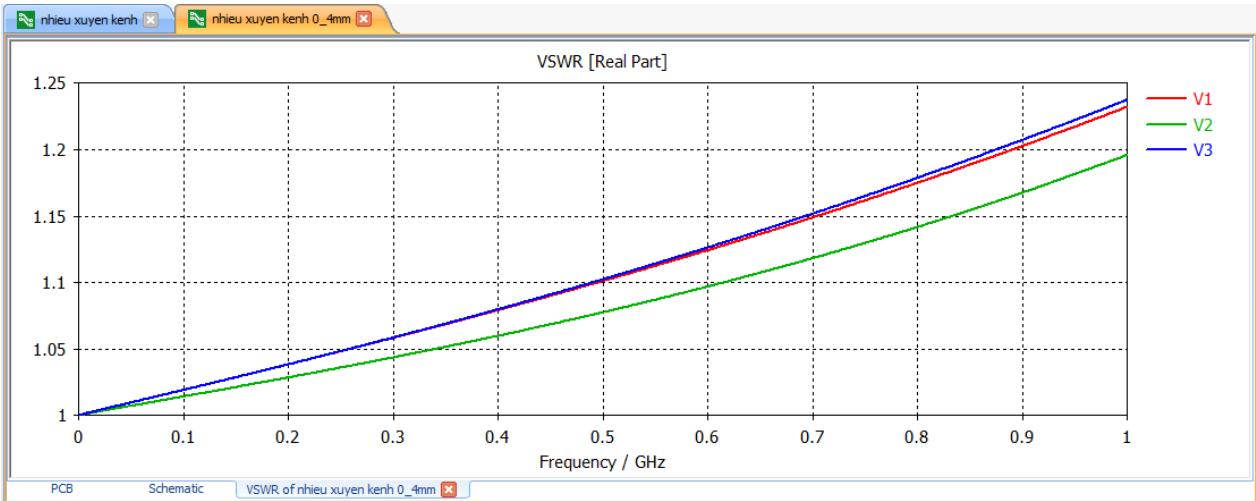
Hình 94: Bo mạch mẫu với khoảng cách 2 dây là 0.42mm.





Hình 95: So sánh các thông số S trong 2 trường hợp





Hình 96: So sánh các tỷ số sóng đứng trong 2 trường hợp.

Nhận xét so sánh và đánh giá:

Như vậy trong hai trường hợp khảo sát, trường hợp khoảng cách giữa 2 dây là 0.42mm cho đường đặc tuyến VSWR cao hơn đồng nghĩa giá trị SWR và hệ số phản xạ lớn hơn. Nhiều xuyên kẽm sẽ tác động mạnh hơn ở trường hợp 0.42mm. Tuy nhiên nhìn vào đặc tuyến ta cũng có nhận xét là tác động của nhiều xuyên kẽm chỉ ảnh hưởng đáng kể tại tần số từ 0.9GHz trở lên. *Với đường mạch được khảo sát là hai dây tín hiệu SCL và SDA thuộc chuẩn giao tiếp I2C, trong đó dây SCL là dây truyền xung đồng hồ với tần số lớn nhất là 400KHz*, do vậy nhìn vào 2 đặc tuyến thì không thấy sự khác biệt bao nhiêu tại tần số này, để tiết kiệm diện tích của mạch chúng ta có thể lựa chọn phương án khoảng cách tâm 2 dây là 0.42mm.

Nhờ công cụ mô phỏng này mà chúng ta có thể quyết định khoảng cách giữa hai dây cạnh nhau bao nhiêu là tối ưu nhất, vừa đảm bảo chất lượng tín hiệu mà vừa không làm tăng kích thước bo mạch lên.

4.3. Kết luận

Qua chương này chúng ta đã khảo sát 2 trường hợp để đánh giá ảnh hưởng của nhiều xuyên kẽm với sự trợ giúp của phần mềm CST 2014. Đây là một công cụ hữu ích cho việc kiểm tra đánh giá chất lượng tín hiệu cho việc thiết kế PCB. Giúp phát hiện sớm những vấn đề mà khi tiến hành vẽ mạch không phát hiện được, nhờ công cụ CST này mà người thiết kế PCB có thể thay đổi chỉnh sửa lại thiết kế của mình nhằm tránh những ảnh hưởng không tốt đối với sản phẩm tương lai.

6. Tài liệu tham khảo

- [1] PGS. TS Tăng Tân Chiến, “**Tương thích điện từ**”, NXB Giáo dục Việt Nam, 2010.
- [2] T.Hermann, “**EMC Design Guide for Printed**”, Ford Motor Company.
- [3] T.C.Lun, ”**Designing for Board Level Electromagnetic Compatibility**”, Freescale Semiconductor.
- [4] Paul, “**C. Introduction to Electromagnetic Compatibility**”, John Wiley & Sons, 1992.
- [5] Ford Motor Company, “**EMC Guide for Printed Circuit Board**”, Document ES-3U5T-1B257-AA, 2002.
- [6] Clayton R. Paul, “**Electromagnetic Compatibility**”, 2006.
- [7] **Automotive Electrical Environment**, Ford/Visteon/EMCARM Co., 1995.
- [8] A.R. Macko, A. Nielsen, P. Bator, “**Electromagnetic Compatibility for Printed Circuits Boards**”, Ford Motor Company/Visteon, December, 1994.
- [9] Jong Ho Kim and Dong Chul Park, “**A Simple Method of Crosstalk Reduction by Metal Filled Via Hole Fence in Bent Transmission Lines on PCBs**”, 17th International Zurich Symposium on Electromagnetic Compatibility, 2006.
- [10] Asanee Suntives, Arash Khajooeizadeh, Ramesh Abhari, “**Using Via Fences for Crosstalk Reduction in PCB Circuits**”, IEEE, 2006.
- [11] Mick Grant, “**Signal Integrity Considerations for High Speed Digital Hardware Design**”, White Paper, November 2002.
- [12] Prof Dr Wolfgang Langguth, “**Earthing & EMC Fundamentals of Electromagnetic Compatibility (EMC)**”, May 2006.
- [13] “**Printed-Circuit-Board Layout for Improved Electromagnetic Compatibility**”, Texas Instrument, 1996.
- [14] Texas Instruments, “**MSP430G2553 datasheet**”, 2004.

Mục lục:

CHƯƠNG 1. TỔNG QUAN VỀ TƯƠNG THÍCH ĐIỆN TỪ	4
1.1 Tổng quan về tương thích điện từ	4
1.1.1 Mô hình cơ bản của tương thích điện từ	4
1.1.2 Các hiệu ứng của nhiễu điện từ	5
1.1.3 Mục đích của tương thích điện từ	5

1.1.4	Nhiều giao thoa điện từ	6
1.2	Các nguồn nhiễu	7
1.2.1	Phân tích các nguồn nhiễu	7
1.2.2	Một số nguồn nhiễu điển hình	8
1.3	Các phương pháp xử lý nguồn nhiễu.....	9
1.3.1	Phương pháp phân vùng	9
1.4	Hiệu quả bọc chắn	11
1.5	Kết luận	12
CHƯƠNG 2. CẤU TRÚC VÀ CÁC LOẠI NHIỀU THƯỜNG GẶP TRÊN BO MẠCH IN		12
2.1	Cấu trúc bo mạch in.....	12
2.1.1	Cấu trúc của một tấm mạch in (Stackup)	12
2.1.2	Cấu trúc điểm kết nối tín hiệu (VIA).....	15
2.1.3	Đặc tính đường mạch in trên bo mạch	17
2.2	Các loại nhiễu thường gặp trên bo mạch in	19
2.2.1	Nhiều xuyên kẽm (Crosstalk)	19
2.2.2	Nhiều do không phối hợp trở kháng	20
2.2.3	Nhiều pha trộn giữa tương tự và số	21
2.3	Kết luận	22
CHƯƠNG 3. CÁC PHƯƠNG PHÁP THIẾT KẾ KHỦ NHIỄU		22
TRÊN BO MẠCH IN		22
3.1.	Cấu trúc thường dùng của một bo mạch in nhiều lớp	22
3.2.	Ván đế về mặt phẳng đất	23
3.3.	Phân bố nguồn	25
3.4.	Kỹ thuật bố trí đường mạch in	27
3.5.	Tụ lọc.....	28
3.6.	Sử dụng VIA để hạn chế nhiễu xuyên kẽm	30
3.7.	Tạo lồng Faraday bằng VIA	35
3.8.	Giảm vòng lặp trở về của tín hiệu	35
3.9.	Bọc chắn và cáp.....	37
3.10.	Kết luận	39
CHƯƠNG 4. MÔ PHỎNG VÀ ĐÁNH GIÁ KẾT QUẢ		41

4.1. Giới thiệu phần mềm CST PCB STUDIO 2014	41
4.1.1. CST PCB STUDIO là gì?	41
4.1.2. Các ứng dụng chính trong CST 2014	42
4.2. Mô phỏng và đánh giá về nhiễu xuyên kênh.....	42
4.2.1. Sử dụng phần mềm ALTIUM 2013 để tạo ra một thiết kế PCB mẫu	42
4.2.2. Chọn nhiễu xuyên kênh làm đối tượng mô phỏng	43
4.2.3. Đánh giá kết quả mô phỏng với các thông số S_{ij} và SWR.....	44
4.3. Kết luận	57

