

# UNIVERSIDADE ESTADUAL DE FEIRA DE SANTANA DEPARTAMENTO DE TECNOLOGIA ÁREA DE SISTEMAS DIGITAIS MI CIRCUITOS DIGITAIS

## Problema 2 – 2025.2

## 1. Tema

Uso de Verilog para prototipação de uma calculadora aritmética e lógica baseada em ULA em FPGA com circuitos sequenciais e combinacionais.

# 2. Objetivos de Aprendizagem

Após a realização com sucesso da solução do problema, o/a discente será capaz de:

- Compreender conceitos avançados de unidades lógicas e aritméticas (ULAs) e pilhas digitais;
- Implementar uma calculadora RPN em Verilog com suporte a operandos de 8 bits;
- Utilizar técnicas de armazenamento temporário (memória do último resultado) em hardware digital;
- Analisar, depurar e testar operações complexas em FPGA, incluindo multiplicação e divisão;
- Implementar métodos de conversão e exibição de resultados em diferentes bases numéricas (decimal, octal, hexadecimal e binária);
- Aplicar boas práticas de projeto, modularização e documentação em Verilog.

## 3. Problema

As Unidades Lógicas e Aritméticas (ULAs) constituem elementos fundamentais em processadores e microcontroladores, pois realizam as operações aritméticas e lógicas essenciais. Ao expandir o estudo de uma ULA de 4 bits para um sistema mais robusto de 8 bits, torna-se possível explorar não apenas operações básicas, mas também funcionalidades mais avançadas, como potência, raiz quadrada e uso de memória.

Neste projeto, você e sua equipe deverão projetar e implementar, em FPGA (placa DE10-Lite), uma **calculadora digital baseada em RPN** (Reverse Polish Notation). O sistema utilizará operandos de 8 bits e permitirá:

- entrada de números e operadores seguindo o modelo RPN;
- execução de operações aritméticas, lógicas e especiais;

- armazenamento automático do último resultado em um registrador de memória reutilizável;
- visualização do resultado em diferentes bases (decimal, octal e hexadecimal), selecionadas por chaves da placa.

A exibição do resultado será feita por meio dos displays de 7 segmentos, LEDs indicadores e seletores de base, permitindo a interpretação correta dos valores.

O objetivo é desenvolver um protótipo funcional em FPGA, acompanhado de um relatório técnico com fundamentação teórica, descrição modular do projeto, simulações e testes práticos realizados no LEDS (Laboratório de Eletrônica Digital e Sistemas).

# 4. Requisitos

O protótipo deve atender aos seguintes requisitos:

- **Entradas**: dois operandos de 8 bits, seleção da operação (OP), botões para entrada/execução de dados em RPN, e seleção da base de exibição (BASE).
- Saídas: resultado em displays de 7 segmentos, LEDs para flags.
- Operações aritméticas:
  - a. Soma (A + B)
  - b. Subtração (A B)
  - c. Multiplicação (A × B) com saturação, utilizando apenas um somador recursivamente:
  - d. Divisão (A ÷ B) com detecção de divisão por zero

#### Operações lógicas:

- a. AND (A & B)
- b. OR (A | B)
- c. XOR (A ^ B)
- d. NOT (~A)

#### Memória:

a. Armazenamento automático do último resultado em registrador A;

#### Flags:

- a. Overflow (OV)
- b. Zero (Z)
- c. Carry out (COUT)
- d. Erro (ERR)

#### Visualização em diferentes bases:

- a. Hexadecimal
- b. Decimal
- c. Octal

## 5. Produto

- 1. Especificação detalhada do circuito, que deve ser necessariamente o circuito mínimo;
- 2. Implementação da estrutura do circuito na ferramenta Quartus, utilizando verilog estrutural;
- 3. Síntese do sistema na plataforma de desenvolvimento DE10-Lite;
- 4. Estruturas de testes, simulações e demais elementos utilizados para validação do funcionamento do circuito;

# 6. Cronograma

Semana	Aula	Data	Descrição
08	15	24/09/25	Apresentação Problema 2
	16	26/09/25	Problema 2 – Tutorial/Desenvolvimento
09	17	01/10/25	Problema 2 – Tutorial/Desenvolvimento
	18	03/10/25	Problema 2 – Tutorial/Desenvolvimento
10		08/10/25	Feirinha de Graduação
	19	10/10/25	Problema 2 – Tutorial/Desenvolvimento
11	20	15/10/25	Problema 2 – Tutorial/Desenvolvimento
	21	17/10/25	Entrega Problema 2

# 7. Avaliação

Conforme o envolvimento dos participantes do grupo nas discussões e na apresentação final, a qualquer momento o tutor poderá escolher um(a) estudante para fazer perguntas sobre o funcionamento de qualquer componente, tanto nas sessões tutoriais quanto na apresentação do projeto.

O estudante que não comparecer, ou se atrasar, no dia da sessão de apresentação, terá automaticamente nota "0" (zero) no problema, excetuando-se as condições que permitem 2ª chamada de avaliações, conforme regulamento do curso.

A nota final será composta pelo barema descrito na Tabela 1, conforme o detalhamento que se segue:

Tabela 1: Barema da nota final

Nota	Peso
Desempenho individual	3,0
Atividades Práticas	1,5
Projeto	3,5
Documentação	2,0

### **Desempenho Individual**

Nota de participação individual nas sessões tutoriais, conforme o interesse e entendimento demonstrado pelo aluno, assim como sua assiduidade, pontualidade, contribuição nas discussões, cumprimento das metas atribuídas e desempenho na apresentação do problema no laboratório.

#### **Atividades Práticas**

Nota correspondente ao cumprimento dos roteiros experimentais que serão apresentados nas Sessões de Atividades Práticas.

## **Projeto**

Nota atribuída à apresentação, simulação, demonstração e testes do projeto desenvolvido pelo subgrupo no ambiente Quartus, bem como qualidade do código-fonte (organização e comentários).

## Documentação

Nota atribuída ao relatório técnico (um por subgrupo), considerando qualidade da redação (ortografia e gramática), organização dos tópicos, definição do problema, descrição da solução, explicação dos experimentos, análise dos resultados, detalhando os itens não atendidos, se for o caso. Esta nota será computada conforme os critérios descritos na Tabela 2

Tabela 2: Barema da documentação

Critério	Peso
Qualidade da Redação (Ortografia e Gramática)	1
Organização dos Tópicos	1
Definição do Problema	1
Teoria	1
Descrição da Solução	2
Explicação dos Testes	2

Análise dos Resultados	2
Alialise dos Resultados	

# 8. ORIENTAÇÕES

#### Geral

Cada grupo tutorial será dividido em subgrupos de até 3 pessoas. As sessões tutoriais serão usadas para análises e explanações sobre as abordagens teóricas, discussões pertinentes e tomadas de decisão. Assim, instrui-se, que o tutor realize o acompanhamento e avaliação do desempenho individual em cada sessão tutorial segundo os critérios a seguir: assiduidade/pontualidade; cumprimento de metas (contribuição efetiva); participação, e domínio dos conteúdos.

Note que grande parte do trabalho, dentro do componente curricular, será conduzido prioritariamente fora das sessões tutoriais. Por isso, cada grupo deve se organizar quanto à forma e periodicidade das reuniões de execução das atividades. Os membros do grupo são responsáveis pelas informações que serão levadas para as sessões tutoriais, e por isso devem estar atentos à busca em fontes confiáveis. Os grupos tutoriais deverão utilizar os canais de comunicação (chat, fórum, grupos de discussão) que serão disponibilizados nos Ambientes Virtuais de Aprendizagem (AVA) - Google Classroom.

#### Relatório

O relatório deverá seguir o modelo indicado pelo tutor. Este documento, contudo, será avaliado de acordo com os itens que o compõem:

- Introdução devidamente contextualizada, contendo ainda uma apresentação do problema qual deseja-se resolver;
- Metodologias e técnicas aplicadas para o projeto e desenvolvimento da solução do problema, fundamentadas usando a teoria de circuitos digitais utilizando fontes confiáveis e diversificadas;
- Descrição em alto nível do circuito proposto, apresentando todos os periféricos de entrada e saída, e módulos funcionais do seu sistema e como eles estão conectados. Isso inclui componentes como botões, chaves ou LEDs.
- Descrição sobre qual o papel de cada módulo do circuito.
- Discussão dos resultados de síntese, no que se refere ao uso de elementos lógicos (LEs) do FPGA;
- Descrição e análise dos testes e simulações realizadas em nível de projeto;

É importante observar que não serão admitidas cópias de materiais existentes.

## **Apresentação**

A apresentação do projeto será conduzida em sessão tutorial específica, conforme o calendário. Cada grupo tutorial deve se preparar adequadamente para conduzir uma apresentação do projeto, considerando os recursos disponíveis em bancada. Durante a

apresentação, serão realizadas perguntas referentes ao processo de desenvolvimento do projeto para todos os membros do grupo. Dessa forma, é importante que todos tenham conhecimento sobre os tópicos cobertos, mesmo que ocorra uma divisão das atividades.

### Sessões "Atividades Práticas"

No sentido do acompanhamento das atividades de desenvolvimento e implementação da solução, haverão sessões tutoriais denominadas de "Atividades Práticas". Durante estes encontros, os alunos devem desenvolver suas atividades de desenvolvimento que serão devidamente orientadas pelo tutor. Cabe ao aluno estar atento ao cronograma e preparar-se adequadamente para esta sessão.

## 9. Referências Básicas

- 1. TOCCI, R. J. Sistemas Digitais: Princípios e Aplicações, Ed. LTC, 7ª. Edição, 2000.
- 2. WAKERLY, J. F. Digital design: principles and practices. 3rd ed. Prentice Hall, 2001.
- 3. MANDADO, E. Sistemas Electrónicos Digitales, 9°ed, Marcombo, S.A. 2007.
- GAJSKI, D. D. Principles of Digital Design, Prentice Hall, 1997.
- PADILLA, A. J. G. Sistemas digitais. Lisboa: McGraw Hill, 1993.
- RABAEY, J. M.; CHANDRAKASAN, A. P.; NIKOLIC, B. Digital integrated circuits: a design perspective. 2nd ed. Pearson Education, 2003.

## 10. Links úteis

 Site do Laboratório de Eletrônica Digital e Sistemas (LEDS): https://sites.google.com/uefs.br/ltec3-leds