

BAT6

Frey, Raphael
raphael.frey@students.fhnw.ch

Freivogel, Reto
reto.freivogel@students.fhnw.ch

Murray, Alex
alexander.murray@students.fhnw.ch

18. November 2015

Studiengang	EIT
Modul	Projekt 3
Team	2
Auftraggeber	Hanspeter Gysin
Fachcoaches	Hanspeter Gysin, Peter Ganzmann, Matthias Meier
Autoren	Reto Freivogel, Alexander Murray, Raphael Frey
Version	1

Abstract

Inhaltsverzeichnis

1	Einleitung	1
2	Aufgabenstellung	2
3	Grundkonzept	3
4	Komponenten	4
4.1	36V Netzteil und Netzeingang	4
4.2	Spannungsversorgungen	4
4.3	LT3741	5
4.4	Druck-Drehtaster	11
5	PCB	13
6	Software	14
7	Verifikation	15
8	Fazit	16

Versionsgeschichte

18. November 2015 Version 1

1 Einleitung

Mit der zunehmenden Verbreitung von erneuerbaren Energiequellen hat sich in den letzten Jahren die Solartechnologie zunehmender Popularität erfreut, und wird mit grosser Wahrscheinlichkeit in Zukunft noch weiter an Bedeutung gewinnen.

Doch wie mit vielen anderen Technologien wächst mit zunehmender Verbreitung auch bei der Solartechnik das Bestreben, die Technologie besser zu verstehen und schlussendlich besser zu kontrollieren, um ihr Potenzial bestmöglich ausschöpfen zu können.

Im Rahmen des Projekts 4 soll im Frühlingssemester 2016 deshalb ein Überwachungsgerät für Photovoltaik-Zellen entwickelt werden. Um dieses Überwachungsgerät unter kontrollierten Bedingungen im Labor testen zu können, soll in diesem Projekt ein Netzgerät entwickelt werden, das eine Photovoltaik-Zelle unter verschiedenen Bedingungen simulieren kann.

Als Zusatzanforderung soll nicht nur eine einzelnen PV-Zelle simuliert werden können, sondern auch eine Serieschaltung mehrerer PV-Zellen durch serielle Kopplung entsprechend vieler Simulatoren.

Das Gerät ist grundsätzlich ein Labornetzgerät, mit der Besonderheit, dass verschiedene Strom-Spannungs-Kurven vom Benutzer definiert werden können. Diese unterschiedlichen Kurvenverläufe orientieren sich am Verhalten von PV-Modulen unter verschiedenen Umständen (z.B. volle Sonneneinstrahlung, teilweise abgeschattet/verdreckt, etc.).

Das Gerät ist mikrocontroller-basiert und hat ein einfaches Benutzer-Interface sowie die Möglichkeit, mit einem PC via serielle Schnittstelle zu kommunizieren.

2 Aufgabenstellung

Aufgabenstellung, Basic Info über PV-Module

3 Grundkonzept

Grundkonzept der Lösungsansatzes, allgemeine Überlegungen

Die Aufgabe besteht darin die UI-Kennlinie einer Solarzelle durch eine elektronische Schaltung künstlich nachbilden zu können.

(insert example UI Kennlinie)

4 Komponenten

Es wird in Detail beschrieben, welche elektronische Komponenten aus welchem Grund ausgewählt worden sind.

4.1 36V Netzteil und Netzeingang

Die maximale Ausgangsleistung wurde grob berechnet mit $24\text{ V} \cdot 3\text{ A} = 72\text{ W}$.

Da das Aufbauen eines eigenen Netzteils für die notwendige Ausgangsleistung zu aufwändig und teuer gewesen wäre, entschieden wir uns für ein externes Netzgerät dass im Gehäuse montiert werden kann. Das verwendete Netzteil liefert 36 V und 75 W und ist in der Abbildung 1 als N_2 zu sehen.

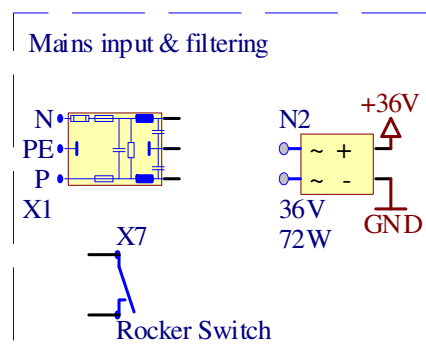


Abbildung 1: Netzspannung wird gefiltert und auf 36V DC durch ein externes Netzmodul transformiert

Weiter wird eine Netzeingangs-Steckverbinder mit integriertem Netzfilter und Sicherung verwendet, was in der Abbildung 1 als X_1 zu sehen ist. Ein auf der Rückseite des Gehäuses montierter Schalter X_7 erlaubt das Ein- und Ausschalten des Endproduktes.

4.2 Spannungsversorgungen

Für die digitale Logik werden die zwei Spannungspegel 5 V und 3.3 V benötigt.

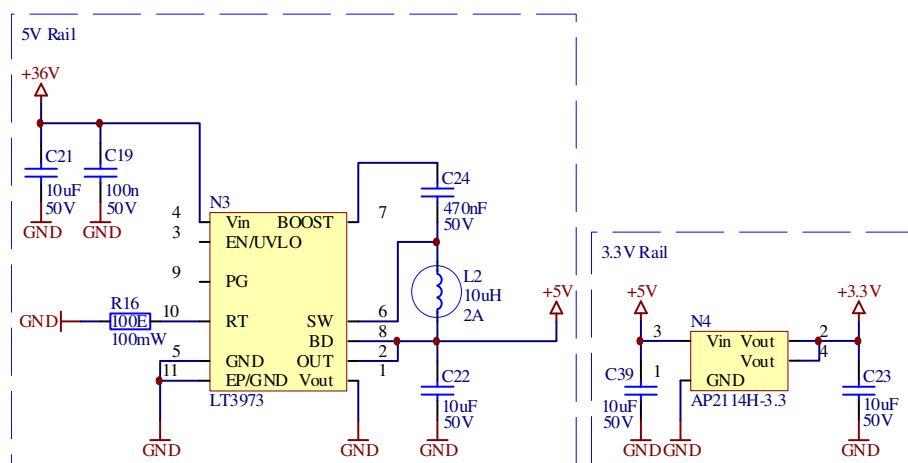


Abbildung 2: Speisung für 5V mittels Abwertswandler (links) und Speisung für 3.3V mittels Linearregler (rechts)

Die 36 V vom Netzteil werden mittels eines getakteten DC-DC-Wandlers auf 5 V transformiert, was in der Abbildung 2 vom Bauteil N_3 verwirklicht wird.

Die 5 V werden von einem Linearregler N_4 auf 3.3 V gestuft. Ein Linearregler wurde gewählt damit die 3.3 V Speisung möglichst Störfrei bleibt – Getaktete Wandler verursachen viel mehr Störung. Somit wird verhindert, dass die DACs und ADCs verrauscht sind und ungenau messen.

4.3 LT3741

Die Ausgangsspannung muss mindestens im Bereich von 0 V bis 24 V liegen und einen Ripple kleiner als 300 mV besitzen. Der Ausgangsstrom muss mindestens im Bereich von 0 A bis 3.5 A liegen und einen Ripple kleiner als 100 mA besitzen. Dabei sollte die Effizienz bei Volllast mindestens 80 % betragen.

Da das Endprodukt schlussendlich in Serie mit mehreren Spannungs- oder Stromquellen geschaltet werden könnte, muss zusätzlich darauf geachtet werden, dass der Spannungswandler *leistungsaufnahmefähig* sein muss. Diese Eigenschaft weist ein sogenannter *Synchronwandler* vor und wurde zusammen mit den Spannungs-, Strom-, und Leistungsanforderungen als primäres Merkmal für die Produktsuche eines Wandlers verwendet.

Der LT3741 ist einer der Bauteile, die alle Anforderungen erfüllt. In der Abbildung 3 ist der Aufbau zu sehen.

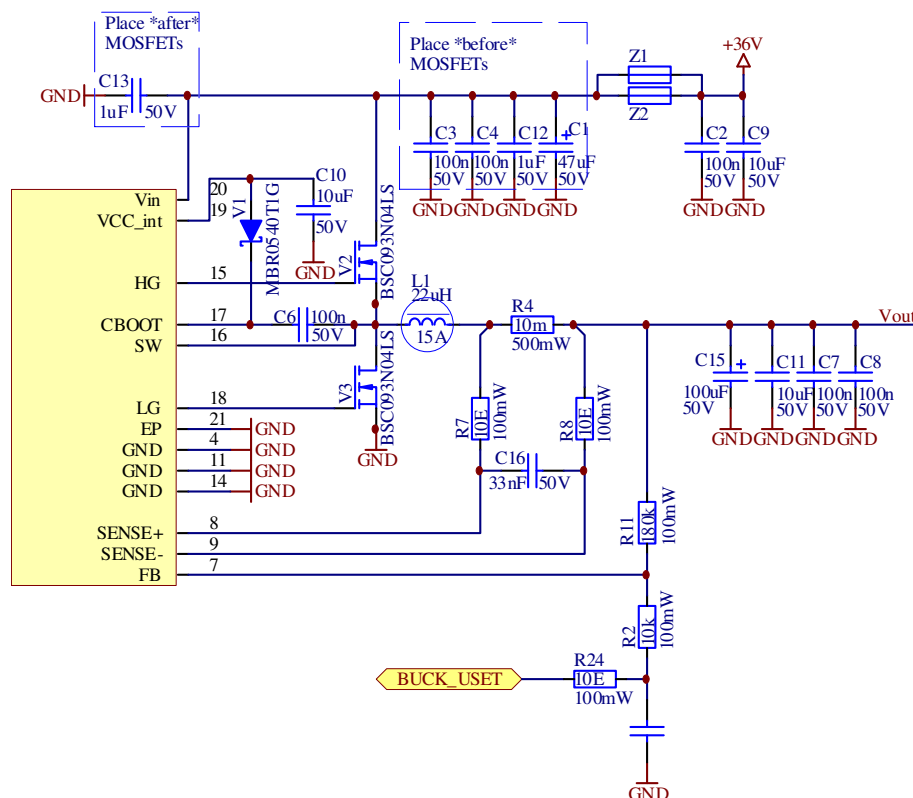


Abbildung 3: Herzstück des Projektes: Aufbau des LT3741 CVCC Synchronwandler

4.3.1 Stützkondensatoren

Der LT3741 wird mit 36 V gespeist (oben rechts in der Abbildung 3). Da diese Schaltung viel Störung auf der 36 V Speisung verursachen würde, werden verschiedene Keramikkondensato-

ren und Ferritkerne verwendet, um die hochfrequente Signale möglichst von der Speisung zu eliminieren und somit die anderen Speisungen von ungewollten Störungen zu bewahren.

4.3.2 Schaltfrequenz

Eine höhere Schaltfrequenz f_S bedeutet eine niedrigere Rippelspannung, aber eine höhere Verlustleistung. f_S wurde so hoch wie möglich dimensioniert, was sich als ≈ 800 kHz herausstellte. In den nachfolgenden Berechnungen wird mit 1 MHz berechnet, damit ein wenig Spielraum übrig bleibt.

4.3.3 Auswahl Spule

Die Spule L_1 , ersichtlich in der Abbildung 3, wurde mit der Formel 1 berechnet,

$$L_1 = \left(\frac{U_{in} \cdot U_{out} - U_{out}^2}{0.3 \cdot f_S \cdot I_O \cdot U_{in}} \right) = 6 \mu\text{H} \quad (1)$$

wobei U_{in} die Eingangsspannung von 36 V ist, U_{out} die Ausgangsspannung bei grösster Leistung ist (18 V), f_S die Schaltfrequenz von 1 MHz ist und I_O der maximale Ausgangsstrom von 5 A ist.

Um den Rippel noch ein wenig mehr zu glätten, wurde eine grössere Spule von 22 μH ausgewählt.

Der Maximalstrom durch die Spule ist gleich gross wie der Strom, der durch den MOSFET fliesst und wird mit der Formel 2 berechnet. Der Sättigungsstrom wurde mit $1.2 \cdot I_{D_{max}} = 6.2$ A berechnet. Es wurde nach passende Spulen gesucht, welche in der Tabelle 1 eingetragen sind.

Tabelle 1

Digikey	Price (CHF)	Inductance (μH)	DCR (Ω)	Ohmic Loss (W)
732-4237-1-ND	8.03	22	0.007	0.175
732-2179-1-ND	6.4	47	0.0335	0.8375
732-2177-1-ND	6.4	22	0.0146	0.365

Unter den Kandidaten ist ganz klar wegen des niedrigen DCRs die Erste, mit Grau hervorgehobene Spule, die optimalste.

4.3.4 Auswahl MOSFETs

Die Bauteile V_1 und C_6 bilden zusammen mit dem MOSFET V_2 ein High-Side-Schalter. Im Gegensatz zu einem nicht-synchronen Schaltregler befindet sich an der Stelle wo normalerweise eine Freilaufdiode sein sollte ein zweiter MOSFET V_3 . Dieser ermöglicht eine Spannungsregelung in der gegengesetzten Richtung – sprich, sie ermöglicht eine Leistungsaufnahme, was, wie oben schon erwähnt wurde, kritisch ist.

Bei der Auswahl von passenden MOSFETs sind die Parameter Q_G (Total Gate Charge), $R_{DS(on)}$ (On-Resistance), Q_{GD} (Gate to Drain Charge), Q_{GS} (Gate to Source Charge), R_G (Gate Resistance), sowie U_{GS} und U_{DS} , $I_{D_{max}}$ und $U_{GS_{THR}}$ kritische Parameter.

Der maximale Drain-Strom kann mit der Formel 2 berechnet werden

$$I_{D_{max}} = I_O + \left(\frac{U_{in} \cdot U_{out} - U_{out}^2}{2 \cdot f_S \cdot L \cdot U_{in}} \right) = 5.2 \text{ A} \quad (2)$$

wobei I_O der maximale Ausgangsstrom von 5 A ist, U_{in} die Eingangsspannung von 36 V ist, U_{out} die Ausgangsspannung bei grösster Leistung ist (18 V), f_S die Schaltfrequenz von 1 MHz ist und L die Spule von 22 μ H ist.

U_{DS} wurde höher gewählt als die Eingangsspannung: $U_{DS} > 36$ V.

Der LT3741 liefert als maximale Gate-Steuer-Spannung U_{GS} 5 V. Da der LT3741 während dem Aufstartvorgang Steuersignale knapp unter 3 V liefert, muss die Gate-Threshold-Spannung $U_{GS_{THR}}$ kleiner als 2 V gewählt werden. $U_{GS_{min}}$ muss grösser als 5 V sein.

Leistungsverluste der MOSFETs sind einerseits verbunden mit ohmsche Verluste – abhängig von $R_{DS(on)}$ – sowie verbunden mit Schaltverluste – abhängig von Q_{GS} und Q_{GD} .

Der Leistungsverlust im High-Side MOSFET kann mit der Formel 3 approximiert werden

$$P_{LOSS} = (\text{ohmic loss}) + (\text{transission loss})$$

$$\approx (I_O^2 \cdot R_{DS(on)} \cdot \rho_T) + \left(\frac{U_{in} \cdot I_O}{5 \text{ V}} \cdot (Q_{GD} + Q_{GS}) \cdot (2 \cdot R_G + R_{PU} + R_{PD}) \cdot f_S \right) \quad (3)$$

wobei ρ_T ein temperaturabhängiger Parameter vom Einschaltwiderstand ist. Bei 70 °C beträgt $\rho_T \approx 1.3$. R_{PD} und R_{PU} sind die Ausgangsimpedanzen vom LT3741 und betragen 1.3 Ω respektive 2.4 Ω .

Der Low-Side MOSFET sollte einen möglichst kleinen $R_{DS(on)}$ haben und ein Total-Gate-Charge $Q_C \leq 30$ nC besitzen.

Ein weiterer Verlust sind die Schaltverluste der internen MOSFET-Treiber im LT3741. Die Total Gate Charge Q_C muss während jedem Zyklus geladen und wieder entladen werden. Diese Verluste können mit der Formel 4 berechnet werden,

$$P_{LOSS_LDO} \approx ((U_{in} - 5 \text{ V}) \cdot (Q_{GLG} + Q_{GHG}) \cdot f_S) \quad (4)$$

wobei G_{GLG} die Low-Side Gate-Charge G_C ist und G_{GHG} die High-Side Gate-Charge ist.

In der Tabelle 2 sind verschiedene MOSFET-typen aufgelistet, die in den oben genannten Parametern passen. Dabei wurde P_{LOSS} und P_{LOSS_LDO} für jeden Kandidaten berechnet.

Tabelle 2

$R_{DS(on)}$	Q_{GD}	Q_{GS}	R_G	$U_{GS_{THR}}$	Ohmic Loss	Transission Loss	Total Loss	Drive Loss
0.0032	4	2.5	0.4	2.5	0.104	1.0296	1.1336	0.806
0.0039	7	9	2.4	3.3	0.12675	4.8384	4.96515	1.984
0.0042	7	9	2.4	3.3	0.1365	4.8384	4.9749	1.984
0.008	2	4.5	3	2	0.26	2.2464	2.5064	0.558
0.0067	5.3	3.9	1.5	1	0.21775	2.18592	2.40367	0.7998
0.0093	2	4.9	1	2	0.30225	1.39104	1.69329	1.488
0.019	8	4	1.3	2	0.6175	2.6784	3.2959	1.798
0.0095	7.5	6	1	3	0.30875	2.7216	3.03035	1.736

Vergleicht man *Total Loss* und *Drive Loss*, wäre der oberste MOSFET geeigneter. Aus Kostengründen und generell schlechter Dokumentation wurde aber der nächst bessere MOSFET gewählt – hier mit hellgrau hervorgehoben.

Es wird für den High-Side MOSFET wie auch für den Low-Side MOSFET der gleiche Typ verwendet.

4.3.5 Spannungs- und Strommessung

Der LT3741 ist sowohl Spannungsgesteuert wie auch Stromgesteuert. Der Spannungsteiler $R_{11} \parallel R_2$ (siehe Abbildung 3 oder Abbildung 4) erlaubt das Messen der Ausgangsspannung und ein Shunt-Widerstand R_4 ermöglicht die genaue Überwachung des Stromes durch die Spule L_1 . Der Widerstand R_4 wurde so gewählt damit der maximale Ausgangsstrom maximal 5 A betragen kann.

Stromüberwachung ist sehr wichtig bei einer solchen Aufgabe wo die Ausgangsspannung sich konstant ändert. Sie erlaubt genauer vorhersehbares Verhalten der Spannungsänderung am Ausgang – Überschiessen der Sollspannung und extreme Stromspitzen in der Spule können besser vermieden werden.

Weiter kann ein Stromgesteuerter Regler auch als Konstantstromquelle funktionieren. Diese Eigenschaft ist vorallem dann von Bedeutung wenn der Arbeitspunkt sich im “steilen” Bereich der UI-Kennlinie des PV-Moduls befindet.

Die Feedback-Widerstände R_2 und R_{11} wurden nach der Formel 5 dimensioniert damit die Ausgangsspannung maximal 23 V beträgt.

$$U_{out} = 1.21 \text{ V} \left(1 + \frac{R_{11}}{R_2} \right) \quad (5)$$

Die Ausgangsspannung kann danach durch Anheben der Bezugsspannung $BUCK_USET$ nach der Formel 6 verändert werden.

$$U_{out} = (1.21 \text{ V} - BUCK_USET) \cdot \frac{R_{11} + R_2}{R_2} \quad (6)$$

Wobei $BUCK_USET$ die analoge Spannung vom ersten DAC ist. In der Abbildung 4 ist die dazugehörige Schaltung.

Analog zur Ausgangsspannung kann auch der Maximalstrom eingestellt werden. Durch anlegen einer analogen Spannung zwischen 0 V und 1.5 V am Eingang CTRL1 des LT3741 kann direkt der maximale *Durchschnittsstrom* durch die Spule L_1 und somit der maximale Ausgangsstrom eingestellt werden.

Die Abbildung 5 zeigt die dazugehörige Schaltung. Der maximale durchschnittliche Ausgangsstrom I_o wird mit der Formel 7 berechnet

$$I_o = \frac{U_{CTRL1}}{30 \cdot R_4} \quad (7)$$

wobei U_{CTRL1} die analoge Steuerspannung vom zweiten DAC ist und R_4 der 10 mΩ Shunt-Widerstand ist, welcher in der Abbildung 3 zu sehen ist.

Damit der Mikrocontroller angemessene Steuerspannungen generieren kann, braucht er die Ausgangsspannung und den Ausgangsstrom zu messen.

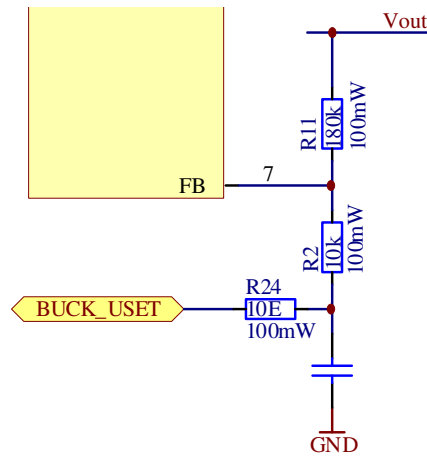


Abbildung 4: Einstellung der Ausgangsspannung durch Änderung der Bezugsspannung im Feedback-Loop mittels einer analogen Steuerspannung von 0V bis 1.21V

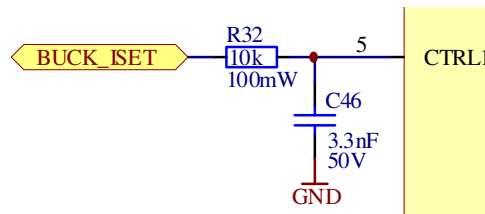


Abbildung 5: Einstellung des Maximalstroms mittels einer analogen Steuerspannung von 0V bis 1.5V

Die Ausgangsspannung wird mittels der Schaltung in der Abbildung 6 gemessen. Die Widerstände R_{12} und R_{15} wurden so dimensioniert damit die Spannung $BUCK_UMEAS$ im Bereich von 0 V bis 1.5 V skaliert ist.

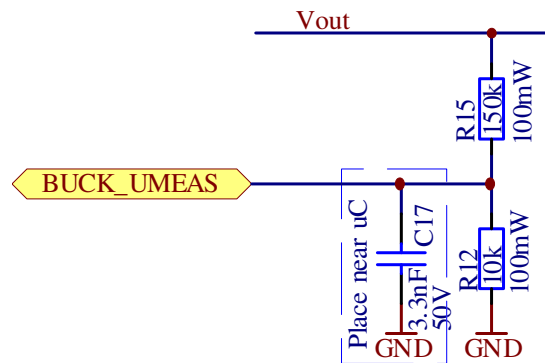


Abbildung 6: Messen der Ausgangsspannung

Der Ausgangsstrom wird mittels einem Shunt-Widerstand R_5 differentiell gemessen. Die Schaltung dazu ist in der Abbildung 7 dargestellt.

Es ist zu beachten, dass die Widerstände R_{10} und R_{14} einen Bias-Strom durch den Widerstand R_5 verursachen. Somit entsteht ein kleiner Spannungs-Offset.

$$U_{offset} = \frac{3.3 \text{ V} \cdot R_5}{R_{14} + R_{10} + R_5} \quad (8)$$

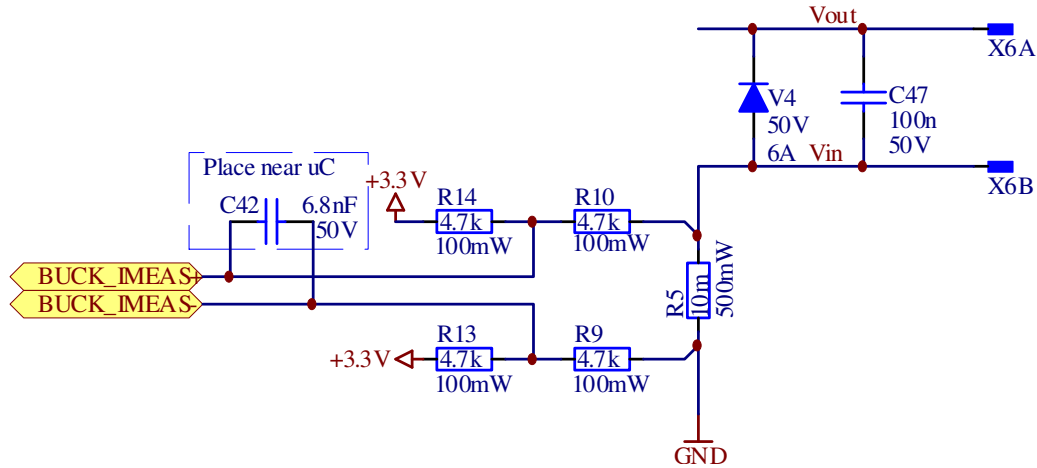


Abbildung 7: Messen des Ausgangsstromes

Da der ADC eine 12-bit Auflösung mit einer Referenzspannung von 3.3 V hat, gilt:

$$U_{step} = \frac{3.3 \text{ V}}{2^{12}} = 806 \text{ } \mu\text{V} \quad (9)$$

Die Widerstände R_9 , R_{10} , R_{10} und R_{14} sollten so klein wie möglich dimensioniert werden damit Störungen an den Leitungen minimiert werden können, aber sollten immer noch gross genug sein, damit $U_{offset} \leq U_{step}$. Zu gross dürfen sie auch nicht sein, weil sonst die Holding-Time des ADCs nicht mehr erfüllt ist (was bei ca. $\geq 5 \text{ k}\Omega$ der Fall ist). Aus den Gleichungen 8 und 9 kann jetzt nach den 4 Widerständen aufgelöst werden. Es gilt:

$$\begin{aligned} U_{step} &\geq U_{offset} \\ \frac{3.3 \text{ V}}{2^{12}} &\geq 3.3 \text{ V} \cdot \frac{R_5}{R_x + R_5} \\ \frac{1}{2^{12}} &\geq \frac{R_5}{R_x + R_5} \\ R_x &\geq (2^{12} - 1) \cdot R_5 \end{aligned}$$

wobei $\frac{R_x}{2} = R_9 = R_{10} = R_{13} = R_{14}$. Berechnet ergibt $\frac{R_x}{2} \approx 22 \text{ } \Omega$.

Eine weitere Einschränkung, vorallem bei kleinen Widerständen, ist, dass nicht unnötig viel Leistung verbraten werden sollte. Deshalb werden die Widerstände ein wenig höher mit $270 \text{ } \Omega$ dimensioniert. In diesem Fall ist der Leistungsverlust aller 4 Widerstände:

$$P_{loss} \approx \frac{3.3 \text{ V}^2}{2 \cdot 270 \text{ } \Omega} \approx 20 \text{ mW}$$

Die gemessene Spannung am Shunt-Widerstand ist recht klein. Deshalb verwenden wir den im Mikrocontroller eingebauten vorverstärker (PGA), was eine Verstärkung von bis zu Faktor 64 erreichen kann. Das verstärkte Signal wird intern an der eingebauten differentiellen ADC weitergeleitet.

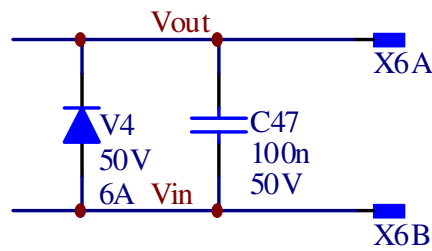


Abbildung 8: Verpolungsschutz am Ausgang

4.3.6 Ausgang

Die Ausgangsspannung wird über zwei Bananenstecker X_{6A} und X_{6B} ans Äussere des Gehäuses geführt. Die Ausgangsspannung ist verpolungsgeschützt mit der Diode V_4 .

Damit die ADCs und DACs möglichst genau messen und möglichst in Full-Range betrieben werden können, wird eine externe Referenzspannung von 1.5 V verwendet (siehe Abbildung 9).

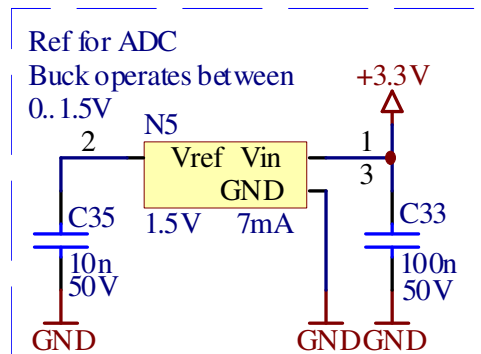


Abbildung 9: 1.5V Referenzspannung um die ADCs möglichst in Full-Range betreiben zu können

4.3.7 Enable und UVLO

Der *Enable*-Eingang des LT3741 wird einerseits vom Mikrocontroller mit dem *BUCK_EN* Signal ein- und ausgeschaltet, andererseits wird der Enable-Eingang auch mit vorrang in Hardware ausgeschaltet, falls die 36 V Spannung unter ≈ 25 V sinken würde. Dies erlaubt ein kontrolliertes und vorhersehbares Verhalten des LT3741 während Ein- und Ausschaltvorgängen des Endproduktes. Die Schaltung dazu ist in der Abbildung 10 ersichtlich.

Im Falle einer Unterspannung wechselt N_6 in den sperrenden Zustand über, der Transistor V_6 beginnt zu leiten, und der Enable-Eingang wird auf Low gezogen. Die Spannung an *BUCK_UVLO* triggert beim Mikrocontroller ein Interrupt.

4.4 Druck-Drehtaster

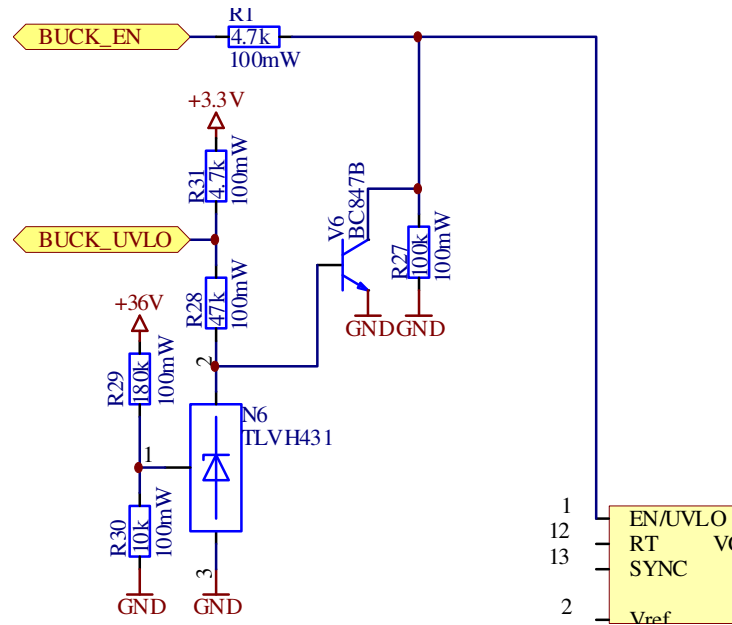


Abbildung 10: Under-Voltage Lock-Out (UVLO) ermöglicht ein kontrolliertes Ein- und Ausschalten des Reglers

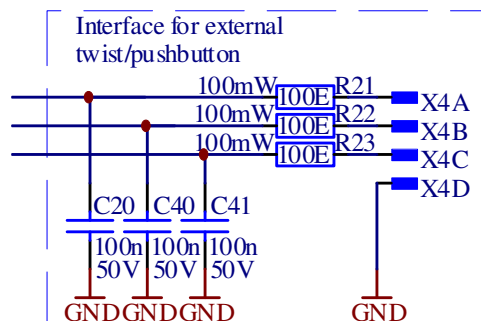


Abbildung 11: Drehdruckknopf

5 PCB

Überlegungen zum PCB (Layout, termisches Zeugs, etc.)

6 Software

Dokumentation Software

7 Verifikation

Wie wurde was verifiziert, Resultate

8 Fazit

Conclusion: Lots and lots of work.