

## CARTÃO DE CIDADÃO CITIZEN CARD



APELIDO[S] SURNAME

CANCELAS MATOS

NOME[S] GIVEN NAME

DÁRIO ALEXANDRE

XO ALTURA NACIONALIDAD

X HEIGHT NATIONALITY

NACIONALIDADE DATA DE NASCIMENTO NATIONALITY DATE OF BIRTH

M 1,76 PRT

29 09 1999

N.º DOCUMENTO DOCUMENT No.

DATA DE VALIDADE EXPIRY DATE

N.º ID CIVIL I CIVIL ID No.

15606975 0 ZY4 13 09 2023

ASSINATURA DO TITULAR HOLDER'S SIGNATURE

Danie Hates

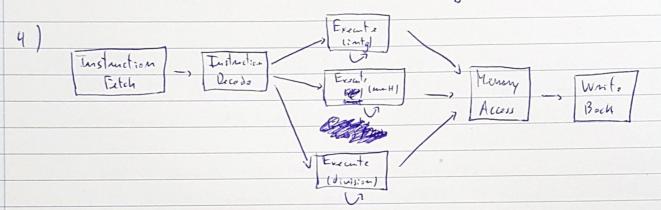


Pas. 1 Dário Alexandre Cancelas Patos 89288 1) 3674 16 47 229 16 15 4 69 184 16 367410 = E5A16 5932 16 113 370 16 12 50 23 16 12 2 9 1 16 5932<sub>10</sub> = 1726<sub>16</sub> 32 - bit address -> 8 disiter (heradecimal) 00000 EsA 00001726 32-bit operando -> 4 byte operand (altimo byte = 0, 4, 8 on C) Sendo que o opriando ocupa 4 bytes, o enderezo de mermonia incapaz de refresentão - la de Parma alinhada é o primeiro, 3674, . Isto ferque conclui-se que enderesos capores do o Pores terão como algorismo puenos significativo un O, 4, 8, on C, de Pour a representarem multiple, de 4 bytes, e apener o Essendo enderezo tem essa característico. 2) speedup = (1-P)+ P P - hasas otimizada N -> Nº de processadore, A lei representado é a lei de Amdahl. Diz-se que esto é una lei de "diminishing returns" visto que o aumento gradual do rumus de precessadors resulta num aumento cada un menor no valor do speeday. Assum, a diferen-La do sperduformais suó maior no coso de aumentos U do 1 para 2, do que o caso de cumentes de 9, par o la per exemplo, mon consumento resultando mum crescimento logaritmico Parte 2 3 | Uma implementação pipeline agrecenta ema toxa de processamento de instan-Goes Superior à de enna implementaçõe não - pipelined devido ão parablismo de instanções Pacto de su capaz de redizer pardelismo de instruções. Isto paralide possibilità que mais instruções rejam langados, visto que podem inician anta que algunas instruções privias rejam concluidas, sendo processados por componentos

3) (continuação) diferentes a coda ciclo de relogio, compenentes osses que ja

Os harards possíveis são harards de contrado, harards de dados e harards estruturais, relecionados com os manches, (Hara de dados) entilização do dados o mencanados entilização do vansos, respetivamente. Os harards potem su resoluidos atravás de statos formandas, re-ordenação de codição o predição de menches, lorwending e stalls , tambim, respetivamente.

(om a intervenção da emidado do interlocking.



Neste esque de pipeline, combine sabe-se que a processo de divisão e mais complexo o tem apresenta ema latimio consideramente maior que por as entres ensidades. Assim, e de forme o pros sobricangas o processador, podendo losi lo mais lente on até invisbiliza-lo, pro e jeplined, fra que seja enquente que as outros emidades, devido o cuo maior simplicidade, o podo ser.

Também se sobre que não é funitido o execusão foro de ordem pais e como Caracterizade por agendamento estático, que resulto ho languamento de instruções em-ordem, o brigatoriamento. Como todas os instruções por apendamento de instruções em-ordem, o brigatoriamento. Como todas os instruções protection de social de instruções até o execusão, está primanecia em-ordem, podudo depois, devido os latêncios dos diferentes unidades, acadas esta franco laro de

Parti 3

5) De Parma a lédar com este problem, é amb que a capacidade da cache, em bytes, sija mattelo representant sobre emo potência de 2 para que le posso tinen partido da atilização de endreças dos blocos com ana affect.

Familia Assim, proma una sabe-se que existem 3 organizações de familiado contra como a conacterístico, da coche: direct mapped, mojeando em bloco a um locol único; luly associative, podendo o tack em boco ten ema posição arbitronio;

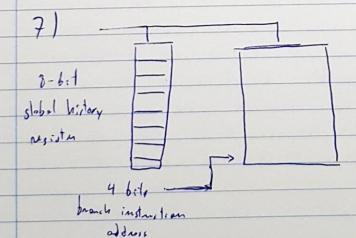
1

5) (continueção) set associative, permitindo dividir a menério coche em vário, este, sendo estes conjuntos de ospaços atraspir onde armorum thoras.

6) i) A estalha de 3 caches representa (um composition entro) sum organi7ação que inter melhor efetura efetura erm compositios da intelização de recursos
para erma refider no acesso aos dados. Isto acentece forque toda apena, 1 coche
focse intelizada, vário, misses acenteceriam on, para o evitar, o dimensão do coche
seño muito elevada, indo contas o conceito de coche. Por ontro lado, cosa densiados
coches forsum intelizados, o processo do acesso tota seria mais denorado pais foderio
ten que aceder a coches em nímis mais elevados, resultando no momentario nom:
mentação para caches mais "priximas", aumentando a denora do processo tambim.

Commicação, denido ao acesso à menor a para instrução, de la ladistare em lenjunto com acesso à menor para obter a provincia instrução. Es Esto solução enito assim hazardo estruturais, sendo que cumento a largaro de bardo dos camais do comunicação.

iii) A politico de unite-back é implementada no coche l3 e a unite-through é aplicado no coche l1 e 12.



O tamanho total de brench pudicta buffer i dado por:

28, 2 24 = 213 = 8, 21 = 8, 1024

Agravimedamente 8000 bits. (846)

Por entre lado, as harerds WAR & WAW são resolundos do renomessão de essistes, (arecteústica deste algoritho também, que altera os momos, farerdos de estados con que escritos fom-de-orden pôr afeten instagos, aindo não acobados.

## Porte 5

processamento de dades e visto que a canol de comunica comunicação com entro, componente, do sisteme é unico, considero se que ena GPU é MIMO based, viste que vários instruções são ralizado, em simultêneo de emilormemente

