



Arquitetura de Computadores II

2º Ano, 2º semestre

(LEEC, LECI)

Dossiê Pedagógico

Índice

Pág.

1	ENQUADRAMENTO.....	1
2	OBJETIVOS DA UC	1
3	CONHECIMENTOS PRÉVIOS.....	1
4	BIBLIOGRAFIA	2
5	PROGRAMA.....	2
6	CALENDÁRIO PREVISTO DAS AULAS TEÓRICAS.....	3
7	CALENDÁRIO PREVISTO DAS AULAS PRÁTICAS.....	4
8	AVALIAÇÃO.....	4
8.1	Regras gerais	5
8.2	Componente teórica.....	5
8.3	Componente prática.....	5
8.4	Alunos repetentes.....	5
8.5	Trabalhadores estudantes.....	5
8.6	Avaliação na época de recurso.....	5
8.7	Avaliação na época de recurso para melhoria de nota	6
8.8	Melhoria de nota obtida em anos letivos anteriores.....	6
9	REGRAS GERAIS DE FUNCIONAMENTO DA UC.....	7
9.1	Prescrição da inscrição na turma prática.....	7
9.2	Regime de faltas.....	7
9.3	E-mails	7
9.4	Esclarecimento de dúvidas	7
9.5	Aulas práticas.....	8
9.6	Utilização das placas DETPIC32 fora das aulas.....	8
9.7	Ilícitos.....	8
10	EQUIPA DOCENTE	8

1 Enquadramento

Arquitetura de Computadores II é uma UC da Lic. em Engenharia Eletrotécnica e de Computadores (LEEC) e da Lic. em Engenharia de Computadores e Informática (LECI) do DETI. A UC é lecionada no 2º semestre do 2º ano, com uma escolaridade semanal de 1.5h de aulas teórico-práticas (TP) e 2h de aulas práticas laboratoriais (P). O volume de trabalho exigido pela UC é de 6 ECTS, o que corresponde a dizer que se espera que os alunos dediquem semanalmente a esta UC, para além das 3.5 horas letivas, cerca de 4.5h horas de estudo/trabalho adicional. Em particular, recomenda-se que os alunos preparem os guiões das aulas práticas antes das mesmas.

A UC de Arquitetura de Computadores II (AC2) faz parte do elenco de UCs obrigatórias da área científica de Arquitetura dos Sistemas Computacionais. As UCs da mesma área científica que a precedem são Introdução aos Sistemas Digitais (ISD), Laboratório de Sistemas Digitais (LSD) e Arquitetura de Computadores I (AC1). Em ISD e LSD são abordados os blocos funcionais básicos constituintes dos sistemas digitais, tanto combinatórios como sequenciais e introduzidas as linguagens de descrição de hardware. AC1 trata da organização dos computadores digitais numa perspetiva funcional, através da descrição do repertório de instruções e da programação em *assembly*, e a estrutura interna básica dos processadores, descrita em termos dos componentes estudados nas UCs de Sistemas Digitais.

Em Arquitetura de Computadores II aborda-se a organização dos outros componentes dos sistemas de computação, isto é, o sistema de memória, o sistema de entradas-saídas e os barramentos de dados (buses) que asseguram a interligação entre os vários componentes. Dá-se ainda especial ênfase ao sistema de interrupções e à programação de entradas-saídas.

Os conhecimentos adquiridos em Arquitetura de Computadores II serão fundamentais para Sistemas de Operação, onde se requer o conhecimento da estrutura dos sistemas de computação para entender a organização do software de sistema, e se aprofunda a organização de *device drivers* introduzidos em Arquitetura de Computadores II.

2 Objetivos da UC

- Compreender a organização do sistema de entradas/saídas de um sistema de computação e a sua programação.
- Adquirir familiaridade com a arquitetura e a programação de microcontroladores, essencial para a conceção de sistemas embebidos.
- Conhecer a estrutura e a tecnologia dos principais periféricos.
- Conhecer as características e o funcionamento de alguns barramentos série para transferir informação entre blocos de um sistema de computação.
- Compreender o sistema de memória de um sistema computacional.

3 Conhecimentos prévios

AC2 pressupõe que os alunos nela inscritos têm já um conhecimento sólido de Sistemas Digitais e dos princípios básicos de Programação adquiridos nas UCs do 1º ano. É igualmente fundamental o domínio dos conceitos básicos de arquitetura de computadores lecionados na UC Arquitetura de Computadores I.

4 Bibliografia¹

- David A. Patterson, John L. Hennessy, *Computer Organization & Design – The Hardware/Software Interface*, Morgan Kaufmann Publishers
- W. Stallings, *Computer Organization and Architecture - designing for performance*, Prentice-Hall
- V. P. Heuring, H. F. Jordan, *Computer Systems Design and Architecture*, Addison-Wesley, 1997
- B. Prince, *High Performance Memories*, Wiley

5 Programa

I – Introdução

- Sistemas de computação de uso geral. Sistemas com processador incorporado (embebidos).
- Microprocessadores e microcontroladores.

II – O sistema de entradas/saídas

- Noção de periférico. Estrutura básica de um módulo de E/S. Modelo de programação.
- Decodificação de endereços. Mapeamento nos espaços de endereçamento de memória e de E/S (isolado). Portos de E/S simples: exemplos e programação.
- Transferência de informação: E/S programada, E/S por interrupção, Acesso direto à memória (DMA). Organizações alternativas do sistema de interrupções. Interrupções na arquitetura MIPS. Funcionamento, modos de operação e configurações de um controlador de DMA.
- Exemplos de periféricos: funcionalidades, estrutura interna e modelo de programação.

III – Interfaces e Barramentos

- Barramentos paralelo *versus* barramentos série.
- Interfaces série: caracterização e conceitos básicos. Organização das tramas, sincronização, acesso ao meio.
- Casos de estudo: RS-232, SPI e I²C, CAN.

IV – Device Drivers

- Princípios gerais. Caso de estudo: *device-driver* para uma UART.

V – Organização da memória

- Hierarquia de memória. Parâmetros típicos dos vários níveis da hierarquia. Tipos de memória: RAM, ROM, PROM, EPROM, EEPROM e FLASH.
- Memória RAM estática (SRAM). Célula básica. Organização dos módulos de memória. Ciclos de acesso à memória para leitura e escrita.
- Memória RAM dinâmica (DRAM). Célula básica. Organização dos módulos de memória dinâmica. Ciclos de acesso à memória para leitura, escrita e refrescamento.
- A memória cache. Análise dos vários tipos de organização: direta, parcialmente associativa e totalmente associativa.
- Memória virtual: endereço virtual, endereço físico, mapeamento de endereços, localização e substituição de páginas de memória, *Translation-lookaside buffer* (TLB). Integração com memória cache. Implementação de mecanismos de proteção de memória.

¹ Há exemplares destas obras na biblioteca.

6 Calendário previsto das aulas teóricas

Aula	TP1	TP2/TP3	Tópico
1	7/3	9/3	Sistemas de computação de uso geral <i>versus</i> sistemas de computação para fins específicos (sistemas embebidos). Microprocessadores e microcontroladores. Breve descrição do microcontrolador PIC32 da Microchip.
2	10/3	11/3	O sistema de entradas/saídas (I/O): noção de periférico; estrutura básica de um módulo de I/O; modelo de programação. Endereçamento das unidades de I/O: mapeamento no espaço de endereçamento de memória e no espaço de endereçamento de I/O (isolado).
3	14/3	16/3	Noções básicas de barramentos. Ligação de um circuito a um barramento partilhado. Descodificação de endereços (total e parcial). Exemplo de um circuito programável para geração de linhas de descodificação.
4	17/3	18/3	Estrutura básica de portos de I/O de "n" bits. Estrutura de um porto de I/O de 1 bit no microcontrolador PIC32. Portos de I/O no PIC32. Exemplos de utilização.
5	21/3	23/3	Transferência de informação entre os periféricos e o CPU: I/O programado (<i>polling</i>). <i>Overhead</i> de um esquema de transferência por <i>polling</i> . Transferência de informação entre os periféricos e o CPU: I/O por interrupção.
6	24/3	25/3	As interrupções no ciclo de instrução do CPU. Processamento de interrupções. Secção crítica. <i>Overhead</i> de um esquema de transferência por interrupção. Identificação da fonte de interrupção: múltiplas linhas.
7	28/3	30/3	Identificação da fonte de interrupção (continuação): <i>software poll</i> , <i>daisy chain</i> . Prioridades das interrupções. <i>Overhead</i> de um esquema de transferência por interrupção.
8	31/3	1/4	Interrupções no PIC32 (MIPS): <i>single-vector mode</i> , <i>multi-vector mode</i> ; gestão dos pedidos de interrupção; tabela de endereços de interrupção (<i>vector table</i>); instruções específicas. Descrição sumária dos passos a seguir na programação do sistema de interrupções.
9	4/4	6/4	Transferência de informação entre os periféricos e a memória: DMA (acesso direto à memória). Conceito de canal. Modos de funcionamento (<i>block</i> e <i>cycle stealing</i>). <i>Overhead</i> de um esquema de transferência por DMA.
10	7/4	8/4	<i>Timers</i> : aplicações e princípio de funcionamento. Divisão de frequência e controlo do <i>duty-cycle</i> . <i>Watchdog timer</i> .
11	11/4	12/4	<i>Timers</i> no PIC32: estrutura e funcionamento. Geração de sinais PWM (<i>Output Compare Module</i>).
12	21/4	20/4	Barramentos paralelo vs barramentos série. Barramentos e interfaces de comunicação série: caracterização e conceitos fundamentais.
13	2/5	22/4	Barramentos e interfaces de comunicação série: sincronização de relógios. Interfaces de comunicação ponto a ponto.
14	5/5	4/5	O barramento SPI (<i>Serial Peripheral Interface</i>).
15	9/5	6/5	O barramento I ² C (<i>Inter Integrated Circuit</i>): Características básicas. Sinalização. Endereçamento.
16	16/5	11/5	O barramento I ² C (continuação): Transferência de dados. Múltiplos <i>Masters</i> (arbitragem).
17	19/5	13/5	O barramento CAN (<i>Controller Area Network</i>). Características fundamentais: topologia da rede, meio físico, formato das mensagens, arbitragem.
18	23/5	18/5	A interface RS232. Estrutura das tramas. Codificação dos sinais. Sincronização de relógio. Tolerância na frequência dos relógios do emissor e do recetor.
19	26/5	20/5	<i>Device drivers</i> . Princípios gerais. Aspectos arquiteturais. Caso de estudo - <i>device driver</i> para a UART do microcontrolador PIC32.
20	30/5	25/5	Tecnologias de memória. Tipos de memória não volátil. Organização genérica de um circuito de memória a partir de uma célula básica.
21	2/6	27/5	Memória RAM estática (SRAM): Célula básica, organização interna, construção de módulos de memória. Diagramas temporais.

22	6/6	1/6	Memória RAM dinâmica (DRAM). Célula básica. Ciclo de acesso à memória. Sinais RAS e CAS. Diagramas temporais. Organização dos <i>arrays</i> de memória dinâmica. Ciclos de refrescamento da informação das DRAMs.
23	9/6	3/6	A memória <i>cache</i> : hierarquia de memória com 2 níveis; princípio de funcionamento da <i>cache</i> ; localidade temporal, localidade espacial. Organização com mapeamento totalmente associativo.
24	13/6	8/6	A memória <i>cache</i> (continuação): organização com mapeamento direto; organização com mapeamento parcialmente associativo. Políticas de substituição de blocos. Políticas de escrita.
25	20/6	15/6	Memória virtual: Motivações para a sua utilização. Endereço virtual, endereço físico. <i>Page table</i> . Tradução de endereços. <i>Page fault</i> .
26	23/6	17/6	Memória virtual (continuação). <i>Translation-look aside buffer</i> (TLB). Integração da memória virtual com TLB e <i>cache</i> .
27	-	22/6	Revisões

7 Calendário previsto das aulas práticas

Guião	4ª	6ª	Sumário
1	9/3	11/3	Ferramentas de programação da placa DETPIC32. <i>Assembly</i> do MIPS. <i>System calls</i> .
2	16/3	18/3	Utilização do <i>core timer</i> do MIPS para gerar atrasos programáveis.
3	23/3	25/3	Estrutura básica e modo de configuração de um porto de I/O no microcontrolador PIC32. Programação de I/O em <i>assembly</i> . Exemplos simples de leitura e atuação.
4	30/3	1/4	Configuração e utilização dos portos de I/O do PIC32 em linguagem C.
5	6/4	8/4	Implementação de um sistema de visualização com dois <i>displays</i> de 7 segmentos.
6	20/4	12/4	Utilização da técnica de <i>polling</i> para detetar a ocorrência de um evento e efetuar o consequente processamento. Usar o conversor A/D do PIC32 para efetuar a conversão analógica/digital de um sinal de entrada e mostrar o resultado no sistema de visualização.
-	4/5	6/5	Teste prático 1
7	11/5	22/4	Deteção e processamento de um evento por interrupção. Efetuar a conversão analógica/digital de um sinal de entrada e mostrar o resultado no sistema de visualização interagindo com o conversor A/D por interrupção.
8	18/5	13/5	Programação e utilização de <i>timers</i> . Utilização das técnicas de <i>polling</i> e de interrupção para detetar a ocorrência do fim de contagem do <i>timer</i> e efetuar o consequente processamento.
9	25/5	20/5	Programação e utilização de <i>timers</i> com interrupções. Geração de sinais PWM.
10	1/6	27/5	Implementação de funções básicas de comunicação série através de uma UART (transmissão e receção), usando <i>polling</i> .
11	8/6	3/6	Implementação de funções básicas de comunicação série através de uma UART (transmissão e receção), usando interrupções.
-	15/6	17/6	Teste prático 2
-	22/6	-	Revisões

8 Avaliação

NOTE BEM: Nos exames/testes de AC2 não é permitida a permanência junto do aluno, mesmo que desligado, de qualquer dispositivo eletrónico não expressamente autorizado (nesta lista incluem-se calculadoras, telemóveis e *smartwatches*). **A sua deteção durante a realização do exame implica a imediata anulação do mesmo e, dependendo da gravidade da situação detetada, poderá dar origem ao estabelecimento do competente procedimento disciplinar.**

Os alunos deverão apenas ser portadores do documento de identificação e de material de escrita.

8.1 Regras gerais

1. A nota final obtém-se da média ponderada de duas componentes: a componente teórica, com um peso de 60% na nota final, e a componente prática com um peso de 40%.
2. A nota mínima para efeitos de passagem, em qualquer das duas componentes (teórica e prática) é de 7,5 valores (nota obtida por arredondamento com 1 casa decimal).
3. A nota de todos os elementos de avaliação (incluindo a nota final da componente prática) é arredondada com uma casa decimal.

8.2 Componente teórica

A avaliação da componente teórica da UC é do tipo "exame final".

8.3 Componente prática

A avaliação da componente prática da UC é do tipo "discreta". A nota final da componente prática resulta dos seguintes elementos de avaliação:

- TP1: 45%, realizado na aula prática (4/5 e 6/5)
- TP2: 55%, realizado na aula prática (15/6 e 17/6)

Note:

- A falta a um teste prático implica a atribuição de nota zero a esse momento de avaliação.
- Os testes práticos são realizados individualmente e incidem sobre toda a matéria prática lecionada até ao momento da sua realização.

8.4 Alunos repetentes

Os alunos repetentes que tenham obtido classificação positiva na componente prática da UC no ano letivo transato mantêm este ano a sua nota nessa componente de avaliação. Os alunos que se encontrem nesta situação e que se tenham inscrito a uma turma prática, perdem automaticamente a nota prática obtida anteriormente.

8.5 Trabalhadores estudantes

Os trabalhadores estudantes realizam os momentos de avaliação (da componente teórica e da componente prática) nas mesmas datas dos alunos em regime ordinário. Para tal, os estudantes com este regime, devem obrigatoriamente estar inscritos numa turma prática mesmo que não frequentem as respetivas aulas.

8.6 Avaliação na época de recurso²

A época de recurso substitui a avaliação realizada durante o semestre. Os exames dessa época incidem sobre toda a matéria lecionada no âmbito da UC e as classificações neles obtidas constituem a nota final da UC.

A época de recurso, nesta UC, rege-se pelo seguinte conjunto de regras gerais:

1. O cálculo da nota final da época de recurso faz-se aplicando os pesos relativos das componentes teórica e prática definidos para a época normal.
2. O valor da nota mínima das componentes teórica e prática para aprovação à UC é o definido para a época normal.
3. A nota da componente prática obtida na época normal é mantida para a época de recurso, desde que seja igual ou superior à nota mínima (7,5 valores). A nota obtida na componente teórica não é mantida, em caso algum, para qualquer momento de avaliação posterior.
4. Sempre que houver lugar à realização de exame à componente prática, a nota obtida anteriormente é definitivamente anulada. A nota obtida no exame prático de recurso (ou na Época Especial) não é, em caso algum, mantida para o ano letivo subsequente.

² Estas regras aplicam-se integralmente à avaliação na época especial.

5. A metodologia seguida para a realização de exame à componente prática é a seguinte:

- O exame da componente teórica é sempre o primeiro a ser realizado.
- O exame da componente prática é realizado após a publicação das notas do exame da componente teórica, ainda no período de exames, em data que será publicitada através de mensagem no fórum do *moodle*. A possibilidade de ocorrência de conflitos de datas com outros exames não será tida em consideração, salvo se o número de alunos envolvido o permitir.
- O acesso do aluno ao exame da componente prática fica dependente do cumprimento, simultâneo, das duas condições seguintes:
 - 1) obter no exame da componente teórica da época de recurso uma nota igual ou superior à nota mínima estabelecida para a UC;
 - 2) efetuar uma inscrição através de um *link* a disponibilizar na página da UC no *moodle*; a nota prática obtida anteriormente só é anulada quando o aluno comparece no exame prático.

O acesso aos exames da época de recurso enquadra-se, tipicamente, em um dos dois casos seguintes:

1. **Aluno reprovado na época normal, com nota prática igual ou superior à nota mínima.** Neste caso a nota da componente prática é mantida para a época de recurso, pelo que o aluno apenas tem que realizar o exame da componente teórica. A nota final é obtida pela média ponderada entre a nota do exame teórico de recurso e a nota da componente prática obtida na época normal³.

Para além do exame à componente teórica, o aluno pode também realizar, se o desejar, exame à componente prática. Nesse caso, a nota final é obtida pela média ponderada entre as notas dos dois exames da época de recurso (teórico e prático).

2. **Aluno reprovado na época normal, com nota prática inferior à nota mínima.** Nesta situação o aluno terá que realizar exame às duas componentes (o acesso ao exame prático fica dependente da obtenção de nota igual ou superior à nota mínima no exame teórico). A nota final é obtida pela média ponderada entre a nota da componente teórica e a nota da componente prática.

8.7 Avaliação na época de recurso para melhoria de nota

A melhoria de nota na época de recurso pressupõe o cumprimento de eventuais formalidades impostas pelos Serviços Académicos da UA e apenas é possível em uma das duas situações seguintes:

1. **Melhoria de nota apenas à componente teórica.** A nota da época de recurso é obtida por média ponderada entre a nota da componente teórica obtida na época de recurso e a nota da componente prática obtida na época normal. A nota final da UC é a mais elevada das classificações finais obtidas nas épocas normal e de recurso.
2. **Melhoria de nota às componentes teórica e prática.** O aluno realiza exame às duas componentes. A nota final da época de recurso é obtida por média ponderada entre a nota da componente teórica obtida na época de recurso e a nota da componente prática também obtida na época de recurso. A nota final da UC é a mais elevada das classificações finais obtidas nas épocas normal e de recurso.

Os alunos nesta situação têm que, obrigatoriamente, efetuar a inscrição para o exame prático (ver 8.6).

8.8 Melhoria de nota obtida em anos letivos anteriores

A melhoria de nota obtida em anos letivos anteriores é realizada na época de recurso, mediante o cumprimento das formalidades impostas pelos Serviços Académicos da UA e pressupõe a realização de um exame teórico e de uma avaliação prática a definir pela Coordenação da UC. A nota final é obtida por média ponderada entre as notas das componentes teórica e prática, usando as ponderações definidas para o corrente ano letivo.

³ Por “nota prática obtida na época normal” entende-se nota obtida no corrente ano letivo ou mantida do ano anterior, se positiva, quando o aluno se não matriculou em nenhuma das turmas práticas do ano letivo em curso.

9 Regras gerais de funcionamento da UC

9.1 Prescrição da inscrição na turma prática

A inscrição dos alunos nas turmas práticas prescreve nos casos dos alunos que faltem consecutivamente às duas primeiras aulas práticas. As vagas dessa forma disponibilizadas poderão, a partir da segunda semana de aulas, ser usadas para transferir alunos entre turmas em casos de comprovada incompatibilidade com a frequência de outras UCs, dando-se prioridade às incompatibilidades entre UCs do mesmo ano curricular.

9.2 Regime de faltas

Todos os estudantes que, não usufruindo do estatuto de trabalhador-estudante no corrente ano letivo, faltem, de forma injustificada, a mais de 20% das aulas práticas reprovam automaticamente à UC ficando impedidos de se apresentar a qualquer prova da mesma durante o corrente ano letivo. Para o corrente ano letivo, o número máximo de faltas injustificadas é 2 (dois).

Para a justificação das faltas, a prova deve ser feita por documento passado por estabelecimento hospitalar, por declaração do centro de saúde, por atestado médico ou por outro meio de prova legalmente permitido. O documento de justificação deve ser entregue na secretaria do DETI, que remeterá cópia para o docente coordenador da UC.

A entrega dos documentos de justificação de faltas deve ser feita no prazo máximo de 10 dias seguidos contados a partir do primeiro dia de falta, ou 5 dias úteis após o fim do período que, justificadamente, deu origem à falta, considerando-se para o efeito a última destas duas datas. Consideram-se faltas justificadas as motivadas por: doença ou internamento; falecimento de cônjuge, parentes ou afins; cumprimento de obrigações legais; outras situações que o docente valide como aceitáveis.

9.3 E-mails

- Os e-mails sobre questões relativas à componente prática da disciplina devem ser obrigatoriamente dirigidos ao docente responsável pela turma a que o remetente pertence.
- Os e-mails sobre questões relativas à componente teórica da UC ou sobre questões gerais relacionadas com o funcionamento da UC devem ser obrigatoriamente dirigidos ao regente da UC (jla at ua pt).
- Só será dada resposta a e-mails que, no corpo da mensagem, indiquem explicitamente o nome e o número mecanográfico do remetente.

9.4 Esclarecimento de dúvidas

- Para o esclarecimento de dúvidas, durante o período letivo, deverá ser utilizado, preferencialmente, o período de Orientação Tutorial (OT) a realizar em horário a anunciar no início do semestre. Em caso de impossibilidade devida a sobreposição de horários, o aluno deverá contactar diretamente o docente da sua turma prática / teórico-prática.
- Apenas será assegurado o atendimento no horário correspondente aos períodos de Orientação Tutorial (OT) quando pelo menos um aluno tenha manifestado a intenção de fazer uso desse período para esclarecimento de dúvidas, através de mensagem de correio eletrónico enviada aos docentes das aulas TP da UC com o mínimo de 24 horas de antecedência.
- Dependendo das circunstâncias, o período de Orientação Tutorial (OT), quando ocorra, poderá ter natureza presencial ou remota. Neste último caso a sessão será suportada na plataforma *zoom*.
- O dia imediatamente anterior aos momentos de avaliação não poderá ser usado para esclarecimento de dúvidas.

9.5 Aulas práticas

- Para a realização dos guiões práticos durante a aula, é disponibilizada, para cada grupo de dois alunos, uma placa DETPIC32. Os alunos que o pretendam, podem usar uma placa idêntica em horário extra-curricular, nas condições definidas em 9.6.
- A utilização de *smartphones*, durante as aulas práticas, tem vindo a revelar-se como uma fonte de distração, com um impacto muito negativo no processo ensino-aprendizagem. Neste contexto, na UC Arquitetura de Computadores II, não será permitida a utilização de *smartphones*, durante as aulas práticas, pelo que esses dispositivos deverão estar guardados e com o som desligado.

9.6 Utilização das placas DETPIC32 fora das aulas

É disponibilizado um conjunto de placas DETPIC32 (e respetivos cabos USB) para utilização fora da aula, que podem ser requisitadas, por um período limitado de tempo, de acordo com as seguintes regras:

- As placas estão disponíveis para requisição no laboratório 4.1.23 do DETI (MakerLab) durante o horário definido pelo seu responsável (Eng. Manuel Arez).
- A requisição de uma placa implica a obrigatoriedade da devolução da mesma até às 16:00 do dia útil seguinte.
- O aluno que não cumpra o prazo de devolução (exceto por motivos de força maior devidamente comprovados) fica impedido de fazer nova requisição até ao final do semestre. Estas situações serão reportadas ao responsável da UC que, em caso de incumprimento prolongado, poderá tomar medidas adicionais.
- É responsabilidade do aluno verificar, no momento da entrega, que a placa se encontra em boas condições de funcionamento.
- Se, durante uma sessão de trabalho, o aluno verificar que a placa deixou de funcionar corretamente, deverá, aquando da sua devolução, reportar essa situação ao responsável do MakerLab.
- Todas as placas requisitadas têm obrigatoriamente que ser devolvidas até ao último dia de aulas do semestre, 23/6/2022. O não cumprimento desta regra determina a não publicação de qualquer nota das componentes teórica e prática, até a situação ser regularizada.

9.7 Ilícitos

A cópia, no todo ou em parte, de qualquer material entregue para avaliação é considerada fraude. Sem prejuízo de outras medidas, nomeadamente as previstas no n.º 12 do art 30º do Regulamento de Estudos da Universidade de Aveiro, a deteção dessa prática implica a anulação do elemento de avaliação em causa.

10 Equipa docente

José Luís Azevedo	jla at ua pt	TP1, P8, P12, P15, P16, coordenação da UC
Bernardo Cunha	mbc at det ua pt	TP3, P3, P4, P9, P10
Tomás Oliveira e Silva	tos at ua pt	TP2, P2, P6
António Navarro	navarro at ua pt	P1, P5, P13, P14
Pedro Cabral	pcabral at ua pt	P7, P11