# ΕΡΓΑΣΤΗΡΙΟ ΣΧΕΔΙΑΣΜΟΥ ΟΛΟΚΛΗΡΩΜΕΝΩΝ ΚΥΚΛΩΜΑΤΩΝ Ι (VLSI I)

### Εργαστήριο 3

#### Ομάδα 04

ΕΠΩΝΥΜΟ	ONOMA	ΑΡΙΘΜΟΣ ΜΗΤΡΩΟΥ
ΒΑΓΓΕΛΗΣ	ΧΡΙΣΤΟΦΟΡΟΣ	1053715
ΔΑΣΟΥΛΑΣ	ΙΩΑΝΝΗΣ	1053711

## Μελέτη της Κατανάλωσης Ενέργειας και Φυσικός Σχεδιασμός Στατικών Πυλών CMOS Πολύπλοκης Λογικής

### Στόχος:

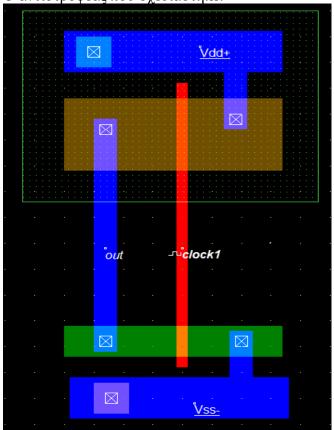
Αντικείμενο της άσκησης αυτής είναι η μελέτη ορισμένων σημαντικών χαρακτηριστικών των κυκλωμάτων τεχνολογίας CMOS που επηρεάζουν την κατανάλωση ενέργειας. Στο δεύτερο μέρος της άσκησης θα μελετηθεί ο σχεδιασμός στατικών κυκλωμάτων CMOS πολύπλοκης λογικής μέσω της μεθόδου των μονοπατιών Euler.

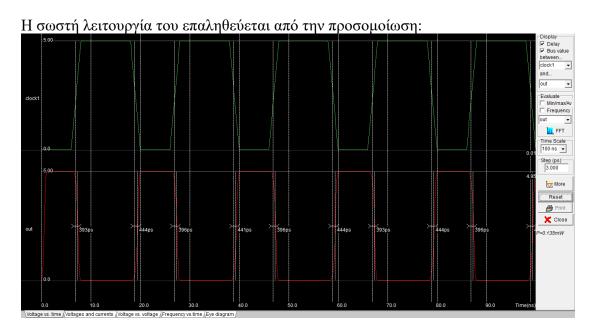
# Ασκήσεις εργαστηρίου:

#### 2.2 - Πειραματική Μελέτη Συνιστωσών Κατανάλωσης

a) Σχεδιάστε έναν αντιστοφέα με τα παρακάτω χαρακτηριστικά: Ln = Lp 2λ 1,2 μm, Wn = 3,6 μm και Wp = 8,4 μm, πλάτος λωρίδων μετάλλου τροφοδοσίας και γείωσης 3,6 μm και πλάτος διασυνδέσεων 2,4 μm. Εφαρμόστε στην είσοδο του αντιστροφέα έναν παλμό με αρχικό χρόνο 6 ns στο μηδέν, χρόνους ανόδου και καθόδου 2 ns και χρόνο διάρκειας 10 ns.

Ο αντιστροφέας που σχεδιάστηκε:





b) Για την ακριβή μέτρηση των ρευμάτων στους εσωτερικούς κόμβους του κυκλώματος θα χρησιμοποιηθεί ο προσομοιωτής PSpice, καθώς το Microwind δεν παρέχει αυτήν τη δυνατότητα. Έτσι, πρέπει να παραχθεί η ισοδύναμη περιγραφή του κυκλώματος στη μορφή που απαιτείται από το PSpice. Αυτό μπορεί να

πραγματοποιηθεί επιλέγοντας την εντολή "Convert Into..."  $\rightarrow$  "Spice Netlist" από την καρτέλα "File".

Με το πλήκτρο extract παράχθηκε ένα αρχείο που περιέχει την περιγραφή του κυκλώματος καθώς και πληροφορίες για τις διεγέρσεις που έχουν τεθεί. Η κατάληξη του αρχείου είναι .CIR.

c) Από τον κατάλογο προγραμμάτων ανοίξτε το PSpice AD και εισάγετε το κύκλωμα μέσω της εντολής "File"  $\rightarrow$  "Open".

Το αρχείο ανοίχθηκε επιτυχώς και παρουσιάστηκαν οι πληροφορίες του κυκλώματος. Αρχικός αντιστροφέας (Lab3\_Inverter.cir):

```
* IC Technology: CMOS 1.2µm CMOS
VDD 1 0 DC 5.00
Vclock1 5 0 PULSE(0.00 5.00 6.00N 2.00N 2.00N 10.00N 20.00N)
* List of nodes
* "out" corresponds to n°4
* "clock1" corresponds to n°5
* MOS devices
MN1 4 5 0 0 N1 W= 3.60U L= 1.20U
MP1 4 5 1 1 P1 W= 8.40U L= 1.20U
C2 1 0 45.281fF
C4 4 0 61.405fF
C5 5 0 2.495fF
* n-MOS Model 3:
* Standard
.MODEL N1 NMOS LEVEL=3 VTO=0.70 UO=600.000 TOX=25.0E-9
+LD =-0.080U THETA=0.100 GAMMA=0.400
+PHI=0.700 KAPPA=0.010 VMAX=150.00K
+CGSO=100.0p CGDO=100.0p
+CGBO= 60.0p CJSW=240.0p
* p-MOS Model 3:
* Standard
.MODEL P1 PMOS LEVEL=3 VTO=-0.76 UO=200.000 TOX=25.0E-9
+LD =-0.030U THETA=0.100 GAMMA=0.400
+PHI=0.700 KAPPA=0.045 VMAX=70.00K
+CGSO=100.0p CGDO=100.0p
+CGBO= 60.0p CJSW=240.0p
*
```

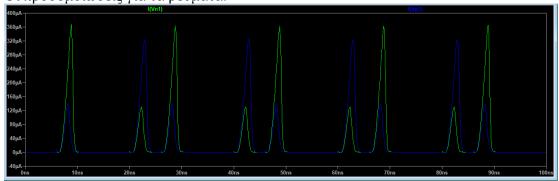
d) Τροποποιείστε το Spice μοντέλο του κυκλώματος ώστε να εισάγετε δύο πηγές μηδενικής DC τάσης στα σημεία που δείχνουν τα βέλη του Σχ. 2 παράγοντας το κύκλωμα του Σχ. 3. Επίσης μεταβάλλετε τον χρόνο προσομοίωσης σε 30 ns.

Έγιναν οι απαραίτητες τροποποιήσεις σύμφωνα με τις οδηγίες. Οι πληροφορίες του αντιστροφέα πλέον (Lab3\_Inverter\_2.cir):

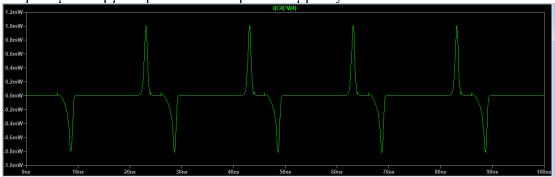
```
* IC Technology: CMOS 1.2µm CMOS
VDD 1 0 DC 5.00
Vclock1 5 0 PULSE(0.00 5.00 6.00N 4.00N 4.00N 10.00N 20.00N)
VP1 3 4 DC 0.00
VN1 4 2 DC 0.00
* List of nodes
* "out" corresponds to n°4
* "clock1" corresponds to n°5
* MOS devices
MN1 0 5 2 0 N1 W= 3.60U L= 1.20U
MP1 1 5 3 1 P1 W= 8.40U L= 1.20U
C2 1 0 45.281fF
C4 4 0 61.405fF
C5 5 0 2.495fF
* n-MOS Model 3:
* Standard
.MODEL N1 NMOS LEVEL=3 VTO=0.70 UO=600.000 TOX=25.0E-9
+LD =-0.080U THETA=0.100 GAMMA=0.400
+PHI=0.700 KAPPA=0.010 VMAX=150.00K
+CGSO=100.0p CGDO=100.0p
+CGBO= 60.0p CJSW=240.0p
* p-MOS Model 3:
* Standard
.MODEL P1 PMOS LEVEL=3 VTO=-0.76 UO=200.000 TOX=25.0E-9
+LD =-0.030U THETA=0.100 GAMMA=0.400
+PHI=0.700 KAPPA=0.045 VMAX=70.00K
+CGSO=100.0p CGDO=100.0p
```

e) Εκτελέστε την προσομοίωση επιλέγοντας την ενολή "Run" από την καρτέλα "Simulate". Η εισαγωγή των κυματομορφών πραγματοποιείται επιλέγοντας την εντολή "Add Trace..." από την καρτέλα "Trace". Αρχικά παρατηρείστε τα ρεύματα τα I(VM1) και I(VM2) των πηγών μηδενικής τάσης και στη συνέχεια την κατανάλωση στον κόμβο εξόδου W(C4).

Οι προσομοιώσεις για τα ρεύματα:



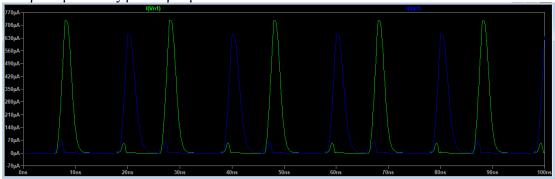
Η προσομοίωση για την κατανάλωση στον κόμβο εξόδου:



f) Αυξήστε το φορτίο εξόδου στα 300 fF, μεταβάλλοντας τη χωρητικότητα του κόμβου εξόδου (C4), και παρατηρείστε τη μεταβολή των ρευμάτων και της κατανάλωσης στον συγκεκριμένο κόμβο.

Έγινε η αλλαγή της χωρητικότητας και ξανά οι προσωμοιώσεις (Lab\_Inverter\_3.cir).

Οι προσομοιώσεις για τα ρεύματα:



Λόγω της αύξησης του χωρητικού φορτίου, αυξάνονται τα ρεύματα φόρτισης και εκφόρτισης, εξ' ου και η διαφορά.

Η προσομοίωση για την κατανάλωση στον κόμβο εξόδου:



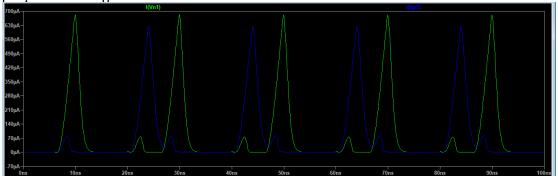
Η ενέργεια που καταναλώνεται σε ένα κύκλωμα CMOS έχει τρεις συνιστώσες: Τη στατική κατανάλωση, τη δυναμική κατανάλωση και την κατανάλωση βραχυκυκλώματος. Η κύρια συνιστώσα της κατανάλωσης είναι η δυναμική

κατανάλωση λόγω της φόρτισης και εκφόρτισης των χωρητικών φορτίων, η οποία αυξάνεται όταν αυξάνεται το χωρητικό φορτίο  $(P = C_L * V^2 * f_p)$ .

g) Μεταβάλλετε τους χρόνους ανόδου και καθόδου της κυματομορφής εισόδου σε 4 ns και παρατηρείστε τη μεταβολή των ρευμάτων των πηγών.

Αλλαξαν οι χρόνοι και έγινε η αποθήκευση (Lab3\_Inverter\_4.cir). Πλέον τα

ρεύματα των πηγών:



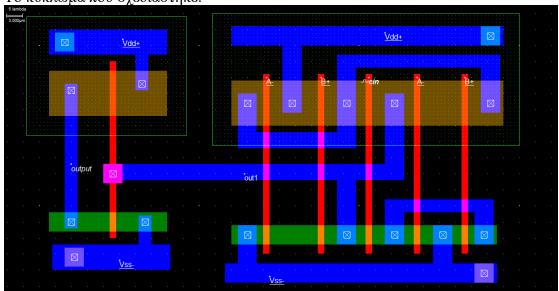
Υπάρχει αλλαγή του χρόνου μετάβασης της εισόδου, επομένως και μικρή αλλαγή στον παλμό ρευμάτων που δημιουργείται.

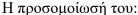
#### 3.2 - Πειραματική Μελέτη Φυσικού Σχεδιασμού με Euler Paths

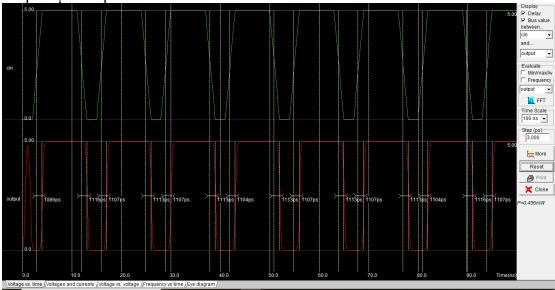
a) Δίνεται το διάγραμμα σε επίπεδο λογικών πυλών του κυκλώματος που παράγει το κρατούμενο σε έναν πλήρη αθροιστή. Να παραχθεί η λογική συνάρτηση που υλοποιεί το κύκλωμα αυτό και στη συνέχεια να σχεδιαστεί το κυκλωματικό διάγραμμα σε επίπεδο στοιχείων τύπου η και ρ, έτσι ώστε να είναι δυνατός ο φυσικός του σχεδιασμός κατά συνεχή τρόπο (δηλαδή σε μια βαθμίδα και έναν αντιστροφέα).

b) Βρείτε ένα μονοπάτι Euler και σχεδιάστε το κύκλωμα παραγωγής του κρατούμενου χρησιμοποιώντας τα εξής χαρατηριστικά: Ln = Lp 1,2 μm, Wn 3,6 μm, Wp 8,4 μm, πλάτος λωρίδων τροφοδοσίας και γείωσης 3,6 μm και πλάτος διασυνδέσεων 2,4 μm.

Το κύκλωμα που σχεδιάστηκε:







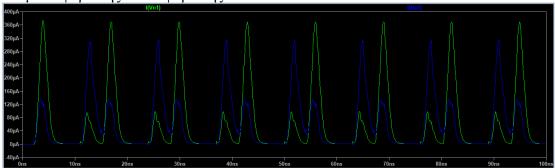
c) Μετρείστε τις χωρητικότητες εισόδου και εξόδου του κυκλώματος και την καθυστέρηση του παραπάνω κυκλώματος από την είσοδο Cin στην έξοδο. Κατά την προσομοίωση χρησιμοποιείστε διαδοχικούς παλμούς στην είσοδο Cin με χρόνους ανόδου και καθόδου 2 ns, χρόνο διάρκειας 7 ns και αρχικό χρόνο 2 ns και εφαρμόστε σταθερές στάθμες στις υπόλοιπες δύο εισόδους  $(B=5\ V,A=0\ V)$ .

Σύμφωνα με το Microwind, η χωρητικότητα εισόδου είναι ίση με 18.93fF και η χωρητικότητα εξόδου με 61.4fF. Επίσης, όπως φαίνεται στην προσομοίωση η καθυστέρηση εισόδου-εξόδου είναι ίση με 1100 ps περίπου.

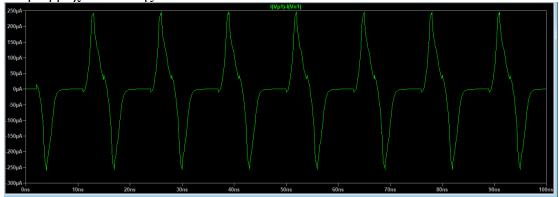
d) Προσθέστε στο PSpice ισοδύναμο του κυκλώματος τις κατάλληλες πηγές μηδενικής τάσης, έτσι ώστε να μετρήσετε τα ρεύματα φόρτισης και εκφόρτισης του εσωτερικού κόμβου και της συνολικής εξόδου, καθώς και τα ρεύματα βραχυκυκλώματος στο κύκλωμα που σχεδιάστηκε.

Αρχικά, προστέθηκαν οι μηδενικές πηγές τάσης στον εσωτερικό κόμβο και έγιναν οι απαραίτητες αλλαγές στις πληροφορίες του κυκλώματος (Lab3\_Cout\_1.cir).

Ρεύματα φόρτισης και εκφόρτισης:

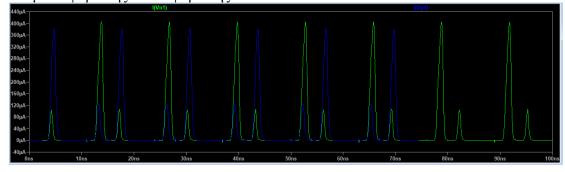


Ρεύμα βραχυκύκλωσης:

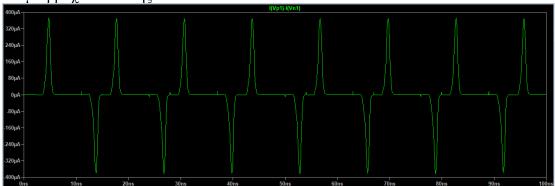


Έπειτα, αφαιρούνται αυτές οι πηγές και προστίθενται δύο άλλες μηδενικές πηγές τάσης στην έξοδο και γίνονται ξανά οι απαραίτητες αλλαγές στο κύκλωμα (Lab3\_Cout\_2.cir).

Ρεύματα φόρτισης και εκφόρτισης:



Ρεύμα βραχυκύκλωσης:

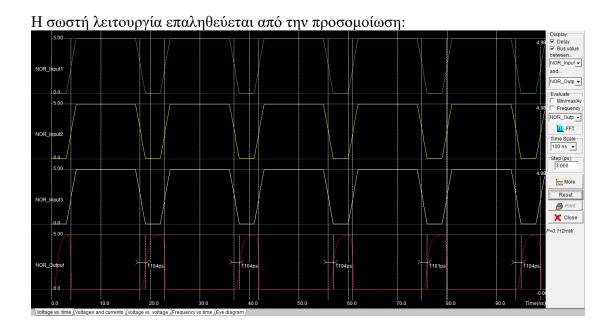


### 4 Εργασία Για το Σπίτι

### 4.1 Μελέτη Συνιστωσών Κατανάλωση

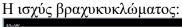
a) Σχεδιάστε μια πύλη NOR τριών εισόδων με τα εξής χαρακτηριστικά: Ln=Lp-1,2 μm, Wn=3,6 μm, Wp-8,4 μm, πλάτος λωρίδων μετάλου τροφοδοσίας και γείωσης 3,6 μm και πλάτος διασυνδέσεων 2,4 μm. Εφαρμόστε σε όλες τις εισόδους της πύλης έναν παλμό με αρχικό χρόνο 3 ns, χρόνους ανόδου και καθόδου 2 ns και διάρκεια 12 ns.

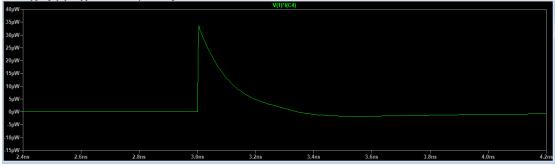
Το κύκλωμα που σχεδιάστηκε: Vdd+  $\boxtimes$  $\boxtimes$  $\boxtimes$ NOR\_Input2NOR\_Input3 -<mark>™NOR\_Input1</mark> NOR\_Output  $\boxtimes$  $\boxtimes$  $\boxtimes$  $\boxtimes$  $\boxtimes$ Vss-



b) Μετρείστε κατά προσέγγιση την ενέργεια βραχυκυκλώματος και την ενέργεια που καταναλώνεται λόγω του χωρητικού φορτίου στην έξοδο κατά τη διάρκεια ενός παλμού εισόδου με τη βοήθεια πηγών μηδενικής τάσης.

Δημιουργήθηκε spice αρχείο για την πύλη NOR και έγιναν οι κατάλληλες αλλαγές για να προστεθούν οι δύο μηδενικές πηγές (Lab3\_NOR3\_1.cir).





Η τάση V1 αντιστοιχεί στην τάση τροφοδοσίας και το ρεύμα I(C4) στο ρεύμα βραχυκυκλώσεως. Η ενέργεια υπολογίζεται από το ολοκλήρωμα της ισχύος μέσω του spice. Το αποτέλεσμα είναι 3.3408fJ.

Ισχύς που καταναλώνεται λόγω του χωρητικού φορτίου στην έξοδο:

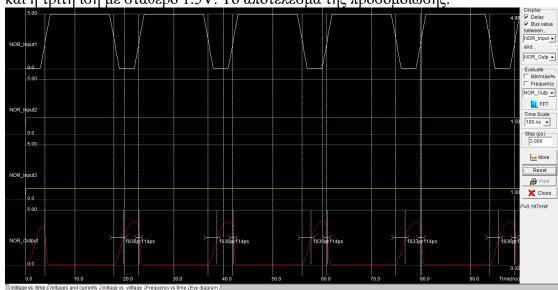


Η ενέργεια υπολογίζεται από το ολοκλήρωμα της ισχύος μέσω του spice. Το αποτέλεσμα είναι -682.83fJ.

c) Επαναλάβετε τη μέτρηση και των δύο τύπων κατανάλωσης ενέργειας θέτοντας παλμό μόνο στη μία είσοδο της πύλης, ενώ στις υπόλοιπες σταθερές στάθμες. Πού οφείλεται η ενδεχόμενη αλλαγή στις τιμές των ενεργειών που μετρήθηκαν;

Η μία είσοδος διατηρήθηκε όπως ήταν, η δεύτερη τέθηκε ίση με σταθερό 1V

και η τρίτη ίση με σταθερό 1.5V. Το αποτέλεσμα της προσομοίωσης:



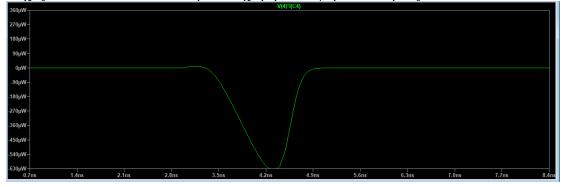
Έπειτα, προστέθηκαν πάλι οι μηδενικές πηγές (Lab3\_NOR3\_2.cir). Ισχύς βραχυκυκλώματος:



Η ενέργεια υπολογίζεται από το ολοκλήρωμα της ισχύος μέσω του spice. Το αποτέλεσμα είναι 4.7853fJ.

Θεωρητικά η ενέργεια βραχυκυκλώματος πρέπει να μειώνεται διότι υπάρχει πλέον μόνο μία είσοδος με κλίση, σε σύγκριση με πριν που υπήρχαν τρεις εισόδοι με κλίση και η κατανάλωση βραχυκυκλώματος είναι ανάλογη του ρεύματος βραχυκυκλώσεως, το οποίο είναι ανάλογο με την κλίση της κυματομορφής εισόδου. Στην προσομοίωση παρατηρείται μικρή αύξηση.

Ισχύς που καταναλώνεται λόγω του χωρητικού φορτίου στην έξοδο:

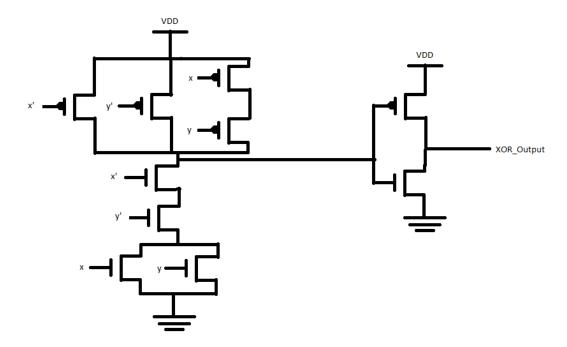


Η ενέργεια υπολογίζεται από το ολοκλήρωμα της ισχύος μέσω του spice. Το αποτέλεσμα είναι -500.17fJ. Παρατηρείται ότι η κατανάλωση στην έξοδο πραπκτικά παραμένει ίδια. Η δυναμική κατανάλωση ενέργειας είναι ανεξάρτητη από την κλίση των κυματομορφών εξόδου, οπότε και παραμένει σταθερή.

### 4.2 - Σχεδιασμός Πυλών Σύνθετης Λογικής

a) Σχεδιάστε σε επίπεδο λογικών πυλών μία πύλη XOR ως (x+y)(x'y').ώστε να είναι δυνατή η υλοποίησή της στο φυσικό επίπεδο με τη βοήθεια των μονοπατιών Euler.

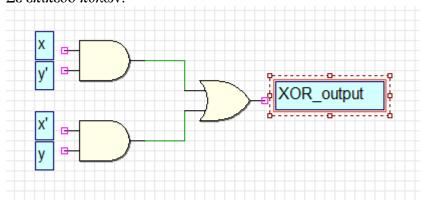
Η έκφραση που δίνεται δεν είναι πύλη XOR. Σε επίπεδο transistor:



Η έκφραση αυτή έχει πάντα το λογικό 0 ως αποτέλεσμα.

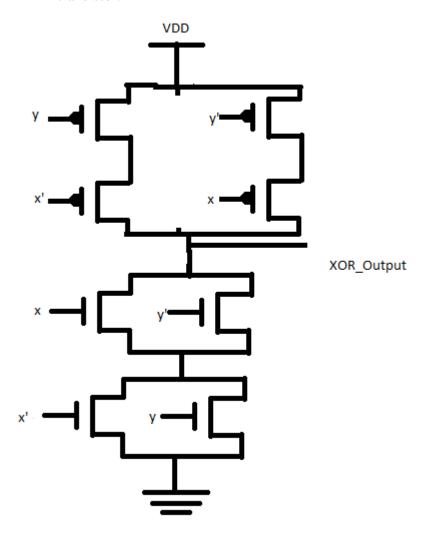
Η σωστή έκφραση XOR: xy' + x'y = (x' + y)' + (y' + x)' = ((x'+y)(x+y'))'

Σε επίπεδο πυλών:



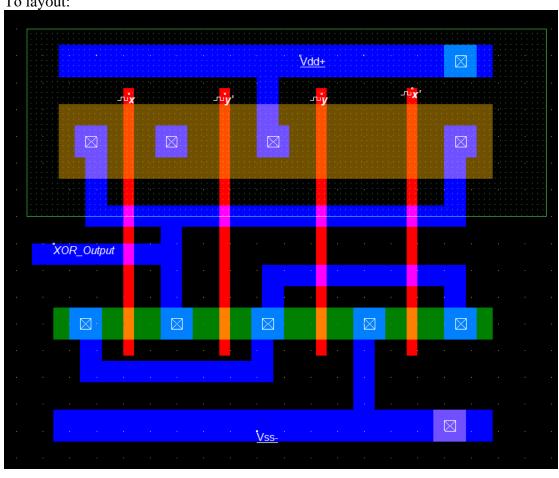
b) Σχεδιάστε σε επίπεδο τρανζίστορ την παραπάνω πύλη. Στη συνέχεια επιλέξτε τα κατάλληλα μονοπάτια Euler και σχεδιάστε την πύλη στο φυσικό επίπεδο.

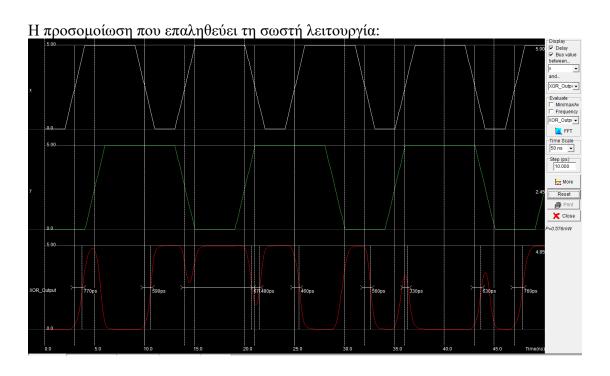
#### Σε επίπεδο transistor:



Επιλεγμένο κρίσιμο μονοπάτι: x>y'>y>x'

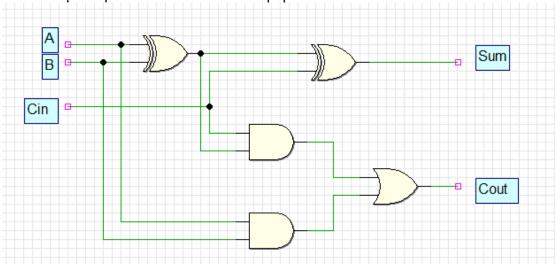
To layout:





c) Συνδυάστε δύο πύλες XOR και σχεδιάστε το κύκλωμα υπολογισμού του αθροίσματος σε έναν πλήρη αθροιστή  $S=A \oplus B \oplus Cin.$ 

Το κύκλωμα λογικών πυλών που υλοποιήθηκε:



Ο πίνακας λογικής:

Είσοδοι	Έξοδοι Β Cin Sum Cout				
A	В	Cin	Sum	Cout	
0	0	0	0	0	
0	0	1	1	0	
0	1	0	1	0	
0	1	1	0	1	
1	0	0	1	0	
1	0	1	0	1	
1	1	0	0	1	
1	1	1	1	1	