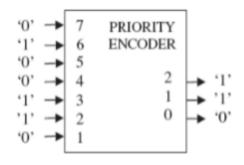
ΟΜΑΔΑ 10 ΔΑΣΟΥΛΑΣ ΙΩΑΝΝΗΣ 1053711 ΜΑΡΓΑΡΙΤΗΣ ΓΡΗΓΟΡΙΟΣ 1053651

ΑΣΚΗΣΗ 1:

Κωδικοποιητής Προτεραιότητας



ΕΙΣΟΔΟΣ

0 0 0 0 0 0 0 1 0 0 0 0 0 0 0 0 0 1 0 0 χ X 0 0 0 0 1 χ 0 1 X 0 χ χ 0 1 X χ χ χ 0 1 χ X χ χ χ 1 X χ χ χ χ χ

ΕΞΟΔΟΣ

	T	ı
0	0	0
0	0	1
0	1	0
0	1	1
1	0	0
1	0	1
1	1	0
1	1	1

Ένας κωδικοποιητής προτεραιότητας είναι ένα κύκλωμα που συμπιέζει πολλαπλές δυαδικές εισόδους σε μικρότερο αριθμό εξόδων. Η έξοδος ενός κωδικοποιητή προτεραιότητας είναι η δυαδική αναπαράσταση του αρχικού αριθμού ξεκινώντας από το μηδέν του πιο σημαντικού bit εισαγωγής. Συχνά χρησιμοποιούνται για τον έλεγχο αιτημάτων διακοπών ενεργώντας με την είσοδο διακοπής υψηλότερης προτεραιότητας.

Ο κώδικας μας

```
library ieee;
use ieee.std_logic_ll64.all;
entity priority is
l port ( ins : in std_logic_vector (6 downto 0);
        code :out std_logic_vector (2 downto 0));
 end priority;
 architecture arch of priority is
begin
  code <= "111" when ins(6) = '1' else
          "110" when ins(5) = '1' else
          "101" when ins(4) = '1' else
          "100" when ins(3) = '1' else
          "011" when ins(2)='1' else
         "010" when ins(1)='1' else
         "001" when ins(0)='1' else
         "000";
-end arch;
```

Αποτελέσματα

0000000	0000001	0000011	0000111	0001111	0011111	0111111	1111111	
000	001	010	011	100	101	110	111	

Που επιβεβαιώνουν τον πίνακα αληθείας μας και είναι όπως αναμένονταν. Να σημειωθεί ότι η τιμή εξόδου '000' είναι όταν όλες οι τιμές της εισόδου είναι 0.

ΑΣΚΗΣΗ 2:

Κύκλωμα Μετατροπής Κώδικα

THE BCD TO EXCESS 3 CODE CONVERTER

 BCD Excess-3 circuit will convert numbers from their binary representation to their excess-3 representation. Hence our truth table is as below:

В3	B2	B1	В0	E3	E2	E1	
0	0	0	0	0	0	1	
0	0	0	1	0	1	0	
0	0	1	0	0	1	0	
0	0	1	1	0	1	1	
0	1	0	0	0	1	1	
0	1	0	1	1	0	0	
0	1	1	0	1	0	0	
0	1	1	1	1	0	1	
1	0	0	0	1	0	1	
1	0	0	1	1	1	0	

× 479

Α) Με χρήση τελεστών

```
library ieee;
use ieee.std_logic_l164.all;
use ieee.std_logic_unsigned.all;
entity bin2ex is

port(bin: in std_logic_vector(3 downto 0);
        ex: out std_logic_vector(3 downto 0));

end bin2ex;

architecture arch of bin2ex is

begin
        ex <= bin + 3;
end arch;</pre>
```

Για τη συγκεκριμένη υλοποιήση ήταν απαραίτητη η βιβλιοθήκη ieee.std_logic_1164 για τη χρήση του τελεστή '+'.

B)Με χρήση WITH

```
library ieee;
use ieee.std_logic_1164.all;
entity bin2ex_b is
port(bin: in std_logic_vector(3 downto 0);
      ex: out std_logic_vector(3 downto 0)
);
end bin2ex_b;
architecture arch of bin2ex_b is
begin
       with bin select
       ex <= "0011" when "0000",
                "0100" when "0001",
                "0101" when "0010",
                "0110" when "0011",
                "0111" when "0100",
                "1000" when "0101",
                "1001" when "0110",
                "1010" when "0111",
                "1011" when "1000",
                "1100" when "1001",
                "1101" when "1010",
                "1110" when "1011",
                "1111" when "1100",
                "0000" when "1101",
                "0001" when "1110",
                "0010" when others;
end arch;
```

Γ)Με χρήση WHEN

```
library ieee;
use ieee.std_logic_1164.all;
entity bin2ex_c is
port(bin: in std_logic_vector(3 downto 0);
       ex: out std_logic_vector(3 downto 0)
end bin2ex_c;
architecture arch of bin2ex_c is
begin
       ex <= "0011" when bin ="0000" else
                "0100" when bin ="0001" else
                "0101" when bin ="0010" else
                "0110" when bin ="0011" else
                "0111" when bin ="0100" else
                "1000" when bin ="0101" else
                "1001" when bin ="0110" else
                "1010" when bin ="0111" else
                "1011" when bin ="1000" else
                "1100" when bin ="1001" else
                "1101" when bin ="1010" else
                "1110" when bin ="1011" else
                "1111" when bin ="1100" else
                "0000" when bin ="1101" else
                "0001" when bin ="1110" else
                "0010";
end arch;
```

Αποτελέσματα

0000	0001	0010	0011	0100	0101	0111	1000	1001
0011	0100	0101	0110	0111	1000	1010	1011	1100

Τα αποτελέσματα επαληθεύουν τη σωστή λειτουργία.