

# 电子测试与实验

---

## 集成触发器与时序逻辑设计

(实验十七)

验收MOOC 《电子线路设计、测试与实验（二）》

模块六单元

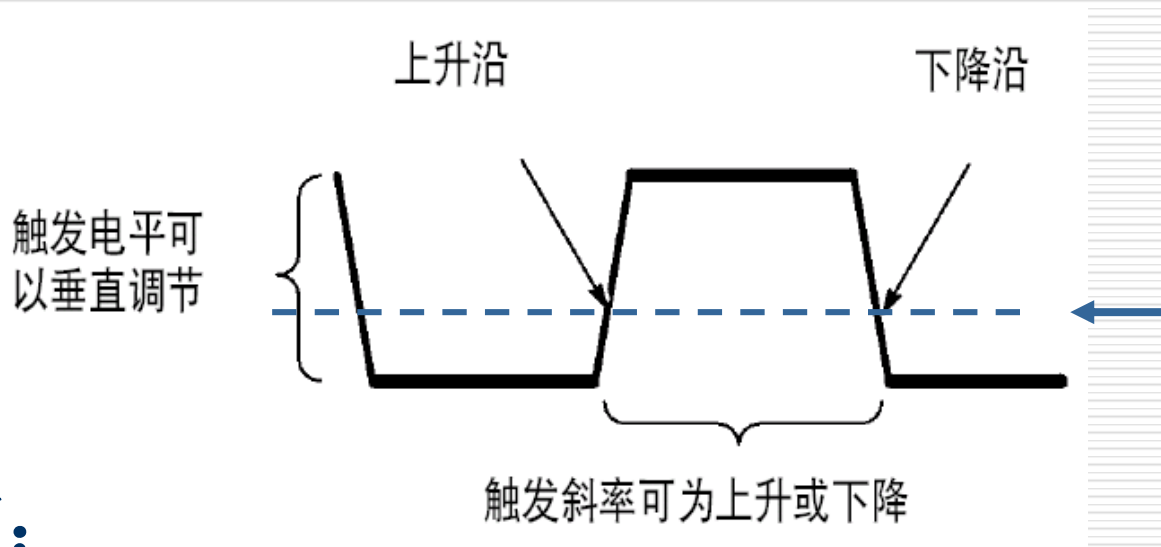
---

# 触发的正确设定

## 1.信源

## 2.上升沿或下降沿

## 3.触发电平

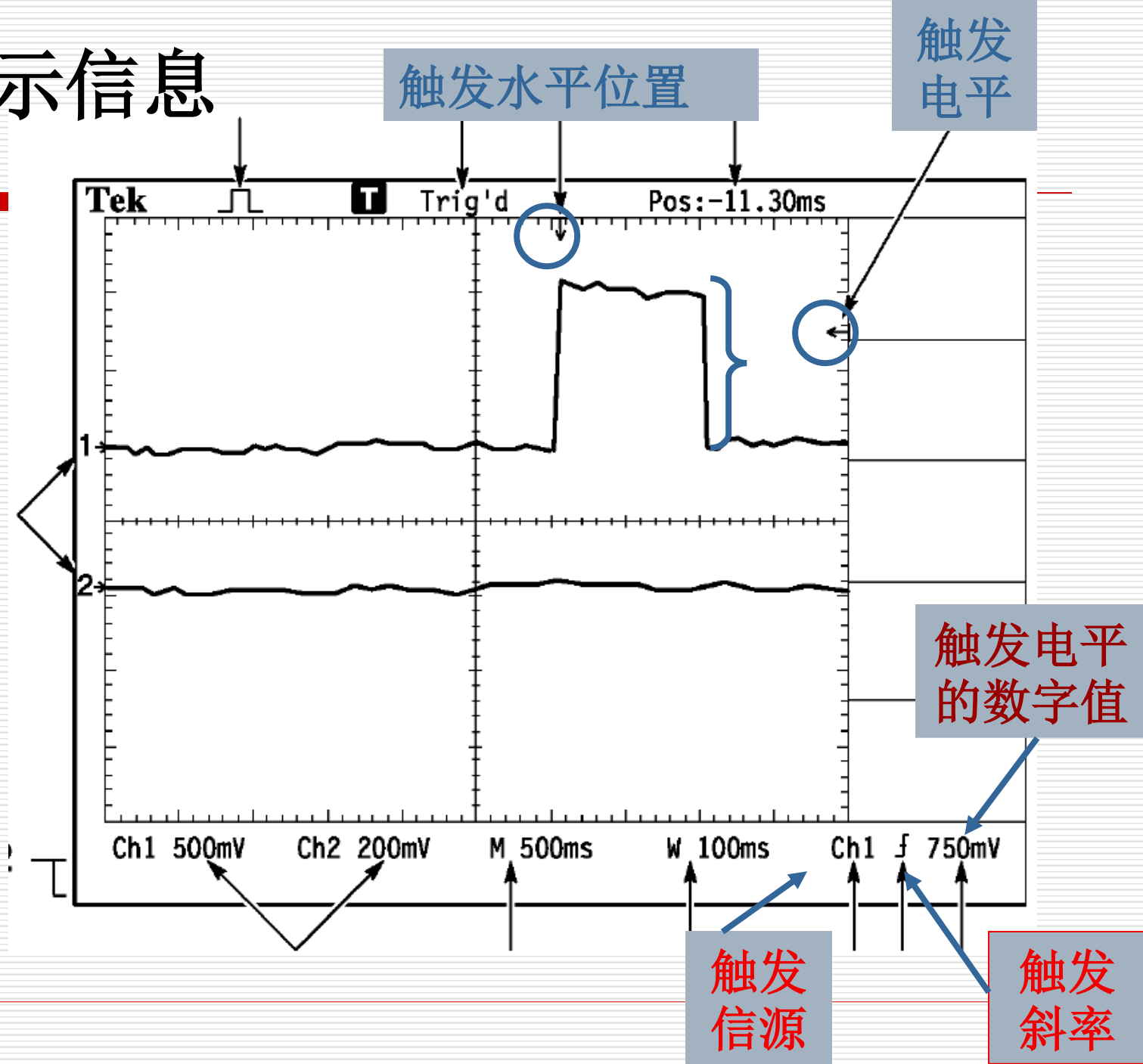


## 波形不稳的常见问题：

1.信源： **CH1**未加信号，信号→**CH2**，信源选择**CH1**

2.触发电平： 在信号变化范围外

# 屏幕提示信息



# TRIGGER

触发

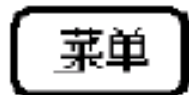
## 与触发有关的操作

LEVEL 电平



释抑

TRIGGER



设为 50%



强制触发



TRIGGER VIEW



触发控制钮

1. **LEVEL**（电平） —— 改变触发电平值  
正确操作：应使触发电平设在信号振幅范围内

2. **MENU**（菜单） —— 显示触发功能菜单

3. **SET LEVEL TO 50%**（设为50%）  
—— 将触发电平设在信号振幅范围的中点

# 边沿触发功能菜单

## TRIGGER

边沿  
视频

触发类型 —— 一般选“边沿”触发

斜率  
上升

→ 可选：上升沿触发、下降沿触发

信源  
CH1

→ { 内触发：CH1、CH2  
外触发：EXT、EXT/5  
交流线 —— 即50Hz工频信号

触发方式  
自动

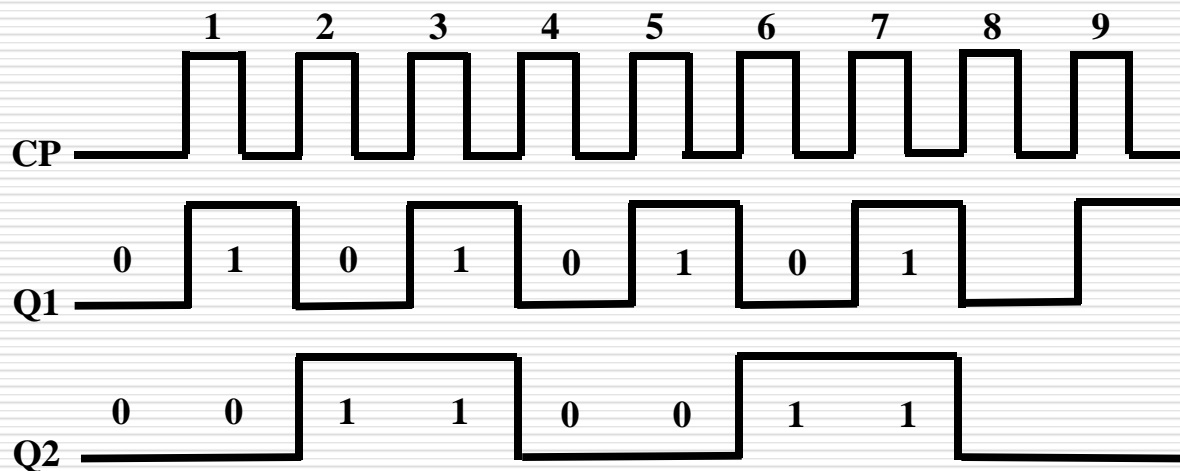
→ 可选：自动、正常、单次触发

耦合  
直流

→ 可选：直流、交流、噪音抑制、高频抑制、低频抑制

# 时序电路（计数器）的波形测量

---



问题:

1. **CP** → **CH1**, **Q1** → **CH2**。触发信源选谁？
  2. 观测**3**个以上的波形，应该如何操作？
  3. 触发斜率应选上升沿还是下降沿？
-

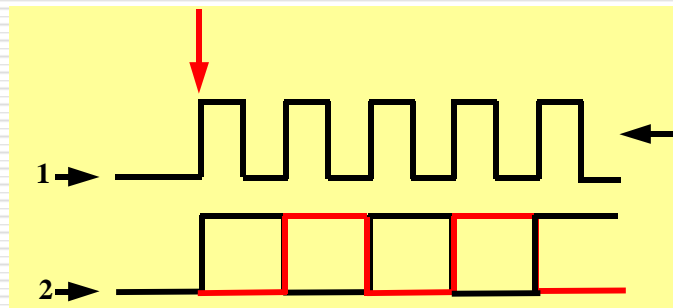
## 2. 观测3个以上的波形，应该如何操作？

**应将所有波形与频率最低的波形比较！**

具体操作：

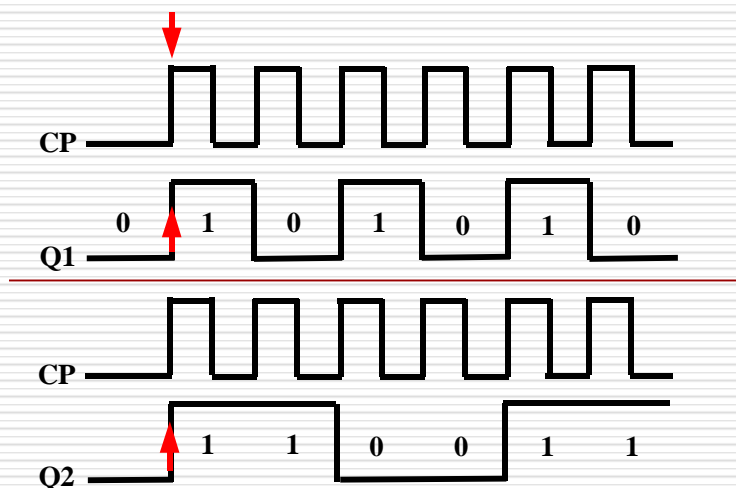
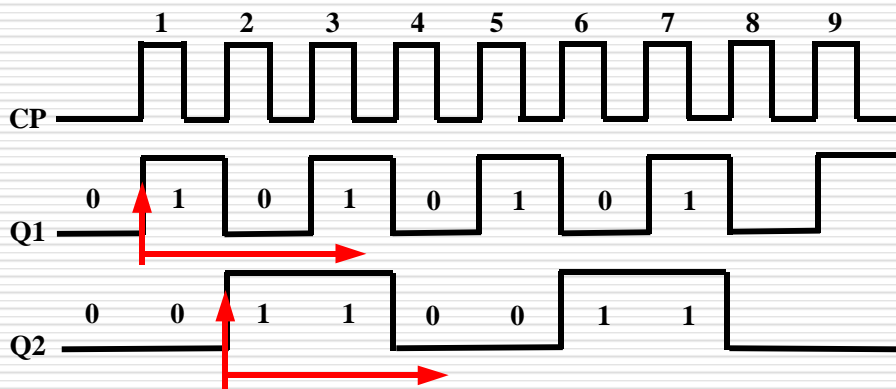
- 选择频率最低的信号**Q2** → **CH1**显示
- 触发信源选择 **CH1**
- 其它信号**CP**、**Q0**分别送 **CH2**显示

**错误：触发信源=CH1**



**实际显示情况**

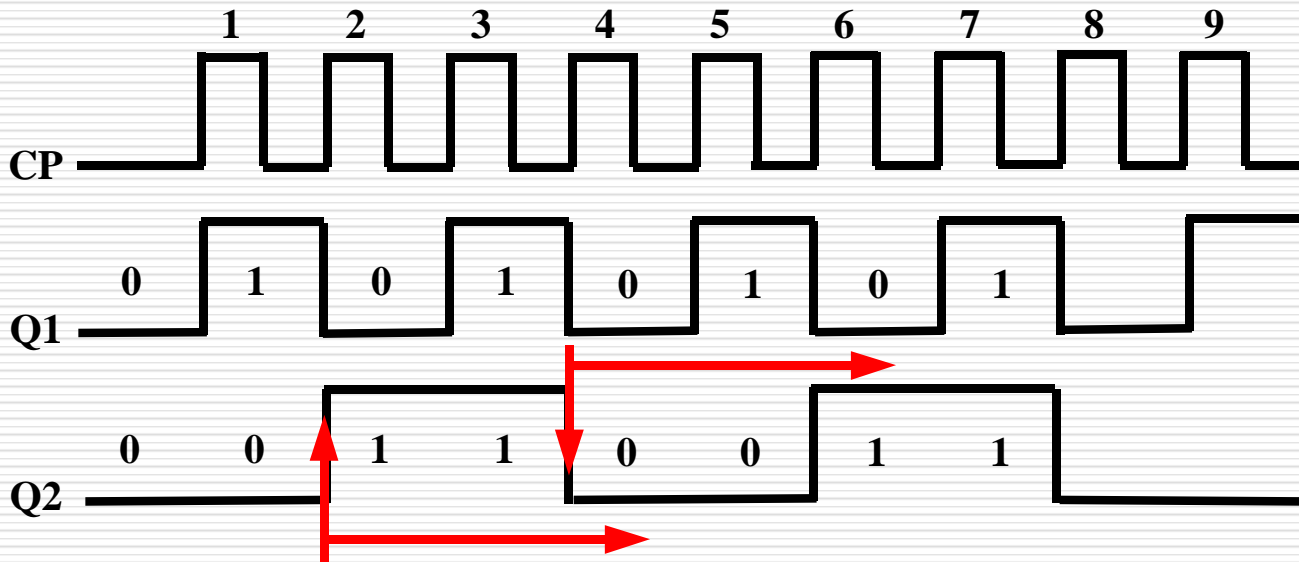
错误的操作： ①观察**CP**和**Q1**  
②观察**CP**和**Q2**



### 3. 触发斜率应选上升沿还是下降沿？

加法计数器 → 应选下降沿触发

减法计数器 → 应选上升沿触发





# 集成触发器与时序逻辑设计 (P155)

---

## □ 实验目的

- 器件：74HC74、4011、4023

- 电路：D触发器构成模4可逆计数器

- 测试方法：

  - 时序逻辑的功能测试

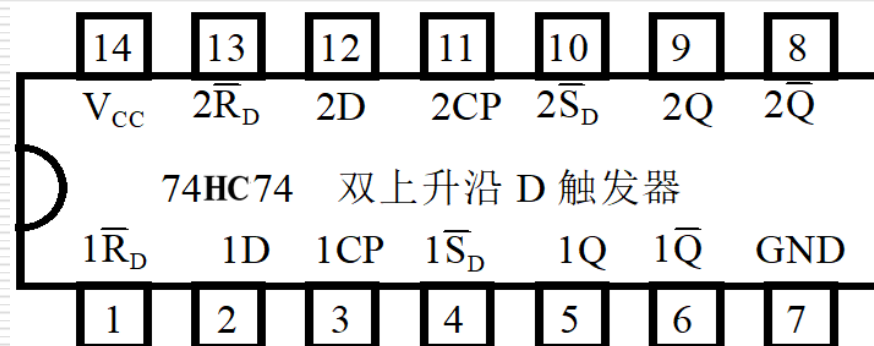
  - 示波器使用：时序电路（计数器）的波形测量方法

# D触发器的逻辑功能

## • D触发器特征方程

$$Q^{n+1} = D$$

## • 74HC74的引脚图



## • 74HC74的功能表

表 2.4.1 74HC74 功能表

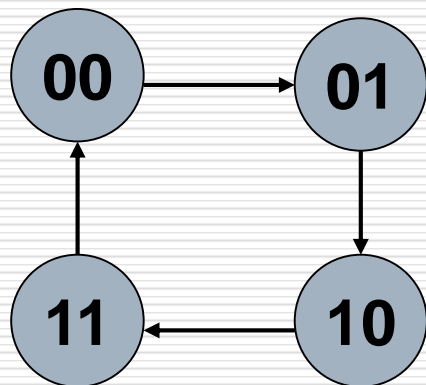
| 输 入      |           |          |   | 输 出   |             | 说 明 |
|----------|-----------|----------|---|-------|-------------|-----|
| 预置<br>PR | 消除<br>CLR | 时钟<br>CP | D | Q     | $\bar{Q}$   |     |
| 0        | 1         | X        | X | 1     | 0           | 置 1 |
| 1        | 0         | X        | X | 0     | 1           | 清 0 |
| 0        | 0         | X        | X | 不     | 定           | 不定  |
| 1        | 1         | ↑        | 1 | 1     | 0           | 同 D |
| 1        | 1         | ↑        | 0 | 0     | 1           |     |
| 1        | 1         | 0        | X | $Q_0$ | $\bar{Q}_0$ | 不变  |

# 用D触发器设计简单同步时序电路步骤

---

- 由给定的逻辑功能求出原始状态图
  - 状态化简并画出状态图和状态表
  - 由选用的D触发器逻辑功能求出激励表
  - 用卡诺图化简，得驱动方程
  - 由驱动方程画出逻辑电路图
-

## 例：设计同步4进制计数器



| $Q_1^n$ | $Q_0^n$ | $Q_1^{n+1}$ | $Q_0^{n+1}$ |
|---------|---------|-------------|-------------|
| 0       | 0       | 0           | 1           |
| 0       | 1       | 1           | 0           |
| 1       | 0       | 1           | 1           |
| 1       | 1       | 0           | 0           |

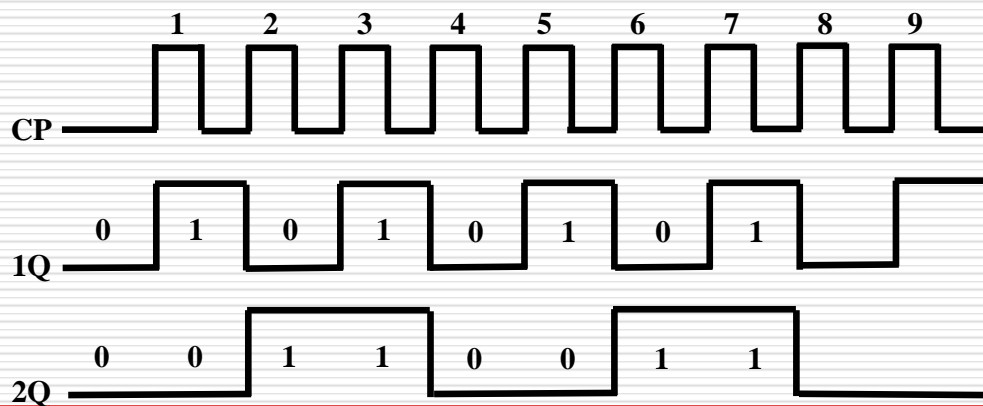
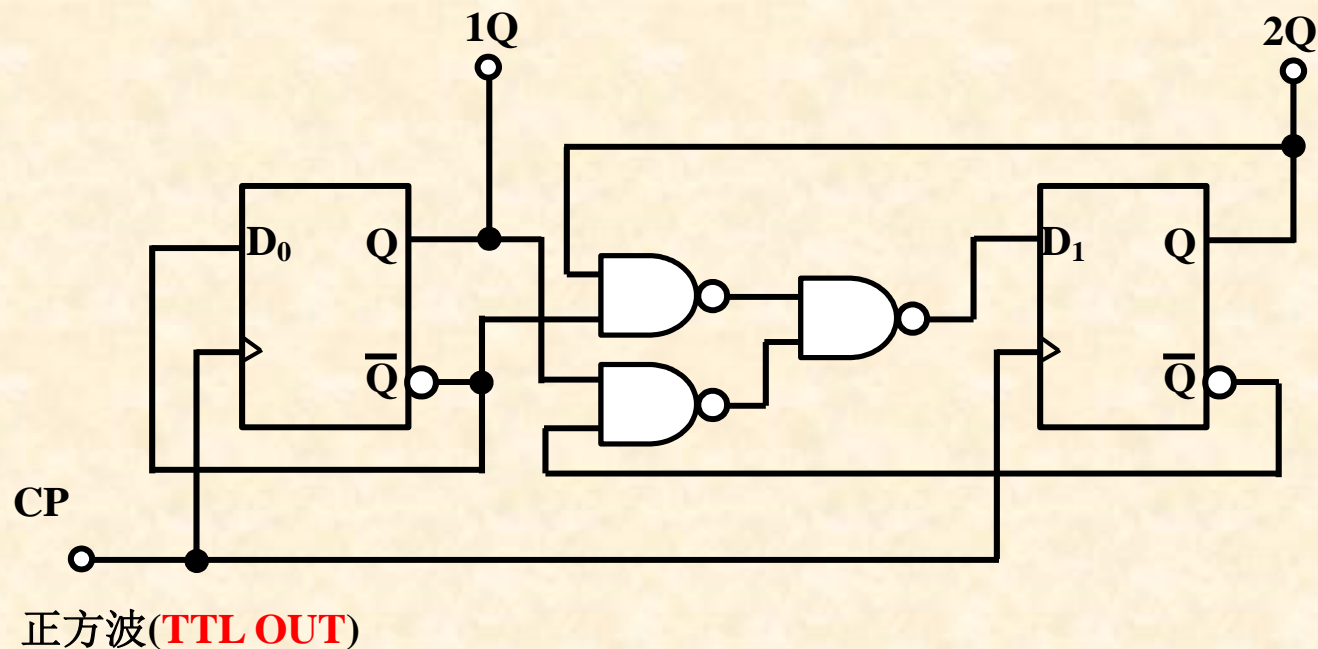
$$Q_0^{n+1} = \overline{Q_0^n}$$

$$Q_1^{n+1} = \overline{Q_1^n} Q_0^n + Q_1^n \overline{Q_0^n}$$

$$= \overline{\overline{Q_1^n} Q_0^n + Q_1^n \overline{Q_0^n}}$$

$$= \overline{\overline{Q_1^n} Q_0^n} \overline{Q_1^n \overline{Q_0^n}}$$

# 例：设计同步4进制计数器



# 实验内容和要求

---

## □ 实验内容

- 1. 设计并实现输入输出波形满足如图 5.17.7 所示时序关系的逻辑电路；要求写出详细设计过程。
- 2. 设计并完成同步模 4 可逆计数器（P161 实验内容 3① ④）

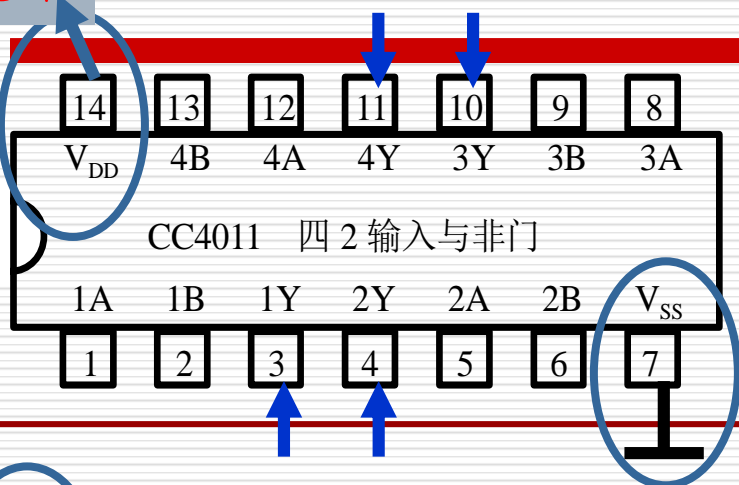
# 实验的具体要求及注意事项:

---

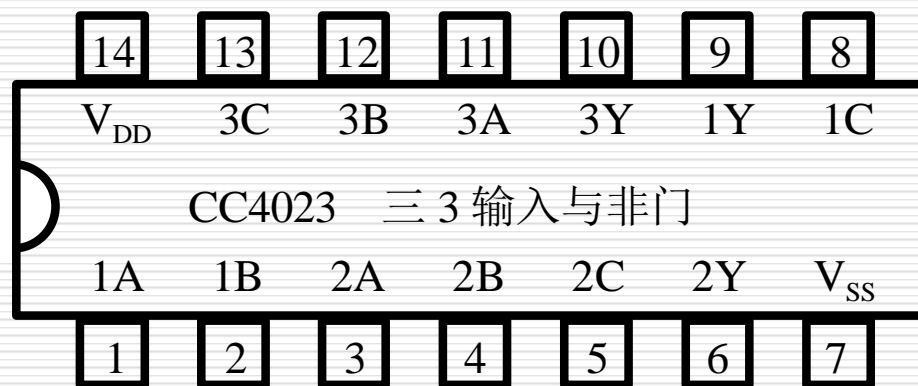
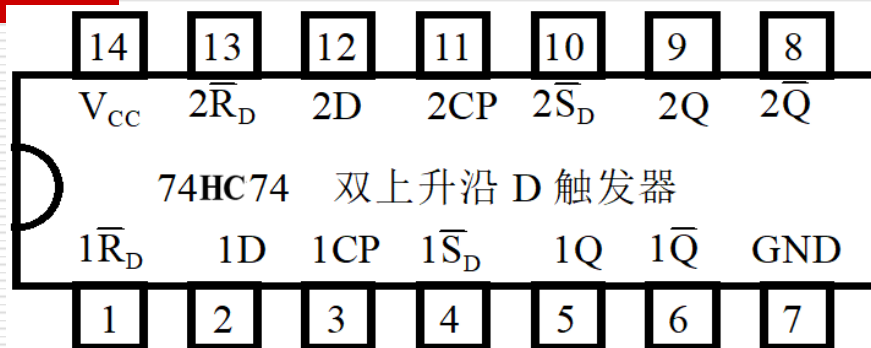
- 画出逻辑电路图（应标上管脚号）；
  - 电源（**+5V**），核对无误，再接入！
  - 1kHz方波信号源用**同步**端子输出信号；
  - 观察波形时，示波器用**直流耦合**输入方式；
  - 用坐标纸画出**CP**及各输出波形。
-

# 芯片管脚图

+5V



**MC14011 CD4011**



**MC14023 CD4023**