Estudiantes: Daniel Caicedo Jaramillo y Nicole Molineros

Informe Proyecto final Arquitectura de computadores

Vivado/VHDL:

1. Se realizaron los componentes vistos en clase, como registros, ALU, memoria, etc. Estos se hicieron de forma individual, basándose en la clase, o juntos.
2. Se unen los componentes en el data path, esta actividad se realizo en grupo y tomo varias reuniones para completarse.
3. Una vez listo el data path, se realizaron las correcciones dadas por el profesor Oliden.
4. En este punto se presentaron algunos errores de tamaño de vectores y señales sin conexión que tuvimos que resolver para poder hacer la simulación.

Programa/Assembler:

1. Este ejercicio se empezó después de entregar el primer data path al profesor Oliden para revisión. Empezamos por modelar nuestra solución.
2. Se plantea una posible solución por medio de un diagrama de flujo.
3. Se crea el algoritmo propuesto en Python.
4. Pasamos el algoritmo a assembler, usando pseudo-instrucciones.
5. Se traducen las pseudo-instrucciones con ayudo de Qt-Spim.
6. Se agregan escrituras a la memoria para tener las salidas de los LEDs y de 7 segmentos.