Cours: Circuits numériques

# Chapitre 1

## Les bascules

## **Objectifs**:

- **✓** Connaitre les différents types de bascules
- ✓ Apprendre à analyser le fonctionnement d'un circuit à bascules.
- ✓ Réaliser des circuits séquentiels à base de bascules.

#### 1. Introduction

En logique combinatoire les signaux de sortie ne dépendent que des états des variables d'entrée.

Pour les circuits de logique séquentielle, les sorties dépendent des entrées et également de l'état du système.

## 2. Définition

La bascule ou flip-flop ou bistable est un circuit séquentiel de base. Sa fonction consiste à mémoriser une information élémentaire. Une bascule possède deux sorties complémentaires Q et  $\overline{Q}$ .

## 3. Bascule RS asynchrone

La bascule RS possède deux entrées R (Reset : mise à 0) et S (Set : mise à 1) et deux sorties Q et  $\overline{Q}$  .

Mode asynchrone : Dans une bascule les ordres appliqués sur les entrées provoquent immédiatement en sortie le changement d'état correspondant.

L'action simultanée sur R et S est interdite.

## 3.1 Symbole

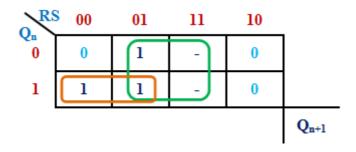
#### 3.2 Table de vérité

| Qn | R | S | $Q_{n+1}$ | Remarque         |
|----|---|---|-----------|------------------|
| 0  | 0 | 0 | 0         | Mémorisation à 0 |
| 0  | 0 | 1 | 1         | Mise à 1         |
| 0  | 1 | 0 | 0         | Mise à 0         |
| 0  | 1 | 1 | -         | Interdit         |
| 1  | 0 | 0 | 1         | Mémorisation à 1 |
| 1  | 0 | 1 | 1         | Mise à 1         |
| 1  | 1 | 0 | 0         | Mise à 0         |
| 1  | 1 | 1 | -         | Interdit         |

## • Table de vérité simplifiée

| R | S | Q <sub>n+1</sub> |
|---|---|------------------|
| 0 | 0 | Qn               |
| 0 | 1 | 1                |
| 1 | 0 | 0                |
| 1 | 1 | -                |

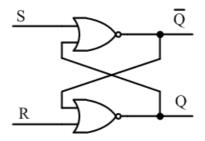
## 3.3 Table de Karnaugh



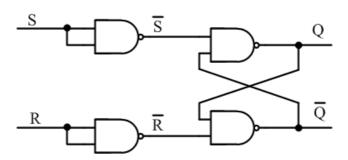
$$\mathbf{Q}_{n+1} = \mathbf{S} + \overline{\mathbf{R}} \, \mathbf{Q}_n$$

## 3.4 Logigramme

• Avec des portes NOR



• Avec des portes NAND



## Exemple de circuit intégré :

Le circuit intégré 74LS279, comporte quatre bascules RS asynchrones.

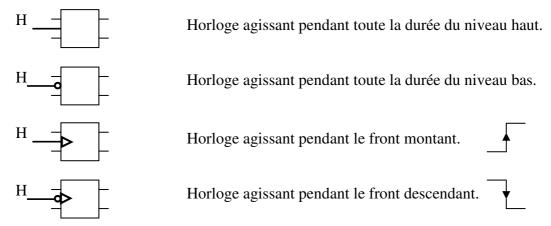
## 4. Les bascules synchrones

#### 4.1 Définition

La variation de l'état de sortie dans une bascule synchrone n'est possible qu'à la présence simultanée du signal de commande ( entrée ) et du signal de synchronisation.

Le signal de synchronisation appelé Horloge ( H ) ou Clock pulse ( Cp ) ou Timing ( T ).

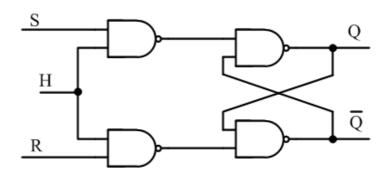
Entrée horloge: T, Cp, H



## 4.2 Bascule RS synchrone RSH

Sa fonction est celle réalisée par la bascule RS asynchrone, mais le changement d'état de la sortie n'est autorisé qu'à la présence du signal d'horloge et du signal de commande.

## 4.2.1 Logigramme



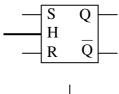
#### 4.2.2 Table de vérité

| Н | R | S | Q <sub>n+1</sub> | Remarque     |
|---|---|---|------------------|--------------|
| 0 | ф | ф | $Q_n$            | Mémorisation |
| 1 | 0 | 0 | Qn               | Mémorisation |
| 1 | 0 | 1 | 1                | Mise à 1     |
| 1 | 1 | 0 | 0                | Mise à 0     |
| 1 | 1 | 1 | -                | Interdit     |

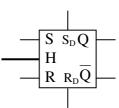
#### 4.2.3 Table de transition

| R | S | Qn | Q <sub>n+1</sub> | Transition                    |
|---|---|----|------------------|-------------------------------|
| ф | 0 | 0  | 0                | μ <sub>0</sub> : Maintien à 0 |
| 0 | 1 | 0  | 1                | ε: Enclenchement              |
| 1 | 0 | 1  | 0                | δ : Déclenchement             |
| 0 | ф | 1  | 1                | μ <sub>1</sub> : Maintien à 1 |

## 4.2.4 Symboles



Bascule synchrone RSH



Bascule RSH à commande synchrone ou asynchrone.

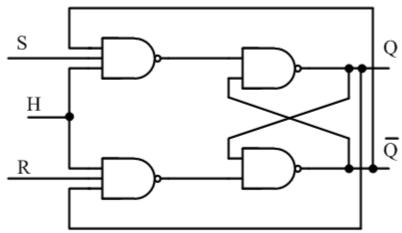
S<sub>D</sub> et R<sub>D</sub>: entrées asynchrones

S<sub>D</sub> : Permet de forcer à 1 la sortie Q indépendamment de H.

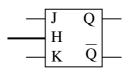
 $R_D$ : Permet de forcer à 0 la sortie  $\overset{\circ}{Q}$  indépendamment de H.

Possède deux entrées J (mise à 1) et K (mise à 0) et une entrée H de synchronisation. La bascule JK change d'état de sortie quand J = K = 1 à la présence du signal d'horloge.

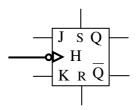
## 4.3.1 Logigramme



## 4.3.2 Symbole



Bascule synchrone JK



## Bascule JK

- à commande synchrone par J et K.
- à commande asynchrone par R et S.

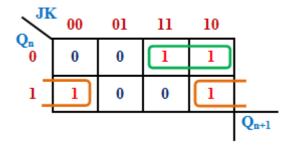
## 4.3.3 Table de vérité

| J | K | Q <sub>n+1</sub>            | Remarque          |
|---|---|-----------------------------|-------------------|
| 0 | 0 | $Q_n$                       | Mémorisation      |
| 0 | 1 | 0                           | Mise à 0          |
| 1 | 0 | 1                           | Mise à 1          |
| 1 | 1 | $\overline{\overline{Q}}_n$ | Changement d'état |

## 4.3.4 Table de transition

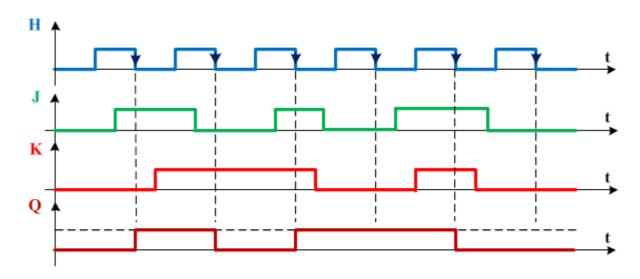
| J | K | Qn | $Q_{n+1}$ | Transition |
|---|---|----|-----------|------------|
| 0 | φ | 0  | 0         | $\mu_0$    |
| 1 | ф | 0  | 1         | 3          |
| ф | 1 | 1  | 0         | δ          |
| ф | 0 | 1  | 1         | $\mu_1$    |

## 4.3.5 Table de Karnaugh



$$Q_{n+1} = J.\overline{Q}_n + \overline{K} \cdot Q_n$$

## 4.3.6 Chronogramme



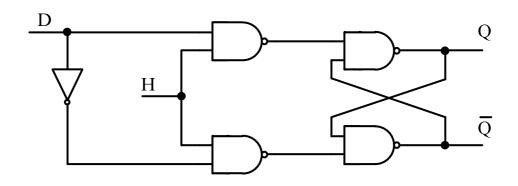
## Exemple de circuit intégré :

Le circuit intégré 74LS111, comporte 2 bascules JK commandées par front montant. Le circuit intégré 74LS112, comporte 2 bascules JK commandées par front descendant.

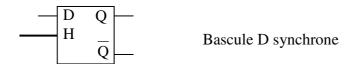
#### 4.4 Bascule D

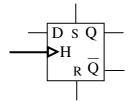
La bascule D est enclenchée par le signal d'horloge, l'unique entrée D (DATA) détermine l'état de la bascule. La sortie Q prend la même valeur que celle de l'entrée D quand le signal d'horloge effectue une transition.

## 4.4.1Logigramme



## 4.4.2 Symbole





## Bascule D

- à commande synchrone par D et H.
- à commande asynchrone par R et S.

## 4.4.3 Table de vérité

| H | D | $Q_{n+1}$ |
|---|---|-----------|
| 0 | φ | Qn        |
| 1 | 0 | 0         |
| 1 | 1 | 1         |

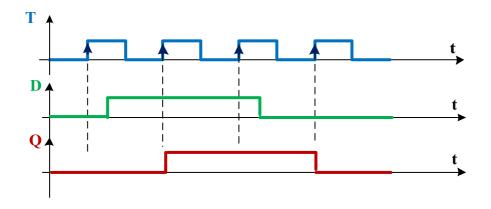
$$Q_{n+1} = D$$

## 4.4.4 Table de transition

| D | Qn | $Q_{n+1}$ | Transition |
|---|----|-----------|------------|
| 0 | 0  | 0         | $\mu_0$    |
| 1 | 0  | 1         | 3          |
| 0 | 1  | 0         | δ          |
| 1 | 1  | 1         | $\mu_1$    |

## 4.4.5 Chronogramme

Avec une bascule sur niveau haut



## Exemple de circuit intégré :

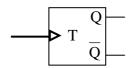
Les circuits intégrés 7474 et 4013 comportent, chacun 2 bascules D.

## 4.5 Bascule T (Trigger)

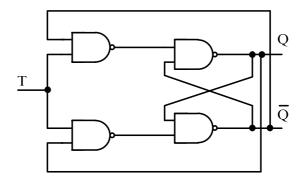
La bascule T est enclenchée par le signal d'horloge. L'unique entrée T détermine l'état de la bascule. La sortie Q change d'état chaque fois que l'entrée T passe à l'état logique 1 et conserve son état le reste du temps.

La bascule T est un diviseur de fréquence quand elle est commandée par un signal périodique.

## **4.5.1** *Symbole*



## 4.5.2 Logigramme

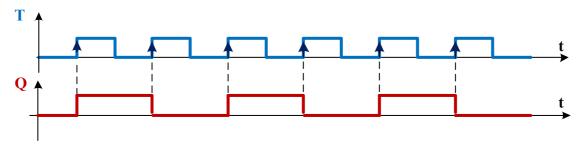


#### 4.5.3 Table de transition

| T | Qn | Q <sub>n+1</sub> | Transition |
|---|----|------------------|------------|
| 0 | 0  | 0                | $\mu_0$    |
| 1 | 0  | 1                | 3          |
| 1 | 1  | 0                | δ          |
| 0 | 1  | 1                | $\mu_1$    |

$$Q_{n+1} = \overline{T} \cdot Q_n + T \cdot \overline{Q}_n = T \oplus Q_n$$

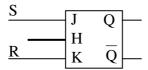
## 4.5.4 Chronogramme



## 4.6 Les bascules équivalentes

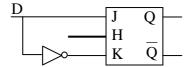
#### 4.6.1 Bascule RSH à base de bascule JK

Il est facile de fabriquer une bascule RSH en effectuant la correspondance J = S, K = R et en interdisant J = K = 1.



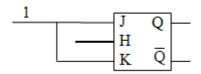
## 4.6.2 Bascule D à base de bascule JK

Dans le cas  $J = \overline{K} = D$ , on obtient la bascule D.



## 4.6.3 Bascule T à base de bascule JK

Dans le cas où J = K = 1, on obtient la bascule T.



## 4.6.4 Bascule T à base de bascule D

Dans le cas où  $\mathbf{D} = \overline{\mathbf{Q}}$ , on obtient la bascule T.

