

Atividade – Aulas 21/11 e 23/11

PRAZO DE ENTREGA: 30/11 (quinta-feira)

OBSERVAÇÃO: A entrega da atividade deve ser feita de forma individual.
Alunos: Thiago Thomáz, Vitor Jordão, João Eduardo.

[Questão – 01] Utilizando como base o conjunto de instruções para uma CPU de 8bits (similar ao MIPS) projetada para o projeto final, descreva:

(a) Quantos registradores a CPU possui?

16 registradores.

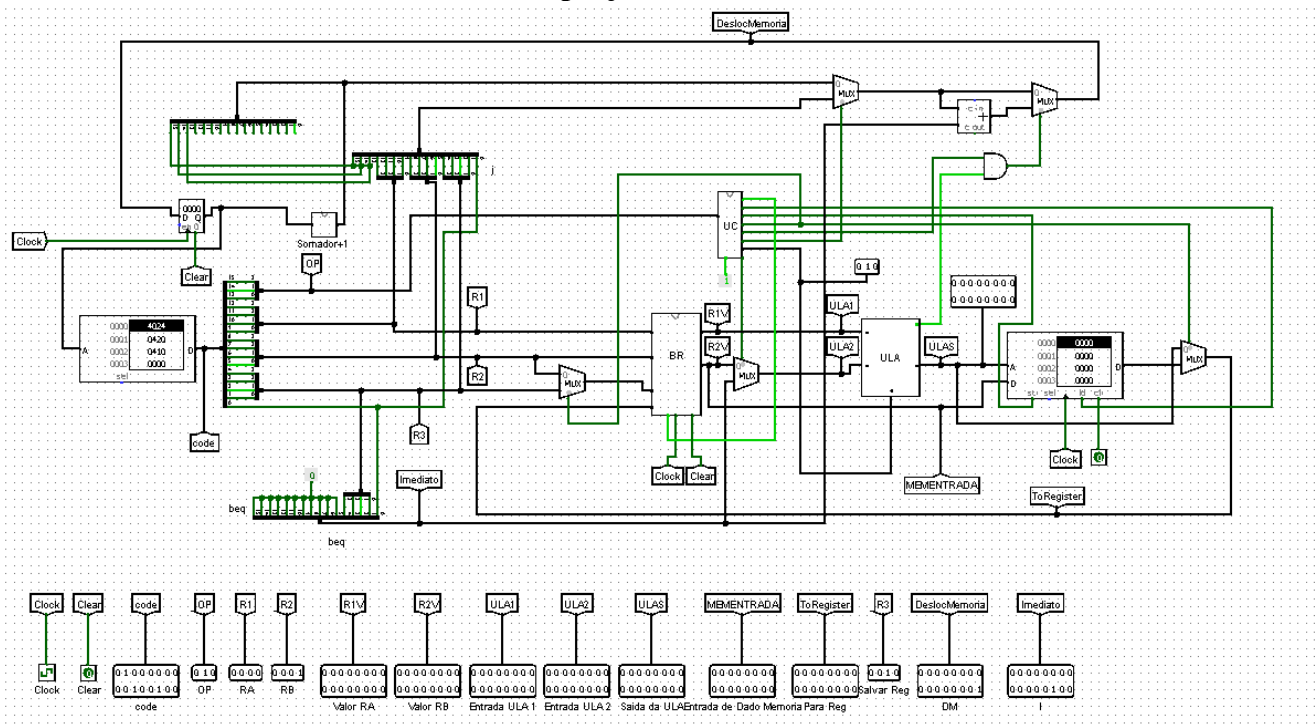
(b) Descreva os formatos de instruções que a CPU suporta?

6 formatos de instruções de 8 bits cada, categorizadas pelos tipos R, I e J. As instruções do tipo R são as que acessam os registradores, enquanto que as do tipo I acessam um registrador e um valor imediato. Por fim, as instruções do tipo J alteram diretamente o valor do PC, condicionalmente ou não.

(c) Quais as instruções que a CPU suporta?

Do tipo R, LW, SW, BEQ, JUMP.

(d) Apresente o *datapath* (barramento do sistema, similar ao do MIPS 32 bits) para a CPU utilizando as instruções de 8 bits projetadas.



[Questão – 02] Apresente um relatório do status do andamento do seu projeto final, contendo as atividades:

- (a) Feitas: Relatório.**
- (b) Em andamento: Slide e Testes**
- (c) Concluídas: Datapath.**