

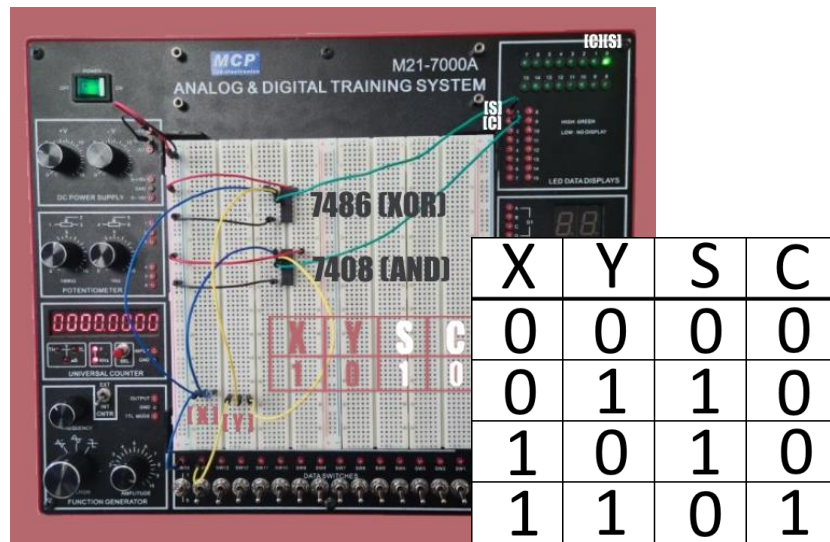


**Πανεπιστήμιο Δυτικής Αττικής  
Σχολή Μηχανικών  
Τμήμα Μηχανικών Πληροφορικής και Υπολογιστών**

**Εργαστήριο Ψηφιακής Σχεδίασης**

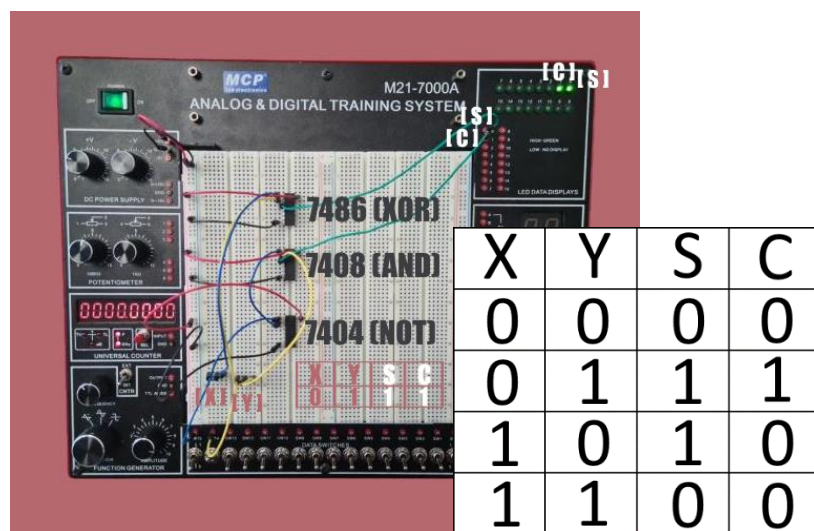
**ΝΙΚΟΛΑΟΣ ΘΩΜΑΣ  
ΑΜ: 21390068  
ΤΜΗΜΑ: ΨΣ 11**

**ΑΘΗΝΑ  
Τετάρτη, 20 Απριλίου 2022**



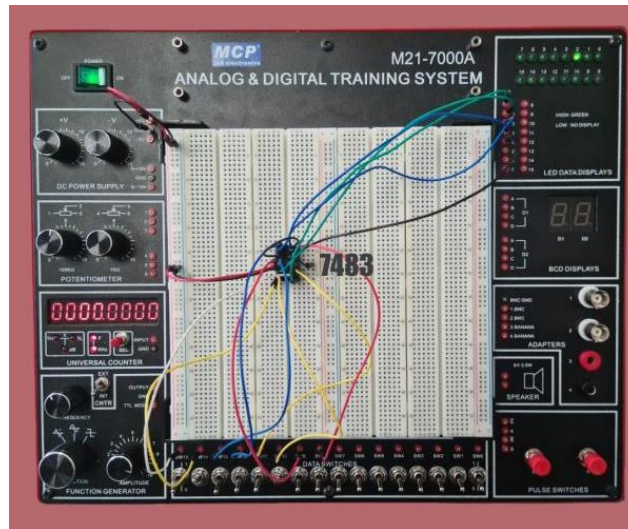
**Εικόνα 1: Κύκλωμα ημιαθροιστή με εισόδους  $X: 1$  και  $Y: 0$ .**

Στην εικόνα 1, συνδεσμοποιούμε ένα κύκλωμα ημιαθροιστή. Ο ημιαθροιστής χρησιμοποιείται για την πρόσθεση μονοψηφίων δυαδικών αριθμών. Το κύκλωμα αυτό ημιαθροιστή αποτελείται από δύο πύλες, μία **XOR** και μία **AND**. Στην συγκεκριμένη περίπτωση όπου έχουμε εισόδους  $X: 1$  και  $Y: 0$ , έχουμε εξόδους  $S: 1$  και  $C: 0$  όπου S το άθροισμά τους και C το πιθανό κρατούμενο.



**Εικόνα 2: Κύκλωμα ημιαφαιρέτη με εισόδους  $X: 0$  και  $Y: 1$ .**

Στην εικόνα 2, συνδεσμοποιούμε ένα κύκλωμα ημιαφαιρέτη. Ο ημιαφαιρέτης χρησιμοποιείται για την αφαίρεση μονοψηφίων δυαδικών αριθμών. Το κύκλωμα του ημιαφαιρέτη αποτελείται από τρεις πύλες, μία **XOR**, μία **AND** και μία **NOT**. Στην συγκεκριμένη περίπτωση όπου έχουμε εισόδους  $X: 0$  και  $Y: 1$ , έχουμε εξόδους  $S: 1$  και  $C: 1$  όπου S η διαφορά που προκύπτει και C το δανειζόμενο που πιθανώς να προκύψει.

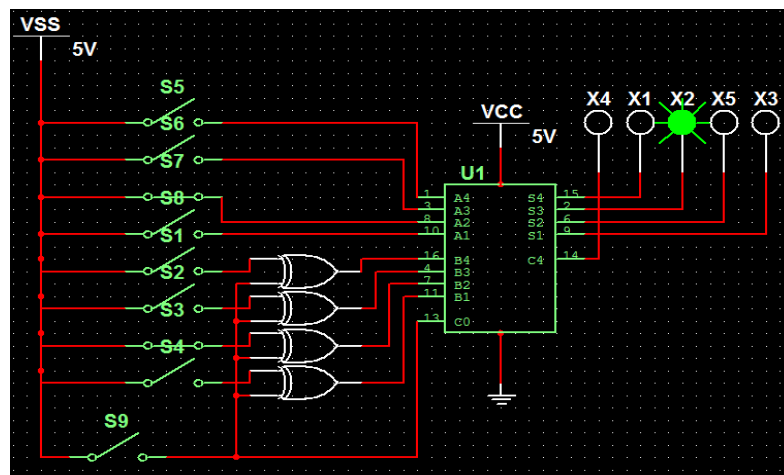


**Εικόνα 3: Το ολοκληρωμένο 7483.**

A1	A2	A3	A4	B1	B2	B3	B4	M	Σ1	Σ2	Σ3	Σ4	C4
0	1	0	0	0	1	0	0	0	0	0	1	0	0

**Πίνακας 1: Πίνακας αληθείας εικόνας 3.**

Στην εικόνα 3 παρατηρούμε το ολοκληρωμένο 7483, που είναι ένας αθροιστής δύο δυαδικών αριθμών τεσσάρων bit και ο πίνακας 1 δείχνει τις εξόδους που παίρνουμε για τις συγκεκριμένες εισόδους.

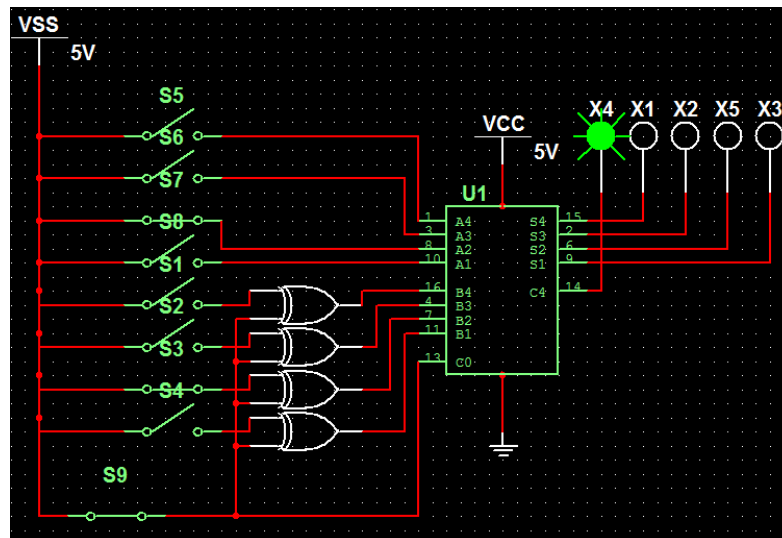


**Εικόνα 4: Κύκλωμα πρόσθεσης και αφαίρεσης αριθμών 4 bit με τα ολοκληρωμένα 7486, 7483.**

A1	A2	A3	A4	B1	B2	B3	B4	C0	S1	S2	S3	S4	C4
0	1	0	0	0	1	0	0	0	0	0	1	0	0

**Πίνακας 2: Πίνακας αληθείας εικόνας 4.**

Στην εικόνα 4 βλέπουμε ένα κύκλωμα πρόσθεσης αριθμών 4 bit. Το ότι πρόκειται για πρόσθεση φαίνεται από την είσοδο του C0 όπου είναι 0V. Αν αντί για 0V βάλουμε 5V τότε θα μετατρέψουμε το κύκλωμα αυτό σε κύκλωμα αφαίρεσης.



**Εικόνα 5: Κύκλωμα πρόσθεσης και αφαίρεσης αριθμών 4 bit με τα ολοκληρωμένα **7486**, **7483**.**

A1	A2	A3	A4	B1	B2	B3	B4	C0	S1	S2	S3	S4	C4
0	1	0	0	0	1	0	0	0	0	0	0	0	1

**Πίνακας 3: Πίνακας αληθείας εικόνας 5.**

Συνδέοντας στην είσοδο C0, σε 0V για λειτουργία πρόσθεσης μπορούμε να ελέγξουμε την λειτουργία του κυκλώματος της εικόνας 4 με τις παρακάτω προσθέσεις:

A	1001	1001	1001	1001
B	+ 0110	+ 1000	+ 0100	+ 1100
ΑΠΟΤΕΛΕΣΜΑ	1111	10001	1101	10101
ΔΥΑΔΙΚΟ	9 + 6 = 15	9 + 8 = 17	9 + 4 = 13	9 + 12 = 21

**Πίνακας 4: Συνδέουμε την είσοδο C0, του κυκλώματος πρόσθεσης και αφαίρεσης αριθμών 4 bit, σε 0V.**

Στην συνέχεια, συνδέοντας στην είσοδο C0, σε 5V για λειτουργία αφαίρεσης μπορούμε να ελέγξουμε την λειτουργία του κυκλώματος της εικόνας 5 με τις παρακάτω αφαιρέσεις:

A	1001	1001	1001	1001
B	- 0111	- 1111	- 0100	- 1011
ΜΕΤΑΤΡΟΠΗ Β ΣΕ ΣΥΜΠΛΗΡΩΜΑ ΩΣ ΠΡΟΣ 2	1001 + 1001	1001 + 0001	1001 + 1100	1001 + 0101
	10010	1010	10101	1110
ΑΠΟΤΕΛΣΜΑ	0010	0110	0101	0010
ΔΥΑΔΙΚΟ	$9 - 7 = 2$	$9 - 15 = -6$	$9 - 4 = 5$	$9 - 11 = -2$

**Πίνακας 5: Συνδέουμε την είσοδο C0, του κυκλώματος πρόσθεσης και αφαίρεσης αριθμών 4 bit, σε 5V.**

## **Βιβλιογραφία**

--

Οι εικόνες που έχουν χρησιμοποιηθεί είναι από τις ώρες εργαστηρίου και από το [Multisim](#).

--