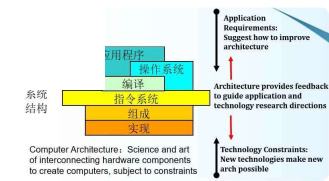




计算机系统结构 SPOC | 学校专有课程

邓倩妮

我的学习时长



公告
评分标准
课件
测验与作业
考试
讨论区

课程分享

 微信提醒课程进度

 扫码下载 APP

帮助中心

期末考试

1 单选 (1分) 下面关于冯诺依曼计算机特点的描述，**错误**的是哪一个？ 得分/总分

- A. 计算机由运算器、控制器、存储器、输入设备和输出设备5个基本部件组成。
- B. 指令在存储器中按顺序存放，由指令计数器（即程序计数器 PC）指明要执行的指令所在的单元地址，一般按顺序递增，但可按运算结果和外界条件而改变。
- C. 以运算器为中心，输入输出设备与存储器之间的数据传送都经过运算器。自冯诺依曼计算机问世70多年来，计算机技术发展和变化很大，但这个特点一直没有改变。
- D. 采用存储程序的方式，程序和数据放在同一个存储器中，都以二进制码表示。指令和数据一样都可以从存储器送到运算器中运算。

1.00/1.00

正确答案：C 你选对了

2 单选 (1分) 假设某个使用桌面客户端和远程服务器的应用受到网络性能的限制，那么对于下列方法，哪个既没有改进吞吐率、也没有改善响应时间？ 得分/总分

- A. 增加计算机内存
- B. 更换网卡等硬件设施，提升处理网络信号的能力。
- C. 改进网络软件，从而减少网络通信延迟
- D. 在客户端和服务器之间增加一条额外的网络信道（现在有两条网络信道了）

1.00/1.00

正确答案：A 你选对了

3 单选 (1分) 假设同一套指令集用不同的方法设计了两种机器M1和M2。机器M1的时钟周期为0.8ns，机器M2的时钟周期为1.2ns。某个程序P在机器M1上运行时的CPI为4，在M2上的CPI为2。对于程序P来说，哪台机器的执行速度更快？快多少？ 得分/总分

- A. M2 比 M1 快，快33%
- B. M1 比M2快，快33%
- C. M2 比 M1 快，快25%
- D. M1 比 M2快，快25%

0.00/1.00

正确答案：C 你错选为A
解析： C、假设程序P的指令条数为N，则在M1和M2上的执行时间分别为：
M1：4 N×0.8 = 3.2N (ns)
M2：2 N×1.2 = 2.4 N (ns)
所以，M2执行P的速度更快，每条指令平均快0.8ns，比M1快0.8/3.2×100%=25%。

4 单选 (1分) 计算机操作的最小时间单位是 得分/总分

- A. CPU周期
- B. 中断周期
- C. 时钟周期
- D. 指令周期

1.00/1.00

正确答案: C 你选对了

5 单选 (1分) 假设一台计算机的I/O处理占整个系统运行时间的10%，当CPU性能改进到原来的10倍，而I/O性能仅改进为原来的两倍时，系统总体性能改进获得的加速比为多少？

得分/总分

- A. 5.26倍
- B. 10倍
- C. 7.14倍
- D. 2倍

1.00/1.00

正确答案: C 你选对了

解析: C、加速比= 1/(10%/2 + 90%/10) = 7.14

6 单选 (1分) 设主存储器容量为64K*32位，并且指令字长，存储字长，机器字长三者均相等，请问MAR，PC、MDR，IR 等寄存器的位数分别为多少位？

得分/总分

- A. MAR、PC、MDR、IR 都是32位
- B. MAR、PC为32位，MDR、IR均为16位
- C. MAR、PC、MDR、IR 都是16位
- D. MAR、PC为16位，MDR、IR均为32位

1.00/1.00

正确答案: D 你选对了

7 单选 (1分) 关于计算机系统性能和程序执行时间，以下说法哪些是正确的？

得分/总分

- 1. 机器的时钟频率越高，机器的速度就越快
- 2. 计算机的MIPS数越大，性能就越好
- 3. 计算机系统性能的主要衡量指标包括：响应时间和吞吐率
- 4. 基准测试程序执行得越快，说明机器性能越好
- 5. 一个程序的执行时间，不仅仅是执行这个程序所有指令所用的时间，因为在程序执行过程中，还会执行操作系统代码或者其他用户程序，也可能等待I/O操作。

- A. 3、5
- B. 1、3、5
- C. 3、4、5

1.00/1.00

D. 全部正确

正确答案: A 你选对了

8 单选 (1分) 假定带符号数整数采用补码表示，若int型变量x和y的机器数分别为FFFF FDFH 和 0000 0041H，则x、y的值以及x-y的机器数分别是： 得分/总分

- A. x=-33,y=65, x-y的机器数为 FFFF FF9DH
- B. x=-33,y=65, x-y的机器数为 FFFF FF9EH
- C. x=-65, y=-41, x-y的机器数溢出
- D. x=-65, y=41, x-y的机器数为 FFFF FF96H

1.00/1.00

正确答案: B 你选对了

9 单选 (1分) 某32位计算机按字节编址，采用小段（little Endian）方式存储。若语句" int i=0 ;" 对应的指令机器代码为 得分/总分

C7 45 FC 00 00 00 00,

那么语句" int i = - 64 ;" 对应的指令机器代码是：

- A. C7 45 FC C0 FF FF FF
- B. C7 45 FC FF FF FF C0
- C. C7 45 FC 0C FF FF FF
- D. C7 45 FC FF FF FF 0C

0.00/1.00

正确答案: A 你错选为B

10 单选 (1分) 执行以下代码后，哪些变量的值为0? 得分/总分

```
unsigned int a = 0xffffffff;
unsigned int b = 1;
unsigned int c = a + b;
unsigned long d = a + b;
unsigned long e = (unsigned long)a + b;
```

(假定 int 型数据长度为32 位，long型数据长度为64位。)

- A. c
- B. c、d 和 e
- C. c 和 d
- D. 没有一个为0

0.00/1.00

正确答案: C 你错选为A

11 单选 (1分) 无符号整数变量ux和uy的声明和初始化如下： 得分/总分

```
unsigned ux=x;
```

```
unsigned uy=y;
```

若sizeof(int)=4，则对于任意int型变量x和y，判断以下表达式哪些为永真

- i. $x*4+y*8==(x<<2)+(y<<3)$
- ii. $x*y==ux*uy$
- iii. $(x*x)>=0$
- iv. $x/4+y/8==(x>>2)+(y>>3)$

- A. i 和 iii
- B. i 和 ii
- C. i
- D. 全部正确

0.00/1.00

正确答案：B 你错选为C

12 单选 (1分) 对于一个n (n≥8) 位的变量x，根据C语言中按位运算的定义，下面的C语言表达式，哪一个的功能是：

得分/总分

“x的最高有效字节不变，其余各位全变为0”？

- A. $x \mid 0xFF$
- B. $(x>>(n-8))<<(n-8)$
- C. $x \& 0xFF$
- D. $((x\wedge\sim 0xFF)>>8)<<8$

1.00/1.00

正确答案：B 你选对了

13 单选 (1分) 考虑以下C语言程序代码：

得分/总分

```
int func1(unsigned word)
{
    return (int) (( word <<24) >> 24);
}

int func2(unsigned word)
{
    return ( (int) word <<24 ) >> 24;
}
```

假设在一个32位机器上执行这些函数，该机器使用二进制补码表示带符号整数。无符号数采用逻辑移位，带符号整数采用算术移位。如果参数word 的机器数是0000 00FFH，func1和func2返回的结果分别是多少？

- A. +255 -1

1.00/1.00

- B. +128 -128
- C. +255 +255
- D. 0 0

正确答案: A 你选对了

14 单选 (1分) 下面哪一个不是整数加减运算判断溢出的方法? 得分/总分

- A. 任意符号的两个数相加，如果数值部分最高位的进位与符号位的进位不同，为溢出
- B. 采用双符号位f2f1，正数符号位为00，负数符号位为11，符号位参与运算。相加结果的两个符号位不同，即f2不等于f1，为溢出。
- C. 符号相同的两个数相加，结果符号与加数（或被加数）的符号不同，为溢出
- D. 运算结果的最高位有进位或者借位，为溢出。

00.00/1.00

正确答案: D 你错选为C

15 单选 (1分) 假定有两个整数用8位补码表示为 r1=F5H, r2=EEH. 如果将运算结果存放在一个8位寄存器中，则下列运算中会发生溢出的是: 得分/总分

- A. r1+r2
- B. r1&r2
- C. r1*r2
- D. r1-r2

01.00/1.00

正确答案: C 你选对了

16 单选 (1分) 下面一个8 位的浮点数，其中1位符号位（sign），3位阶码（exponent），4位尾数位（fraction），下列编码哪个表示NaN? 得分/总分

- A. 1 000 1111
- B. 0 100 0000
- C. 0 111 1111
- D. 1 111 0000

01.00/1.00

正确答案: C 你选对了

17 单选 (1分) float型数据一般用IEEE754单精度浮点格式表示。假设两个float型变量x和y分别存放在32位寄存器f1和f2中，若（f1）=CC900000H，（f2）=B0C00000H，则x和y之间的关系为: 得分/总分

- A. x<y且符号相同
- B. x>y且符号相同
- C. x>y且符号不同
- D. x<y且符号不同

01.00/1.00

正确答案：A 你选对了

18 单选 (1分) 计算机在进行浮点数的加减运算之前先进行对阶操作，若x的阶码大于y的阶码，则应将： 得分/总分

- A. y的阶码扩大至与x的阶码相同，且使y的尾数部分进行算术右移

1.00/1.00
- B. x的阶码缩小至与y的阶码相同，且使x的尾数部分进行算术左移
- C. x的阶码缩小至与y的阶码相同，且使x的尾数部分进行算术右移
- D. y的阶码扩大至与x的阶码相同，且使y的尾数部分进行算术左移

正确答案：A 你选对了

19 单选 (1分) 假定变量i和f的数据类型分别是 int和float. 得分/总分

已知i=23456, f=2.3456e3, 则在一个32位机器中执行下列表达式，结果为假的是：

- A. i == (int)(float) i
- B. f == (float)(int) f

1.00/1.00
- C. i == (int)(double) i
- D. f== (float) (double) f

正确答案：B 你选对了

20 单选 (1分) 某数采用 IEEE 754单精度浮点数格式表示为 C660 0000 H，则该数的值是： 得分/总分

- A. -0.5×2^{12}
- B. -1.75×2^{13}

1.00/1.00
- C. -0.5×2^{13}
- D. -1.75×2^{12}

正确答案：B 你选对了

21 单选 (1分) 在IEEE 754浮点数运算中，判断浮点运算的结果是否溢出的描述，哪些是正确的？ 得分/总分

1. 浮点运算结果是否溢出，并不以尾数溢出来判断，而主要看阶码是否溢出。
2. 尾数溢出时，可通过规格化操作进行纠正。
3. 阶码上溢时，说明结果的数值太大，无法表示；阶码下溢时，说明结果数值太小，可以把结果近似为0。
4. 在进行对阶、规格化、舍入和浮点数的乘/除运算等过程中，都需要对阶码进行加、减运算，可能会发生阶码上溢或阶码下溢。

- A. 2, 3, 4
- B. 1, 2, 3
- C. 1, 3, 4
- D. 全对

0.00/1.00

正确答案: D 你错选为B

22 单选题 (1分) 一个128*128结构的DRAM芯片，每隔2ms要刷新一次，采用异步刷新方式，且刷新是按顺序对所有128行存储元进行内部读操作和写操作实现的。设存取周期为0.5μs，求刷新开销（即刷新操作的时间所占的百分比）

得分/总分

- A. 1.6%
- B. 6.4%
- C. 12.8%
- D. 3.2%

0.00/1.00

正确答案: B 你错选为D
解析: $B = 128 * (0.5 * 2) \mu s / (2ms) = 6.4\%$

23 单选题 (1分) 假定高速缓存有如下特性:

得分/总分

- cache 容量 (C) : 512 bytes (数据容量，不包括标记位)
- 替换算法: LRU (least-recently used)
- 初始时，cache为空

假设以下访存地址序列 0, 2, 4, 8, 16, 32 在cache的命中率是0.33. 高速缓存的数据块 (block) 为多大?

- A. 以上都不对.
- B. B = 4 bytes
- C. B = 8 bytes
- D. B = 16 bytes

1.00/1.00

正确答案: C 你选对了
解析: C、访问命中结果为 M H H M M M, hit rate = 0.33

24 单选题 (1分) 某容存储器由若干16M×4的DRAM芯片构成，该DRAM芯片的地址引脚和数据引脚总数是

得分/总分

- A. 22
- B. 30
- C. 16
- D. 26

1.00/1.00

正确答案：C 你选对了

25 单选 (1分) DDR3 SDRAM 芯片内部核心频率是133.25Mhz, 与之相连的存储总线每次传输8B，下面描述**错误**的是：

得分/总分

- A. 存储器总线的时钟频率是1066Mhz

□1.00/1.00
- B. 存储器总线带宽约为8.5GB每秒
- C. 存储器器总线每秒传1066M次数据
- D. 芯片内部输入输出缓冲采用8位预取技术

正确答案：A 你选对了

解析： A、因为是DDR3 SDRAM，所以内部输入输出缓冲采用8位预取，因此总线每秒传送数据次数为133.25M*8=1066M，其带宽大约为1066M*8B=8.5GB/s。因为存储器总线每个时钟传送数据两次，其时钟频率为1066M/2=533Mhz

26 单选 (1分) 多模块存储器之所以能高速进行读写，是因为：

得分/总分

- A. 各模块有独立的读写电路
- B. 采用了信息预取技术

□0.00/1.00
- C. 采用了高速元器件
- D. 模块内各单元的地址是连续的

正确答案：A 你错选为B

27 单选 (1分) 某计算机主存按字节编址，由4个64M*8位的DRAM芯片采用交叉编址方式构成，并与宽度为32位的存储器总线相连。主存每次最多读写32位数据。若double型变量x的主存地址位804 001AH, 则读取x需要的存储周期数为：

得分/总分

- A. 1
- B. 2

□0.00/1.00
- C. 4
- D. 3

正确答案：D 你错选为B

28 单选 (1分) 主存地址为32位，按字节编址，主存和cache之间采用直接映射方式，主存块大小为4个字，每个字32位，采用回写（write back）方式，则能存放总共4K字数据的Cache的总容量的位数是：

得分/总分

- A. 148K位

□1.00/1.00
- B. 146K 位
- C. 158K位
- D. 147K位

正确答案：A 你选对了

解析： A、Tag位数： 32-10-4= 18 有效位： 1 ， Dirty: 1
Set 数目： 1K
32*4 + 18 +2 =148

29 单选 (1分) 假定主存按字节编址，cache 共64行，采用直接映射方式，主存块大小为32字节，所有编号都从0开始。问主存第2626号（字节地址）单元所在主存块对应的cache行号是：

得分/总分

A. 36

B. 2

C. 62

D. 18

1.00/1.00

正确答案：D 你选对了

解析： D、主存块大小为32字节，所以块内地址占5位。采用直接映射方式，共64行，行号为6位，因为2626= 0...01 010010 00010B , 2626单元所在的主存块对应的cache 行号为 010010B =18

30 单选 (1分) 给定一个32位 Linux 系统，系统中有一个数据容量为128 bytes的2路组关联映射cache，每个cache block的大小为32 bytes. Long long 数据类型的长度为8 bytes，int数据类型的长度为4 bytes. 对如下程序，假设 table数组的内存起始地址是0x0。

得分/总分

```
int i;
int j;
long long table[4][8];
for (j = 0; j < 8; j++) {
    for (i = 0; i < 4; i++) {
        table[i][j] = i + j;
    }
}
```

对上面的程序，高速缓存缺失率为多少？

A. 33%

B. 50%

C. 100%

D. 25%

1.00/1.00

正确答案：C 你选对了

解析： C、m m m m m m m m
m m m m m m m m
m m m m m m m m
m m m m m m m m
Miss rate = 1

31 单选 (1分) 假定编译器将赋值语句“x=x+3;”转换为指令“add xaddt,3”,其中xaddt是x对应的存储单元地址，若执行该指令的计算机采用页式虚拟存储管理方式，并配有相应的TLB，且Cache使用直写（write through）方式，完成该指令的功能，需要访问主存的次数最少是（ ）次

得分/总分

A. 3

B. 2

C. 0

D. 1

0.00/1.00

正确答案：B 你错选为D

解析： B、修改x的值：写cache 同时写主存，另外要更新TLB和页表，x所在的页脏了

32 单选 (1分) 某计算机主存地址空间大小为256 MB，按字节编址。虚拟地址空间大小为4 GB，采用页式存储管理，页面大小为4 KB，TLB（快表）采用全相联映射，有4个页表项，内容如下表所示。

得分/总分

有效位	标记	页框号	...
0	FF180H	0002H	...
1	3FF1H	0035H	...
0	02FF3H	0351H	...
1	03FFFH	0153H	...

则对虚拟地址03FF F180H进行虚实地址变换的结果是：

- A. TLB缺失
- B. 003 5180H
- C. 缺页
- D. 015 3180H

正确答案：D 你没选择任何选项

33 单选 (1分) 假定某处理器可通过软件对高速缓存设置不同的写策略，那么，当处理器主要运行包含大量存储器写操作的数据访问密集型应用时，cache 命中时应设置成什么写策略？

得分/总分

- A. 采用按写分配（write allocated）策略
- B. 采用不按写分配（no write allocated）策略
- C. 采用写直达（write through）策略
- D. 采用写回（write back）策略

1.00/1.00

正确答案：D 你选对了

34 单选 (1分) 以下事件中，不需要异常处理程序进行处理的是：

得分/总分

- A. Cache miss(缺失)
- B. 除数为0
- C. TLB miss(缺失)
- D. 访存地址越界

0.00/1.00

正确答案：A 你错选为C

35

单选

(1分)

以下这段代码执行完后，共执行了多少条指令？

得分/总分

```
addi $t1, $0, 100

LOOP: lw $s1, 0($s0)

      add $s2, $s2, $s1

      addi $s0, $s0, 4

      subi $t1, $t1, 1

      bne $t1, $0, LOOP
```

- A. 26
- B. 501
- C. 6
- D. 500

1.00/1.00

正确答案：B 你选对了

36

单选

(1分)

假设\$s0中存放着数组A的起始地址

得分/总分

数组A的定义为：int A[400];

以下这段代码的功能是什么？

```
addi $t1, $s0, 1600

addi $s2 $zero, 0

addi

LOOP: lw $s1, 0($s0)

      add $s2, $s2, $s1

      lw $s1, 4($s0)

      add $s2, $s2, $s1

      addi $s0, $s0, 8

      bne $t1, $s0, LOOP
```

- A.

```
int result=0;
for ( i=0; i<400; i+=2 )
{ result += A[i];
  result += A[i+1];
}
```
- B.

1.00/1.00

```
int result=0;
for ( i=0; i<1600; i+=8 )
{ result += A[i];
  result += A[i+4];
}

C.
int result=0;
for (i=400; i>0; i-=2)
{ result += A[i];
  result += A[i+1];
}

D.
int result=0;
for (i=400; i>0; i--)
{ result += A[i];
}
```

正确答案: A 你选对了

37 单选 (1分) 以下程序段是某个子程序对应的指令序列。入口参数int a和int b分别置于\$a0和\$a1中，返回参数是该过程的结果，置于\$v0中。该过程的功能是什么？

得分/总分

```
add    $t0, $zero, $zero

loop:  beq    $a1, $zero, finish

add    $t0, $t0, $a0

sub    $a1, $a1, 1

j      loop

finish: addi   $t0, $t0, 100

add    $v0, $t0, $zero
```

- A. 计算 100+b
- B. 计算 100+a
- C. 计算 100+a+b
- D. 计算 100+a×b

1.00/1.00

正确答案: D 你选对了

38 单选 (1分) 有关调用指令（过程、函数调用）的叙述中，错误的是：

得分/总分

- A. 指令执行时，无条件转移到目标地址处，转移目标地址不需要在指令中明显给出
- B. 与高级语言源程序中的过程调用相对应，一次过程调用对应一条指令
- C. 指令执行时必须保留返回地址，调用指令随后一条指令的地址是返回地址
- D. 嵌套调用时，返回地址通常保存在栈中，非嵌套调用时，可以保存在特定寄存器中

1.00/1.00

正确答案: A 你选对了

39 单选 (1分) 假设某计算机采用小端方式存储, 按字节编址。一维数组a有100个元素, 其类型为float, 存放在地址C000 1000H开始的连续区域中, 则最后一个数组元素的MSB (most significant bit) 所在的地址为:

得分/总分

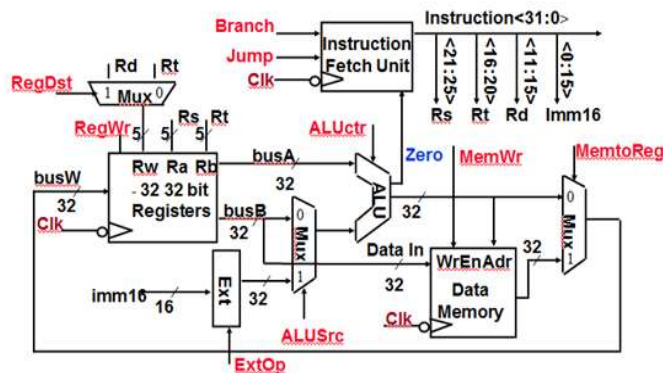
- A.** C000 118FH
- B.** C000 118CH
- C.** C000 1396H
- D.** C000 1399H

□0.00/1.00

正确答案: A 你错选为B

40 单选 (1分) 图中单周期数据通路对应的控制逻辑发生错误, 使得在任何情况下控制信号 ReqDst总是为0, 则哪些指令不能正确执行?

得分/总分



- A. 不需要写结果到寄存器的指令会出错（如store,分支,转移指令等）
- B. 所有非R-型指令都不能正确执行
- C. 所有需要写结果到寄存器的指令（如：R-型指令、load指令等）都不能正确执行
- D. 所有R-型指令都不能正确执行

□1.00/1.00

正确答案: D 你选对了

41 单选 (1分) 关于CPU执行指令的过程，以下描述哪一个是错误的？

得分/总分

- A. CPU中的寄存器分为：用户可访问的寄存器和用户不可见寄存器。通用寄存器一般有一个编号，指令可以通过编号标识并访问到通用寄存器。用户不可见的寄存器一般是没有编号、不能通过程序直接访问，如指令寄存器IR，存储器地址寄存器MAR、存储器数据寄存器MDR。
- B. 程序计数器PC是专用寄存器，没有编号也不能在指令中明确指定，它的值在程序顺序执行时自动增长，用户程序不可以改变PC的值。
- C. CPU的工作过程就是周而复始地执行指令。CPU不会停下来什么也不做，只是有时候指令的执行过程被阻塞了一段时间、执行了没有产生结果的指令。
- D. 在指令执行的过程中，CPU还要定时采样对应的引脚来查询有没有中断请求或者DMA请求。查询或者响应中断请求和DMA请求的过程都包含在一条指令的执行过程中。

正确答案：B 你没选择任何选项

解析： B、程序计数器PC是专用寄存器，没有编号也不能通过指令中明确指定，但用户可以通过转移类指令来修改其值，改变程序的运行顺序。

42 单选 (1分) 假定执行最复杂的指令需要完成6个子功能，分别由对应的功能部件A~F来完成，每个功能部件所花的时间分别为80ps、40ps、50ps、70ps、20ps、30ps，流水段寄存器延时为20ps，现在把最后两个功能部件E和F合并，产生一个5段流水线。该5段流水线的时钟周期至少是 () ps

A. 90

B. 100

C. 70

D. 80

得分/总分

1.00/1.00

正确答案：B 你选对了

43 单选 (1分) 以下一段指令序列：

i. addi \$t1, \$zero, 20 #R[\$t1]←20

ii. lw \$t2, 12(\$a0)

#R[\$t2]←M[R[\$a0]+12]

iii. add \$v0, \$t1, \$t2 #R[\$v0]

←R[t1]+R[t2]

以上指令序列中，第 i 和 iii、第 ii 和第 iii 条指令之间发生数据相关。假定采用“取指、译码/取数、执行、访存、写回”这5段流水线方式，那么在采用“转发（前向通路，forwarding, bypassing）”技术时，需要在第3条指令前加入多少条空操作（nop）指令才能使这段程序不发生数据冒险？

A. 3

B. 1

C. 0

D. 2

得分/总分

1.00/1.00

正确答案：B 你选对了

44 单选 (1分) 关于CPU时钟信号的描述，错误的是：

A. 时钟周期以相邻状态单元之间最长的组合逻辑的延迟为基准确定

B. 边沿触发指状态单元总在时钟上升沿或者下降沿开始改变状态

C. 每个时钟周期称为一个节拍，机器的主频就是时钟周期的倒数

D. 处理器总是每来一个时钟信号，就开始执行一条新的指令

得分/总分

1.00/1.00

正确答案：D 你选对了

45 单选 (1分) 对于处理器中，有关取指操作部件的叙述，错误的是：

得分/总分

- A. PC寄存器在单周期数据通路中，不需要“写使能”控制信号
- B. 取指令操作的延迟主要是由存储器访问延迟决定的
- C. 单周期数据通路中，需要一个指令寄存器，用于存放从指令寄存器中取出的指令
- D. 取指令操作可以和下条指令地址的计算同时进行

正确答案：C 你没选择任何选项

46

单选 (1分)

假定有一个程序的指令序列为“lw, add, lw, add, ...”。add指令仅依赖它前面的lw指令，而lw指令也仅依赖它前面的add指令，寄存器写口和寄存器读口分别在一个时钟周期的前、后半周期内独立工作。请问：在带转发（forwarding , bypassing)的五段流水线中执行该程序，其CPI为多少？

得分/总分

- A. 1
- B. 3
- C. 2
- D. 1.5

正确答案：D 你没选择任何选项

47

单选 (1分)

假设有一台RISC机器，CPU采用流水线结构，cache 采用哈佛结构（即指令cache和数据cache分离），只有load和store指令可以访存，他们占指令总数的40%，不命中时损失25个时钟周期，存取数据的不命中率为2%，取指令全部命中，假设采用的写入策略是“命中时写入cache不写主存、不命中时写入主存”。请问：如果取指令和存取数据全部命中时CPI是2.0，那么这台机器实际运行时的CPI是多少？（CPI: cycles per instruction 执行一条指令所需要的周期数）

得分/总分

- A. 2.2
- B. 2.5
- C. 3
- D. 2

正确答案：A 你没选择任何选项
解析： A、存取数据不命中时增加的CPI $40\% * 2\% * 25 = 0.2$ 个时钟周期。实际CPI是2.2

48

单选 (1分)

假设硬盘的数据传输率为2MB/s，数据以字为单位传送，字的长度为32位，CPU的时钟频率为50MHz。DMA的启动操作需要1000个时钟周期，传送完成后处理中断要500个时钟周期，一次传送数据的长度为4KB。试计算在DMA方式下，DMA传输占用CPU时间的比率。

得分/总分

- A. 5%
- B. 1.48%
- C. 2.5%
- D. 1.25%

正确答案：B 你没选择任何选项

解析： B、数据传输率2MB/s，传送4KB需要的时间为 4KB/(2MB/s)约等于2ms。DMA启动和收尾需要 1500个时钟周期，即0.03ms，一次DMA传送的总时间为2.03ms，约为 50M*2.03ms=101.5K 时钟周期，DMA传输占用CPU时间的比率为 1500/101.5K 约为 1.48%

49 单选 (1分) 下列关于外部输入输出中断的叙述中，正确的是： 得分/总分

- A. 有中断请求时，CPU立即暂停当前指令执行，转去执行中断服务程序
- B. CPU只有在处于中断允许状态时，才能响应外部设备的中断请求
- C. CPU响应中断时，通过执行中断隐指令完成对通用寄存器的保护
- D. 中断控制器按所接收中断请求的先后次序进行中断优先级排队

正确答案： B 你没选择任何选项

50 单选 (1分) 对于一个五阶段流水线 CPU的异常和中断处理，以下描述哪些是正确的？ 得分/总分

- 1. “算术溢出”异常在R-型指令的执行(Exe)周期进行检测
 - 2. “无效指令”异常在取数/译码(ID)周期进行检测
 - 3. "无效指令地址"、“缺页”和“访问越权”异常在取指令(IF)周期检测
 - 4. “无效数据地址”、“缺页”和“访问越权”异常在存储器访问（Mem）周期检测
 - 5. “ 中断”可在每条指令的最后一个周期(WB)的最后进行检测
 - 6. 一旦检测到中断或者异常立即处理，才能保证“精确中断”
-
- A. 1, 2, 3, 4, 6
 - B. 全对
 - C. 1, 2, 3, 4
 - D. 1, 2, 3, 4, 5

正确答案： D 你没选择任何选项