

一、单选题 1. 假定下列字符码中有奇偶检验位, 但没有数据错误, 采用奇偶检验的字符码是

A. 11001010 B. 11010111 C. 11001100 D. 11001011 D

2. 在定点机中执行算术运算时会传输溢出, 其原因是

A. 主存容量不够大 B. 操作数过大 C. 操作数地址过大 D. 运算结果无法表示 D

3. 下列说法中正确的是

A. 指令周期等于机器周期 B. 指令周期小于机器周期

C. 指令周期大于机器周期 D. 指令周期是机器周期的两倍 C

4. 直接、间接、立即三种寻址方式指令的执行速度, 由快至慢的排序是

A. 直接、立即、间接 B. 直接、间接、立即 C. 立即、直接、间接 D. 立即、间接、直接 C

5. 运算器虽由许多部件组成, 但核心部件是

A. 算术逻辑运算单元 B. 多路开关 C. 数据总线 D. 累加寄存器 A

6. X、Y 为定点二进制数, 其格式为 1 位符号位, n 位数值位。若采用 BOOTH 补码一位乘法实现乘法运算, 则需要做加法运算的次数是

A. n-1 B. n C. n+1 D. n+2 C

7. 在机器数中, 的表示是唯一的

A. 原码 B. 反码 C. 补码 D. ASCII 码 C

8. 指令译码器是对进行译码

A. 整条指令 B. 指令的操作码字段 C. 指令的地址 D. 指令的操作码字段 B

9. 取指令操作

A. 受上一条指令操作码的控制 B. 受当前指令操作码的控制

C. 不受指令操作码的控制 D. 受运算器中条件码(标志位)的控制 C

10. 在磁盘和磁带这两种磁介质存储器中, 存取时间与存储单元的物理位置有关, 按存储方式

A. 二者都是顺序存取 B. 二者都是直接存取

C. 磁盘是直接存取, 磁带是顺序存取 D. 磁带是直接存取, 磁盘是顺序存取 C

11. 哪种类型的存储器速度最快

A. DRAM B. ROM C. EPROM D. SRAM D

12. 在双符号位溢出判断的方案中, 出现正溢出时, 双符号位应该是

A. 00 B. 01 C. 10 D. 11 B

13. 为组成 $2K \times 8$ 的主存, 可用两片

A. $1K \times 4$ 位芯片串连 B. $1K \times 8$ 位芯片并联 C. $2K \times 4$ 位芯片串连 D. $2K \times 4$ 位芯片并联

14. 设计微程序的人员是

A. 硬件设计人员 B. 系统软件人员 C. 应用软件人员 D. 用户 A

15. DMA 方式是在 之间建立一条直接数据通路

A. I/O 设备和主存 B. 两个 I/O 设备 C. I/O 设备和 CPU D. CPU 和主存 A

二、判断题 1. BCD 码是有冗余状态的编码 \checkmark

2. DMA 响应的时间, 必须安排在每条指令周期的末尾 \times

3. 断电后, EEPROM 中的数据不会丢失 \checkmark 4. 在一条机器指令中可能出现不止一种寻址方式 \times

5. 存取周期是指启动一次存储器操作到完成该操作所需的时间 \times

6. 返回指令通常是一条零地址指令 \checkmark 7. 移码和补码的区别是最高位相反 \checkmark

8. 执行基本微操作的控制命令称为微命令 \checkmark

9. 在 I/O 接口电路中, 主机和接口一侧的数据传送总是并行的 \checkmark

10. 存储单元是存储一个二进制信息位的地方 \times

三、填空题 1. 算术左移一位相当于乘以 2 2. 输入输出的目的是要实现主机和外设之间的信息传送

3. 对于自底向上生成的堆栈, 出栈时应先出栈顶, 后出栈底 4. 在中断保护现场之前需要关中断

5. 浮点加法运算首先要对阶, 对阶应遵循小阶向大阶看齐的原则

6. 目前国际上主要采用的字符编码系统是 Unicode

8. 采用 DMA 方式传送数据时, 每传送一次数据要占用若干个总线周期

9. 一个 $16M \times 32$ 的存储芯片有 24 条地址线, 32 条数据线

10. 变形补码判断溢出的条件是 $\text{溢出} = S_{s1} \oplus S_{s2}$ 11. 常见的软拷贝输出设备是显示设备

12. 输入/输出系统在查询方式工作时, 主机与外设是串行工作的

四、简答题

1. 微指令编码法有哪几种？各有何特点？

答：有直接控制法、最短编码法、字段编码法。其特点如下：

1) 直接控制法：操作控制字段中的各位分别可以直接控制计算机，不需要译码。这种形式的微指令字中，操作控制字段的每一个独立的二进制位代表一个微命令，该位为“1”表示这个微命令有效，为“0”无效。每个微命令对应并控制数据通路中的一个微操作。该方法结构简单，并行性强，操作速度快，但微指令字太长

2) 最短编码法：解所有的微命令统一编码，每条微指令只定义一个微命令，其操作控制字段长度 L 与微命令总数 N 的关系为 $L \geq \log_2 N$ 。最短编码法的微指令字长最短，但需要译码，并且在同一时刻只能产生一个微命令

3) 字段编码法：将操作字段分为若干个小段，每段内采用最短编码法，段与段之间采用直接控制法。这种方法是前两种方法的折中，既具有两者的优点，又克服了它们的缺点。分为字段直接编码法和字段间接编码法。

2. CPU 中有哪些主要寄存器？它们的作用是什么？

答：通用寄存器：用于存放原始数据和运算结果，还可以作为变址寄存器、计数器、地址指针等。累加器 Acc 也是通用寄存器

程序计数器：存放正在执行的指令地址或接着要执行的下条指令地址

指令寄存器：存放从存储器中取出的指令

存储器数据寄存器：暂时存放从存储器读出或写入的一条指令或一个数据字

存储器地址寄存器：保存当前 CPU 所访问的主存单元的地址

状态标志寄存器：存放程序状态字 PSW。PSW 的各位表征程序和机器运行的状态，是参与控制程序执行的重要依据之一

五、计算题

1. 已知 $X = -\frac{11}{16}, Y = \frac{13}{16}$ ，用补码加减交替除法计算 $X \div Y$ 的值。完成以上运算，需要几个寄存器？它们各自的作用

是什么？要求写出运算的中间过程。

解：需要 3 个寄存器 A、B、C；A 存放 X，B 存放 Y，C 存放商

运算过程：X=-0.1011，Y=0.1101， $[X]_{补}=110101 \rightarrow A$ ， $[Y]_{补}=001101 \rightarrow B$ ， $[-Y]_{补}=110011$ ，0→C

设计题

设有一个字长 8 位的存储器芯片，具有 20 位地址线，问：

1. 该存储器能存储多少字节的信息？

2. 如果存储器由 $128K \times 4$ 位的 RAM 芯片组成，需要多少芯片？

3. 画出该存储器的逻辑框图，要求画出与 CPU 连接的地址、数据、控制线以及选片逻辑

解：1. 20 位地址线具有 1M 存储单元，因此该存储器能存储 1M 字节的信息

2. $\frac{2^{20} \times 8}{2^{17} \times 4} = 16$ ，需要 16 片芯片

3. 两片 $128K \times 4$ 位的芯片构成一组，共 8 组，每组 $128K \times 8$ ；CPU 地址线的低 17 位作为片内寻址（128K），高 3 位作为片选（8 组，每组内的两片同时选中）。

