

## 计算机组成原理模拟题一

### 一. 填空题（每空 1 分，共 15 分）

1. 计算机硬件由\_\_运算器\_\_、控制器、存储器、输入设备和输出设备五大部件组成。
2. 软件通常分为系统软件和\_\_应用软件\_\_两大类。
3. 数 x 的真值为-0.1011B，其原码表示为\_\_1.1011\_\_。
4. 已知“啊”的国际码为 3021H，其汉字机内码为\_\_B0A1H\_\_H。
5. 目前国际上普遍采用的字符编码系统是\_\_ASCII 码\_\_。
6. 指令通常由\_\_操作码\_\_字段和地址码字段两部分组成。
7. 一个字节等于\_\_8\_\_位二进制。
8. RISC 的中文含义是\_\_精简指令系统计算机\_\_。
9. 一个 4MB 的 SRAM 芯片，其地址线是\_\_22\_\_位。
10. 逻辑运算是按\_\_位\_\_进行的。
11. 要组成容量为 4K\*8 位的存储器，需要\_\_8\_\_片 4K\*1 位的存储芯片。
12. 微程序控制方式的核心部件是\_\_控制存储器\_\_。
13. 常见的硬拷贝输出设备为\_\_打印机\_\_。
14. 10 个 32×32 点阵的汉字字模信息共占用\_\_1280\_\_个字节的存储空间。
15. 在中断保护现场之前需要\_\_关\_\_中断。

### 二. 单项选择题（每题 1 分，共 15 分）

1. 下列数中最大的数为\_\_C\_\_。  
A  $(1000)_2$                       B  $(1000)_8$   
C  $(1000)_{16}$                       D  $(1000)_{10}$
2. 若待编信息位为 1011011，则该代码的奇校验码为\_\_A\_\_。  
A.10110110                      B.101101101  
C.10110111                      D.101101110
3. 指令系统中采用不同寻址方式的目的主要是\_\_B\_\_。  
A. 实现存储程序和程序控制  
B. 缩短指令长度，扩大寻址空间，提高编程灵活性  
C. 可以直接访问外存  
D. 提供扩展操作码的可能并降低指令译码难度
4. 堆栈指针 SP 的内容是\_\_B\_\_。  
A. 栈顶单元内容  
B. 栈顶单元地址  
C. 栈底单元内容  
D. 栈底单元地址
5. 浮点加减中的对阶\_\_A\_\_。  
A. 将较小的一个阶码调整到与较大的一个阶码相同  
B. 将较大的一个阶码调整到与较小的一个阶码相同  
C. 将被加数的阶码调整到与加数的阶码相同  
D. 将加数的阶码调整到与被加数的阶码相同
6. 存储器进行一次完整的读写操作所需的全部时间称为\_\_B\_\_。  
A. 存取时间                      B. 存取周期

- C. CPU 周期                      D. 机器周期
7. 衡量存储容量的常用单位有 D。
- A.  $\mu s$ 、ns 和 ms                  B.  $\mu b$ 、nb 和 mb  
C. Kb、Mb 和 Gb                  D. B、KB、MB 和 GB
8. 在不同速度的设备之间传送数据， B。
- A、必须采用同步控制方式  
B、必须采用异步控制方式  
C、可以选用同步方式，也可选用异步方式  
D、必须采用应答方式
9. 在机器数 C 中，零的表示形式是唯一的。
- A.原码                                  B.反码  
C.补码                                  D.ASCII 码
10. 中断系统是由 D 实现的。
- A. 软件                                  B. 硬件  
C. 固件                                  D. 软硬件结合
11. 为允许多重中断，通常将现场及断点保存在 D 中。
- A. ROM                                  B. 通用寄存器  
C. 中断向量表                      D. 堆栈
12. 操作数在主存中，而操作数的地址在寄存器中的寻址方式称为 C。
- A. 立即寻址                              B. 直接寻址  
C. 寄存器间接寻址                  D. 寄存器寻址
13. 在双符号位运算的方案中，当结果为负数且不发生溢出，双符号位应当为 D。
- A. 00                                      B. 01  
C. 10                                      D. 11
14. 在 DMA 传送方式中，由 A 发出总线请求。
- A. 外部设备                              B. DMA 控制器  
C. CPU                                      D. 主存
15. 采用 DMA 方式传送数据时，每传送一个数据要占用 C 的时间。
- A. 一个指令周期                      B. 一个机器周期  
C. 一个存储周期                      D. 一个时钟周期

三. 判断题（下列概念如果正确，请在括号中打钩，否则在括号中打叉，每题 1 分，共 10 分）

1. BCD 码是有冗余状态的编码。 ( ☒ )
2. 转子指令是一条零地址指令。 ( ☐ )
3. 累加寄存器具有加法和寄存器的功能。 ( ☐ )
4. 浮点数对阶的原则是：大阶向小阶看齐。 ( ☐ )
5. 动态 RAM 存储单元电容用来存储信息。 ( ☒ )
6. cache 一般采用静态存储器实现。 ( ☒ )
7. 指令周期又称为 CPU 周期。  
( ☐ )

8. 磁盘存储容量即为磁盘的格式化容量。 ( ☒ )
9. 字符显示器的 VRAM 中存放着字符的行点阵信息。 ( ☐ )
10. 中断请求的响应时间，必须安排在每个指令周期的末尾。 ( ☒ )

四. （6 分）某机字长 32 位，用补码表示定点整数，写出下列几种情况的数值：

1. 最大正数: $2^{31}-1$
  2. 最小正数:1
  3. 绝对值最大的负数: $-2^{31}$
- 注: 零除外。

五. (8分) 假定指令格式如下:

15	12	11	10	9	8	7	0
OP	I1	I2	Z/C	D/I	A		

有关寄存器内容(十六进制):

PC: 3FEAH      I1: 2763H      I2: 6A8DH

主存容量  $2^{16}$  字, 字长 16 位, 主存共分为  $2^8$  个页面, 每个页面有  $2^8$  个字。

各标志位的含义为:

I1=1, 变址寄存器 1 寻址;

I2=1, 变址寄存器 2 寻址;

Z/C (零页/现行页)=1, 指令所在页面寻址;

D/I (直接/间接)=1, 间接寻址。

试计算下列指令的有效地址。

A. D4C1H

B. E253H

C. C017H

D. 2828H

答案:

A.  $EA=(I2)+A=6A8D+C1=6B4EH$

B.  $EA=(PC)//A=3F//53=3F53H$

C.  $EA=A=0017H$

D.  $EA=(I1)+A=2763+28=278BH$

六. (10分) 已知  $X=-\frac{11}{16}$ ,  $Y=\frac{13}{16}$ , 用补码加减交替除法计算  $X \div Y$  的值。完成以

上运算, 需要几个寄存器? 它们各自的作用是什么? 各个寄存器的初值是什么? 要求写出运算的中间过程。

完成以上除法运算, 需要三个寄存器 A, B, C。A 寄存器用来存放被除数和余数(扩大了若干倍), B 寄存器用来存放除数, C 寄存器用来存放商。它们的初值是:

$[X]_{\text{补}}=1.0101 \rightarrow A$ ,  $[Y]_{\text{补}}=0.1101 \rightarrow B$ ,  $0 \rightarrow C$ ,  $[-Y]_{\text{补}}=1.0011$

$$X=-\frac{11}{16}=-0.1011, Y=\frac{13}{16}=0.1101$$

$[X]_{\text{补}}=1.0101$ ,  $[Y]_{\text{补}}=0.1101$ ,  $[-Y]_{\text{补}}=1.0011$

	A	C
	11.0101	0.0000
+ [Y]补	<u>00.1101</u>	
	00.0010	00001
←	00.0100	
+ [-Y]补	<u>11.0011</u>	
	11.0111	00010
←	10.1110	
+ [Y]补	<u>00.1101</u>	
	11.1011	00100
←	11.0110	
+ [Y]补	<u>00.1101</u>	
	00.0011	01001
←	00.0110	
+ [-Y]补	<u>11.0011</u>	
	11.1001	10011
	[x/y]补 = 1.0011 + 1.1001 * 2 <sup>-4</sup> / 0.1101	
	x/y = -0.1101 + (-0.0111) * 2 <sup>-4</sup> / 0.1101	

七. (12分) 设有若干片 1K×8 位的 SRAM 芯片, 构成 4K×32 位的存储器。

1. 该机所允许的最大主存空间为多少字节? **16K 字节**
2. 该机需要多少 SRAM 芯片? **16 片 SRAM 芯片**
3. 写出字扩展各组芯片的地址分配。

**第一组 000H—3FFH**

**第二组 400H—7FFH**

**第三组 800H—BFFH**

**第四组 C00H—FFFH**

4. 画出该存储器与 CPU 连接的结构图。注意画出与 CPU 连接的地址、数据、控制线以及选片逻辑?

**选片逻辑:**

**第一组 A11'A10'**

**第二组 A11'A10**

**第三组 A11A10'**

**第四组 A11A10**

八. 简答题 (每题 12 分, 共 24 分)

1. CPU 中有哪些主要的寄存器, 这些寄存器的作用是什么?

在 CPU 中至少要有六类寄存器: 指令寄存器 (IR)、程序计数器 (PC)、地址寄存器 (AR)、数据寄存器 (DR)、累加寄存器 (AC)、程序状态字寄存器 (PSW)。这些寄存器用来暂存一个计算机字, 其数目可以根据需要进行扩充。

## 1. 数据寄存器

数据寄存器的作用是：

- (1) 作为 CPU 和主存、外围设备之间信息传送的中转站；
- (2) 弥补 CPU 和主存、外围设备之间在操作速度上的差异；
- (3) 在单累加器结构的运算器中，数据寄存器还可兼作操作数寄存器。

## 2. 指令寄存器

指令寄存器 (Instruction Register, IR) 用来保存当前正在执行的一条指令。当执行一条指令时，首先把该指令从主存读取到数据寄存器中，然后再传送至指令寄存器。

## 3. 程序计数器

程序计数器 (Program Counter, PC) 用来指出下一条指令在主存储器中的地址。

## 4. 地址寄存器

地址寄存器 (Address Register, AR) 用来保存 CPU 当前所访问的主存单元的地址。由于在主存和 CPU 之间存在操作速度上的差异，所以必须使用地址寄存器来暂时保存主存的地址信息，直到主存的存取操作完成为止。

## 5. 累加寄存器

累加器的功能是：当运算器的算术逻辑单元 ALU 执行算术或逻辑运算时，为 ALU 提供一个工作区，可以为 ALU 暂时保存一个操作数或运算结果。显然，运算器中至少要有一个累加寄存器。

## 6. 程序状态字寄存器

程序状态字 (Program Status Word, PSW) 用来表征当前运算的状态及程序的工作方式。

程序状态字寄存器用来保存由算术/逻辑指令运行或测试的结果所建立起来的各种条件码内容，如运算结果进/借位标志 (C)、运算结果溢出标志 (O)、运算结果为零标志 (Z)、运算结果为负标志 (N)、运算结果符号标志 (S) 等，这些标志位通常用 1 位触发器来保存。

2. DMA 方式为什么能实现高速外设与主存间的信息交换？DMA 的传送方法有几种？

设备若采用程序查询方式或程序中断方式来实现主机和外设之间的数据交换，都是通过 CPU 执行程序来完成，数据交换都是以字或字节为单位，所以两种方式都不能满足批量数据的高速传递需求，从而极可能造成数据的丢失。因此，需要借助于硬件，比如 DMA 控制器来实现主存和高速外设之间的直接数据传送。

传送方法：

- 1. 单元传送方式 (单字节传送方式)
- 2. 块传送方式 (连续传送方式)
- 3. on-the-fly 传送方式 (请求传送方式)