

### 计算机组成原理模拟题三

#### 一. 填空题（每空一分，共 15 分）

1. 主机由 CPU 和 主存储器 组成。
2.  $[-0]_{\text{反}}$  表示为 11111111。
3. 8 位补码定点整数所能表示的绝对值最大负数的真值是 -128。
4. 已知 8 位补码为 00001111，其对应的 8 位移码是 10001111。
5.  $(1978)_{10} = (\text{0100 1100 1010 1011})_{\text{余3码}}$
6. 在 7 位 ASCII 码中，字母“A”的 ASCII 码是 1000001，不查表可知字母“F”的 ASCII 码是 1000110。
7. 若某一数据为 10101010，采用奇校验，其校验位为 1。
8. 已知某汉字的国标码为 324AH，其机内码为 B2CA H。
9. 三态门电路比普通门电路多一种 浮空/高阻 状态。
10. 寄存器直接寻址时，操作数在 寄存器 中。
11. 对于自底向上生成的软堆栈，若栈指针总是指向栈顶满单元，出栈时，栈指针应 +1/增量。
12. CISC 的中文含义是 复杂指令系统计算机。
13. 微程序控制计算机中的微指令寄存器是用来存放 微指令 的。
14. 常见的软拷贝输出设备为 显示器。
15. 在中断服务程序中，保护和恢复现场之后需要 开 中断。

#### 二. 选择填空题（单项选择，每题一分，共 15 分）

1. 完整的计算机系统应包括 D。  
A. 运算器、存储器、控制器  
B. 外部设备和主机  
C. 主机和实用程序  
D. 配套的硬件设备和软件系统。
2. 下列数中最小的数为： A。  
A.  $(101001)_2$   
B.  $(52)_8$   
C.  $(101001)_{16}$   
D.  $(233)_4$
3. 在双符号位判断溢出的方案中，出现负溢出时，双符号位应当为 C。  
A. 00  
B. 01  
C. 10  
D. 11
4. 存储器进行一次完整的读写操作所需的全部时间称为 B。  
A. 存取时间  
B. 存取周期  
C. CPU 周期  
D. 机器周期
5. 静态随机存储器是利用 A 来存储信息的。  
A. 双稳态触发器  
B. 极间电容  
C. 磁层  
D. MOS 管
6. 在主存和 CPU 之间增加高速缓冲存储器的目的是 A。  
A. 解决 CPU 和主存之间的速度匹配问题  
B. 扩大了主存容量

C.扩大 CPU 通用寄存器的数目

D.既扩大了主存容量又扩大了 CPU 中通用寄存器的数量

7. 微程序控制器中, 微程序的入口地址是由\_\_C\_\_形成的。

A.机器指令的地址码字段

B.微指令的微地址码字段

C.机器指令的操作码字段

D.微指令的微操作码字段

8. 中断向量地址是指\_\_C\_\_。

A.子程序的入口地址

B.微程序程序入口地址

C.中断服务程序入口地址或中断向量表的指针

D.被中断程序的入口地址

9. DMA 方式是在\_\_A\_\_之间建立一条直接数据通路。

A.I/O 设备和主存

B.两个 I/O 设备

C.I/O 设备和 CPU

D.CPU 和主存

10.  $n$  位二进制定点整数表示的最大值是\_\_D\_\_。

A.  $2^n$

B.  $2^n-1$

C.  $2^{n-1}$

D.  $2^{n-1}-1$

11. 已知大写字母 O 的 ASCII 码为十六进制数 30H, 则字母 6 的 ASCII 码为\_\_D\_\_H。

A. 33H

B. 34H

C. 35H

D. 36H

12. 操作数在主存中, 而操作数的地址在寄存器中的寻址方式称为\_\_B\_\_。

A. 立即寻址

B. 寄存器间接寻址

C. 寄存器寻址

D. 直接寻址

13. 下列逻辑部件中, 不包括在运算器内的是\_\_D\_\_。

A. ALU

B. 运算状态寄存器

C. 累加器

D. 指令寄存器

14. 微程序控制器的速度比组合逻辑控制器慢, 主要是因为\_\_B\_\_。

A. 增加了从磁盘存储器读取微指令的时间

B. 增加了从控制存储器读取微指令的时间

C. 增加了从指令寄存器读取微指令的时间

D. 增加了从主存储器读取微指令的时间

15. 磁盘读写信息的最小单位是\_\_C\_\_。

A. 位

B. 字节

C. 扇区

D. 磁道

三. 判断题 (下列概念如果正确, 请在括号中打钩, 否则在括号中打叉, 每题一分, 共 10 分)

(√) 1. 存储程序的基本含义是将编好的程序和原始数据事先存入主存中。

(×) 2. 返回指令一定是一条一地址指令。

(√) 3. 影响并行加法器的关键因素是进位信号的传递时间。

(×) 4. CPU 访问存储器的时间是由存储体的容量决定的, 存储容量越大, 访问存储器所需时间就越长。

- (√) 5. 并非所有的随机存储器都需要定时地进行刷新。  
 (×) 6. 指令周期是指 CPU 从主存中读出一条指令的时间。  
 (×) 7. 取指周期也要受到具体指令的操作码字段的控制。  
 (√) 8. 在字段编码法中, 应将互斥的微命令安排在同一字段内。  
 (×) 9. 字符显示器的 VRAM 中存放着字符的行点阵码。  
 (√) 10. DMA 请求的响应时间, 可以安排在每个机器周期的末尾。

四. (6 分) 某浮点数长 16 位, 阶码部分 6 位, 尾数部分 10 位 (各包含 1 位符号位), 均用补码表示, 写出下列几种情况的数值:

1. 最大正数:  $(1-2^{-9}) \times 2^{31}$
2. 规格化的最小正数:  $2^{-1} \times 2^{-32}$
3. 绝对值最大的负数:  $-1 \times 2^{31}$

五. (8 分) 假定指令格式如下:

15	12	11	10	9	8	7	0
OP	I1	I2	Z/C	D/I	A		

有关寄存器内容 (十六进制):

PC: 08E8H      I1: 0563H      I2: 668DH

主存容量  $2^{16}$  字, 字长 16 位, 主存共分为  $2^8$  个页面, 每个页面有  $2^8$  个字。

各标志位的含义为:

I1=1, 变址寄存器 1 寻址; I2=1, 变址寄存器 2 寻址;

Z/C (零页/现行页) =1, 指令所在页面寻址; D/I (直接/间接) =1, 间接寻址。

试计算下列指令的有效地址。

A.D431H      B.E253H      C.C009H      D.2828H

答案:

A.  $EA = (I2) + A = 668D + 31 = 66BEH$

B.  $EA = (PC) // A = 08 // 53 = 0853H$

C.  $EA = A = 0009H$

D.  $EA = (I1) + A = 0563 + 28 = 058BH$

六. (10 分) 已知:  $X = \frac{13}{16}$ ,  $Y = (-\frac{11}{16})$

求:  $X \times Y$

完成以上运算, 需要几个寄存器? 它们各自的作用是什么? 各个寄存器的初值是什么? 假设采用补码 Booth 法进行运算, 要求写出运算的中间过程。

完成以上乘法运算, 需要三个寄存器 A, B, C。A 寄存器用来存放部分积和乘积的高位部分, B 寄存器用来存放被乘数, C 它用来存放乘数。它们的初值是:

$[X]_{\text{补}} = 0.1101 \rightarrow B$ ,  $[Y]_{\text{补}} = 1.0101 \rightarrow C$ ,  $0 \rightarrow A$ ,  $[-X]_{\text{补}} = 1.0011$

结果:  $[X \times Y]_{\text{补}} = 1.01110001$ ,  $X \times Y = -0.10001111$

过程略 (请参考模拟题二答案)。

七. (12 分) 设有一个具有 16 位地址和 16 位字长的存储器, 问:

1. 该存储器能存储多少字节的信息? **128KB**
2. 如果存储器由  $8K \times 8$  位的 RAM 芯片组成, 需要多少芯片? **16 片**
3. 写出字扩展各组芯片的地址分配。

**第一组 0000H—1FFFH**

**第二组 2000H—3FFFH**

**第三组 4000H—5FFFH**

**第四组 6000H—7FFFH**

**第五组 8000H—9FFFH**

**第六组 A000H—BFFFH**

**第七组 C000H—DFFFH**

**第八组 E000H—FFFFH**

4. 画出这个存储器的逻辑框图, 注意画出与 CPU 连接的地址、数据、控制线以及选片逻辑。

八. 问答题: (每题 12 分, 共 24 分)

1. 微程序控制计算机中的控制器比组合逻辑控制器要多出哪些器件? 它们的作用如何? 微程序控制的计算机共涉及哪两个层次?

主要表现在处理指令执行步骤的办法, 提供控制信号的方案不一样。微程序的控制器是通过微指令地址的衔接区分指令执行步骤, 应提供的控制信号从控制存储器中读出, 并经过一个微指令寄存器送到被控制部件。组合逻辑控制器是用节拍发生器指明指令执行步骤, 用组合逻辑电路直接给出应提供的控制信号。

微程序控制器主要由控制存储器、微指令寄存器和地址转移逻辑三大部分组成。

组合逻辑控制的特点

组合逻辑控制方法包括硬连线方法与门阵列方法两种。

硬连线方法是分立元件时代的产物, 采用这种方法的一项重要指标是尽量减少所用的逻辑门数目, 以降低成本。但这样造成控制器结构不规整, 各种操作控制信号以明显的随机形式散布在整个计算机中, 不便于维修, 可靠性低, 并且造价高。

而门阵列方法则是用大规模集成电路来实现上述随机逻辑, 从而克服了前者的缺点。

组合逻辑控制的特点如下:

(1) 组合逻辑控制的设计和调试均非常复杂, 且代价很大。

(2) 与微程序控制相比, 组合逻辑控制的速度较快, 其速度主要取决于逻辑电路的延迟。因此, 尽管微程序控制技术已经在现代计算机设计中被广泛采用, 但是近年来在某些新型的超高速计算机结构中, 又重新选用了组合逻辑控制器, 或与微程序控制器混合使用。

第三问答案：

微程序控制的计算机涉及到两个层次：一个是机器语言或汇编语言程序员所看到的传统机器层，包括：机器指令、工作程序和主存储器；另一个是机器设计者看到的微程序层，包括：微指令、微程序和控制存储器。

2. 主机与外设间的信息交换方式有哪几种？其中哪一种方式可以用于对随机事件进行处理？CPU 响应时应满足什么条件？

第一问：1. 辐射式

2. 总线式

3. 通道式

第二问：没有找到正确答案，自我感觉应该是辐射式

第三问：1、有中断源发出的中断请求；

2、中断总允许位 EA=1，即 CPU 开中断；

3、申请中断的中断源的中断允许位为 1，即中断没有被屏蔽；

4、无同级或更高级中断正在被服务；

5、当前的指令周期已经结束