

计算机组成原理模拟题四

一. 填空题 (每空一分, 共 15 分)

1. $[-0]$ 反表示为**11111111**。
2. 移码常用来表示浮点数的**阶码**部分。
3. $(2947)_{10}=($ **0010 1001 0100 0111** $)_{8421}$ 码
4. 若某一数据为 10101101, 采用奇校验, 其校验位为**0**。
5. 已知某汉字的国标码为 394AH, 其机内码为**C9DA**H。
6. 寄存器寻址时, 操作数在**寄存器**中。
7. 对于自底向上生成的堆栈, 出栈时应先**数据弹出**。
8. 复杂指令系统计算机的英文缩写为**CISC**。
9. 运算器的基本功能是实现算术和**逻辑**运算。
10. 算术右移一位相当于 **$\div 2$** 。
11. 一个 512KB 的存储器, 其地址线应有**19**根。
12. 在字段编码法中, 应将**互斥**的微命令安排在同一字段内。
13. 完成一条机器指令的一系列微指令的有序集合称为**微程序**。
14. 常见的软拷贝输出设备为**显示器**。
15. 在中断服务程序中, 保护和恢复现场之前需要**关**中断。

二. 单项选择题（每题一分，共 15 分）

1. 中央处理器 (CPU) 是指__C__。
A. 运算器
B. 控制器
C. 运算器和控制器
D. 运算器和存储器
2. 定点 8 位字长的字, 采用补码表示时, 一个字所表示的整数范围是__A__。
A. -128~127
B. -129~128
C. -127~127
D. -128~128
3. 设计微程序的人员是__D__。
A. 用户
B. 系统软件人员
C. 应用软件人员
D. 硬件设计人员
4. 在存储器堆栈中, 保持不变的是__C__。
A. 栈顶
B. 栈指针
C. 栈底
D. 栈中的数据
5. 下列哪种指令不属于程序控制指令__C__。
A. 无条件转移指令
B. 条件转移指令
C. 中断隐指令
D. 循环指令
6. 运算器虽由许多部件组成, 但核心部件是__B__。
A. 数据总线
B. 算术逻辑运算单元
C. 多路开关
D. 累加寄存器
7. 通常计算机的主存储器包括__A__。
A. RAM 和 ROM
B. ROM

C. RAM

D. RAM 或 ROM

8. 下述说法正确的是__B__。

A. EPROM 是可改写的，因而也是随机存储器的一种

B. EPROM 是可改写的，但它不能用作随机存储器用

C. EPROM 只能改写一次，故不能作为随机存储器用

D. EPROM 是只能改写一次的只读存储器

9. 为了保证程序能连续执行，CPU 必须确定下一条指令的地址，起到这一作用的是__D__。

A. 指令寄存器

B. 状态寄存器

C. 地址寄存器

D. 程序计数器

10. 指令译码器是对__B__进行译码。

A. 整条指令

B. 指令的操作码字段

C. 指令的地址

D. 指令的操作数字段

11. 微程序控制器中，微程序的入口地址是由__C__形成的。

A. 机器指令的地址码字段

B. 微指令的微地址码字段

C. 机器指令的操作码字段

D. 微指令的微操作码字段

12. 磁盘存储器的平均等待时间通常是指__B__。

A. 磁盘旋转一周所需的时间

B. 磁盘旋转半周所需的时间

C. 磁盘旋转 1/3 周所需的时间

D. 磁盘旋转 2/3 周所需的时间

13. 对于字符显示器，主机送给显示器的应是显示字符的__A__。

A. ASCII 码

B. 列点阵码

C. BCD 码

D. 行点阵码

14. CPU 响应中断的时间是__A__。

A. 一条指令结束

B. 外设提出中断

B. 取指周期结束

D. 任一机器周期结束

15. DMA 方式中，周期“窃取”是窃取一个__B__。

A. 指令周期

B. 存取周期

C. CPU 周期

D. 时钟周期

三. 判断题（下列概念如果正确，请在括号中打钩，否则在括号中打叉，每题一分，共 10 分）

(√) 1. 浮点数的取值范围由阶码的位数决定，而浮点数的精度由尾数的位数决定。

(×) 2. 转子指令是一条零地址指令。

(×) 3. 影响并行加法器的关键因素是进位信号的产生时间。

(×) 4. CPU 访问存储器的时间是由存储体的容量决定的，存储容量越大，访问存储器所需时间就越长。

(×) 5. 动态 RAM 的异步刷新方式没有读写死区。

(√) 6. 取指周期的操作与指令的操作码无关。

(√) 7. 在微程序控制器中，控制存储器用来存放微程序。

- (√) 8. 利用光学方式读写信息的存储器称为光盘。
 (×) 9. I/O 接口电路也是一种输入/输出设备。
 (×) 10. DMA 请求的响应时间, 必须安排在每个指令周期的末尾。

四. (6 分) 某浮点数, 阶符 1 位, 阶码 3 位, 数符 1 位, 尾数 11 位, 两部分均用补码表示, 尾数基数 $r=2$, 写出下列几种情况的数值:

1. 最大正数: $(1-2^{-11}) \times 2^7$
2. 规格化的最小正数: $2^{-1} \times 2^{-8}$
3. 绝对值最大的负数: -1×2^7

注: 零除外。

五. (8 分) 假定指令格式如下:

15	12	11	10	9	8	7	0
OP	I1	I2	Z/C	D/I	A		

有关寄存器内容 (十六进制):

PC: 56E8H I1: 5163H I2: 368DH

主存容量 2^{16} 字, 字长 16 位, 主存共分为 2^8 个页面, 每个页面有 2^8 个字。

各标志位的含义为:

I1=1, 变址寄存器 1 寻址; I2=1, 变址寄存器 2 寻址;

Z/C (零页/现行页)=1, 指令所在页面寻址; D/I (直接/间接)=1, 间接寻址。

试计算下列指令的有效地址。(必须写出中间过程)

A. D83BH B. 1079H C. F27AH D. 4422H

答案:

A. $EA=(I1)+A=5163+3B=519EH$

B. $EA=A=0079H$

C. $EA=(PC) \div A=56 \div 7A=567AH$

D. $EA=(I2)+A=368D+22=36AFH$

六. (10 分) 已知: $X=\frac{9}{16}$, $Y=-\frac{13}{16}$

求: $X \times Y$

完成以上运算, 需要几个寄存器? 它们各自的作用是什么? 各个寄存器的初值是什么? 假设采用补码 Booth 法进行运算, 要求写出运算的中间过程。

完成以上乘法运算, 需要三个寄存器 A, B, C。A 寄存器用来存放部分积和乘积的高位部分, B 寄存器用来存放被乘数, C 它用来存放乘数。它们的初值是:

$[X]_{\text{补}}=0.1001 \rightarrow B$, $[Y]_{\text{补}}=1.0011 \rightarrow C$, $0 \rightarrow A$, $[-X]_{\text{补}}=1.0111$

结果: $[X \times Y]_{\text{补}}=1.10001011$, $X \times Y=-0.01110101$

过程略 (请参考模拟题二答案)。

七. (12 分) 设 CPU 具有 20 位地址线和 8 位数据线, 问:

1. 该机所允许的最大主存空间为多少字节? **1MB**

2. 如果由 $128K \times 4$ 位的 RAM 芯片组成该机所允许的最大主存储器, 需要多少芯片? **16 片**

3. 写出字扩展各组芯片的地址分配。

第一组 00000H—1FFFFH

第二组 20000H—3FFFFH

第三组 40000H—5FFFFH

第四组 60000H—7FFFFH

第五组 80000H—9FFFFH

第六组 A0000H—BFFFFH

第七组 C0000H—DFFFFH

第八组 E0000H—FFFFFH

4. 画出这个存储器的逻辑框图, 注意画出与 CPU 连接的地址、数据、控制线以及选片逻辑。

八. 问答题: (每题 12 分, 共 24 分)

1. 试简述组合逻辑控制器和微程序控制器的优缺点。

微程序的控制器的优点是设计与实现简单些, 易于实现系列计算机产品的控制器, 理论上可实现动态微程序设计, 缺点是运行速度要慢一些。组合逻辑控制器的优点是运行速度明显地快, 缺点是设计与实现复杂些, 但随着 EDA 工具的成熟, 该缺点已得到很大缓解

2. 简述 DMA 方式的特点, 在输入输出系统中, DMA 方式是否可以替代中断方式? 为什么?

第一问:

DMA 是所有现代电脑的重要特色, 他允许不同速度的硬件装置来沟通, 而不需要依赖于 CPU 的大量中断负载。否则, CPU 需要从来源把每一片段的资料复制到暂存器, 然后把他们再次写回到新的地方。在这个时间中, CPU 对于其他的工作来说就无法使用。

DMA 传输将一个内存区从一个装置复制到另外一个, CPU 初始化这个传输动作, 传输动作本身是由 DMA 控制器来实行和完成。典型的例子就是移动一个外部内存的区块到芯片内部更快的内存去。像是这样的操作并没有让处理器工作拖延, 反而可以被重新排程去处理其他的工作。DMA 传输对于高效能嵌入式系统算法和网络是很重要的。

第二问:

DMA 方式不能替代中断方式, 因为 DMA 的结束处理还需要中断。

